

ỦY BAN NHÂN DÂN TỈNH BÌNH DƯƠNG
TRƯỜNG ĐẠI HỌC THỦ DẦU MỘT
KHOA KỸ THUẬT – CÔNG NGHỆ

ThS. Ngô Sỹ - ThS. Lê Trường An

ĐIỆN TỬ TƯƠNG TỰ



(Lưu hành nội bộ)

Thủ Dầu Một, tháng 7 năm 2017

LỜI NÓI ĐẦU

Sách hướng dẫn học tập Điện tử tương tự do bộ môn Điện tử - Viễn thông biên soạn được sử dụng làm tài liệu học tập cho sinh viên của Khoa Kỹ thuật – Công nghệ.

Xuất phát từ việc phải có một tài liệu giảng dạy phù hợp với điều kiện giảng dạy và học tập riêng của khoa Kỹ thuật – Công nghệ, Trường Đại học Thủ Dầu Một. Chúng tôi đã biên soạn sách hướng dẫn học tập Điện tử tương tự nhằm tạo điều kiện thuận lợi nhất cho giảng viên và sinh viên của Khoa trong việc dạy và học tập môn học này.

Sách hướng dẫn học tập Điện tử tương tự biên soạn phù hợp với chương trình môn học Điện tử tương tự đã được phê duyệt. Nó cung cấp các kiến thức cơ bản về Diode, LED, BJT, FET, Op - Amp, các loại mạch khuếch đại, mạch dao động, mạch nguồn, v.v...

Tài liệu này giúp sinh viên có khả năng thực hiện, tính toán, mô phỏng các mạch điện Điện tử tương tự trên các phần mềm mô phỏng.

Tuy nhiên, đây là lần đầu biên soạn nên sẽ không tránh khỏi thiếu sót. Tác giả mong nhận được ý kiến đóng góp của bạn đọc để có một sản phẩm hoàn thiện hơn trong lần in ấn sau!

Mọi góp ý xin gửi về Khoa Kỹ thuật – Công nghệ, Trường Đại Học Thủ Dầu Một.

Tác giả

MỤC LỤC

CHƯƠNG 1: CHẤT BÁN DẪN - DIODE	2
MỤC TIÊU CỦA CHƯƠNG	9
1.1. CHẤT BÁN DẪN VÀ CẤU TẠO CHUNG CỦA DIODE	9
1.2. DIODE CHỈNH LƯU	11
1.3. DIODE ZENER.....	19
1.4. LED (LIGHT EMITTING DIODE).....	27
1.5. ỨNG DỤNG CỦA DIODE.....	31
1.6. BÀI TẬP	56
CHƯƠNG 2: TRANSISTOR LƯỜNG CỰC.....	59
MỤC TIÊU CỦA CHƯƠNG	59
2.1. CẤU TẠO, KIỂU VỎ, PHÂN LOẠI THEO MÃ HIỆU	59
2.2. TRANSISTOR LOẠI N-P-N	61
2.3. TRANSISTOR LOẠI P-N-P.....	65
2.4. CHẾ ĐỘ LÀM VIỆC CỦA TRANSISTOR	67
2.5. PHÂN CỰC CHO BJT	70
2.6. BÀI TẬP	81
CHƯƠNG 3: KHUẾCH ĐẠI TÍN HIỆU NHỎ DÙNG BJT	87
MỤC TIÊU CỦA CHƯƠNG	87
3.1. SƠ ĐỒ KHUẾCH ĐẠI TÍN HIỆU NHỎ DÙNG BJT.....	87
3.2. TẦNG KHUẾCH ĐẠI E CHUNG (CE).....	88
3.3. TẦNG KHUẾCH ĐẠI C CHUNG (CC)	91
3.4. TẦNG KHUẾCH ĐẠI B CHUNG (CB)	94
3.5. ĐƯỜNG TẢI AC	97
3.6. MỘT SỐ MẠCH KHUẾCH ĐẠI KHÁC	98
3.7. PHƯƠNG PHÁP GHÉP CÁC TẦNG KHUẾCH ĐẠI	100
3.8. TẦNG KHUẾCH ĐẠI CÔNG SUẤT	103
3.9. BÀI TẬP	110
CHƯƠNG 4: TRANSISTOR TRƯỜNG	118
MỤC TIÊU CỦA CHƯƠNG	118
4.1. TRANSISTOR TRƯỜNG – JFET	118
4.2. PHÂN CỰC CHO JFET	124
4.3. SO SÁNH GIỮA BJT VÀ JFET	126
4.4. MOSFET KÊNH CÓ SẴN (D-MOSFET: DEPLETION MOSFET).....	127
4.5. MOSFET CHƯA CÓ SẴN KÊNH (E-MOSFET)	130
4.6. TRANSISTOR ĐƠN NỐI UJT (UNIUNCTION TRANSISTOR)	133
4.7. MÔ HÌNH FET.....	135
4.8. THÔNG SỐ CỦA FET	136
4.9. ỨNG DỤNG UJT TRONG MẠCH DAO ĐỘNG TẠO XUNG.....	137
4.10. BÀI TẬP	138
CHƯƠNG 5: KHUẾCH ĐẠI THUẬT TOÁN.....	146
MỤC TIÊU CỦA CHƯƠNG	146

5.1.	CÁC TÍNH CHẤT CHUNG CỦA BỘ KHUẾCH ĐẠI THUẬT TOÁN	146
5.2.	MẠCH KHUẾCH ĐẠI DÙNG OP - AMP	153
5.3.	MẠCH CỘNG.....	161
5.4.	MẠCH TRỪ.....	167
5.5.	MẠCH VI PHÂN, TÍCH PHÂN	169
5.6.	BÀI TẬP	171
CHƯƠNG 6: CÁC MẠCH TẠO DAO ĐỘNG		174
<i>MỤC TIÊU CỦA CHƯƠNG</i>		174
6.1.	KHÁI NIỆM VỀ MẠCH TẠO DAO ĐỘNG	174
6.2.	MẠCH DAO ĐỘNG BẰNG THẠCH ANH	176
6.3.	MẠCH TẠO XUNG VUÔNG	178
6.4.	MẠCH DAO ĐỘNG ĐA HÀI BẤT ỔN DÙNG IC555	181
6.5.	BÀI TẬP	190
CHƯƠNG 7: NGUỒN ĐIỆN		192
<i>MỤC TIÊU CỦA CHƯƠNG</i>		192
7.1.	GIỚI THIỆU VỀ NGUỒN ĐIỆN.....	192
7.2.	NGUỒN ỔN ÁP BẰNG ZENER	193
7.3.	NGUỒN ỔN ÁP NỐI TIẾP	194
7.4.	NGUỒN ỔN ÁP SONG SONG	197
7.5.	ỔN ÁP BẰNG VI MẠCH.....	200
7.6.	BÀI TẬP	218
TÀI LIỆU THAM KHẢO.....		219

Mục lục hình

Hình 1-1 Cấu tạo Diode	10
Hình 1-2 Lớp tiếp giáp Diode	11
Hình 1-3 Ký hiệu Diode.....	11
Hình 1-4 Đặc tuyến Diode.....	13
Hình 1-5 Hoạt động Diode	14
Hình 1-6 Hoạt động Diode	15
Hình 1-7 Dòng điện qua Diode.....	17
Hình 1-8 Ký hiệu Zener	20
Hình 1-9 Đặc tuyến Vôn-Ampere của Diode Zener	21
Hình 1-10 Mô hình Zener phân cực thuận	22
Hình 1-11 Mô hình Zener phân cực ngược	23
Hình 1-12 Ổn áp dùng Zener	24
Hình 1-13 Nguyên lý mạch xén dùng Zener	26
Hình 1-14 Dòng điện trong mạch xén bán kỳ (+) và (-).....	26
Hình 1-15 Giải đồ thời gian mô tả quan hệ giữa U_{in} và U_{out}	27
Hình 1-16 Hình dạng và ký hiệu LED.....	28
Hình 1-17 Đặc tuyến của LED	29
Hình 1-18 Cách dùng LED trong thực tế.....	29
Hình 1-19 Bảo vệ LED bằng Diode	30
Hình 1-20 Sơ đồ khối của hệ thống chỉnh lưu một pha.....	31
Hình 1-21 Sơ đồ nguyên lý mạch chỉnh lưu bán kỳ	32
Hình 1-22 Nguyên lý hoạt động chỉnh lưu bán kỳ (+)	33
Hình 1-23 Nguyên lý hoạt động chỉnh lưu bán kỳ (-)	33
Hình 1-24 Quan hệ giữa điện áp thứ cấp biến áp và điện áp trên tải	34
Hình 1-25 Dạng sóng chỉnh lưu bán kỳ	35
Hình 1-26 Sơ đồ nguyên lý mạch chỉnh lưu toàn kỳ dùng 2 Diode.....	40
Hình 1-27 Hoạt động của mạch trong bán kỳ (+) của u_2	40
Hình 1-28 Hoạt động của mạch trong bán kỳ (-) của u_2	41
Hình 1-29 Quan hệ giữa điện áp u_2 ở thứ cấp biến áp và điện áp u_t trên tải.....	41
Hình 1-30 Biến áp có điểm giữa và điện áp tại các đầu a,b so với điểm giữa n.	42
Hình 1-31 Dạng sóng điện áp trên tải.....	43
Hình 1-32 Điện áp U_{AK} trên Diode D_1 trong quá trình vận hành	46
Hình 1-33 Sơ đồ nguyên lý mạch chỉnh lưu cầu	48
Hình 1-34 Vận hành của mạch trong bán kỳ (+) của u_2	49
Hình 1-35 Vận hành của mạch trong bán kỳ (-) của u_2	49
Hình 1-36 Quan hệ giữa điện áp u_t trên tải và điện áp u_2 ở thứ cấp biến áp.	49
Hình 1-37 Dạng dòng điện trong cuộn thứ cấp máy biến áp.....	52

Hình 1-38 Hai phương pháp ghép các mạch chỉnh lưu	54
Hình 2-1 Cấu tạo và ký hiệu Transistor	59
Hình 2-2 Nồng độ tạp chất các lớp BJT	60
Hình 2-3 Một số kiểu vỏ Transistor thông dụng	60
Hình 2-4 Chiều dòng điện trong BJT	62
Hình 2-5 Thí nghiệm đo đặc tuyến I_C , U_{CE} của Transistor.....	63
Hình 2-6 Họ đặc tuyến I_C , U_{CE} của Transistor	63
Hình 2-7 Hệ số β hay h_{FE} của Transistor C535.....	64
Hình 2-8 Quan hệ dòng điện của BJT PNP.....	66
Hình 2-9 Đường tải DC của Transistor NPN	69
Hình 2-10 Phân cực dùng 2 nguồn riêng.....	70
Hình 2-11 Phân cực dùng 2 nguồn riêng có R_E	70
Hình 2-12 Phân cực cố định	73
Hình 2-13 Phân cực hồi tiếp cực phát	74
Hình 2-14 Phân cực hồi tiếp cực thu.....	76
Hình 2-15 Phân cực dùng cầu phân áp.....	78
Hình 2-16 Phân cực dùng cầu phân áp có R_E	78
Hình 2-17 Mạch tương đương 2 nguồn riêng	79
Hình 2-18 Mạch tương đương 2 nguồn riêng có R_E	79
Hình 3-1 Mạch khuếch đại CE	88
Hình 3-2 Mô hình mạch khuếch đại CE thông số h	88
Hình 3-3 Mô hình mạch khuếch đại CE thông số h đơn giản	89
Hình 3-4 Sơ đồ tương đương không R_E	90
Hình 3-5 Sơ đồ tương đương có R_E	90
Hình 3-6 Mạch khuếch đại CC	92
Hình 3-7 Sơ đồ tương đương mạch CC không có R_C	93
Hình 3-8 Sơ đồ tương đương mạch CC có R_C	93
Hình 3-9 Mạch khuếch đại CB	94
Hình 3-10 Mô hình mạch khuếch đại CB thông số h	95
Hình 3-11 Mô hình mạch khuếch đại CB thông số h đơn giản	95
Hình 3-12 Sơ đồ tương đương mạch CB có C_b	96
Hình 3-13 Sơ đồ tương đương mạch CB không có C_b	96
Hình 3-14 Mạch khuếch đại Darlington.....	98
Hình 3-15 Mạch khuếch đại vi sai	99
Hình 3-16 Ghép tầng bằng tụ điện	100
Hình 3-17 Ghép tầng bằng MBA.....	101
Hình 3-18 Ghép tầng trực tiếp.....	102
Hình 3-19 Mạch khuếch đại lớp A	103

Hình 3-20 Tín hiệu mạch khuếch đại lớp A	103
Hình 3-21 Tín hiệu mạch khuếch đại lớp A bị xén	104
Hình 3-22 Tín hiệu mạch khuếch đại lớp A bị xén bán kì	105
Hình 3-23 Phân cực ổn định mạch khuếch đại	106
Hình 3-24 Tín hiệu mạch khuếch đại lớp B	107
Hình 3-25 Phân cực mạch khuếch đại lớp AB	108
Hình 3-26 Tín hiệu mạch khuếch đại lớp AB	108
Hình 3-27 Mạch khuếch đại đẩy kéo	109
Hình 3-28 Hiện tượng méo xuyên tâm	110
Hình 4-1 Cấu trúc và ký hiệu của JFET kênh N và JFET kênh P.	118
Hình 4-2 Hoạt động của FET khi $V_{GS}=0$	119
Hình 4-3 Quan hệ dòng điện với điện áp	120
Hình 4-4 Quan hệ dòng điện với điện áp khi điện áp tăng	120
Hình 4-5 FET có đặc tính như nguồn dòng	121
Hình 4-6 Hoạt động của FET khi $V_{GS}=-1V$	121
Hình 4-7 Đặc tuyến $V-A$	123
Hình 4-8 Đặc tuyến truyền đạt và đặc tuyến ngõ ra của JFET kênh N.....	123
Hình 4-9 Mạch phân cực cực nguồn	124
Hình 4-10 Mạch tự phân cực	125
Hình 4-11 Mạch phân cực dùng cầu phân áp	125
Hình 4-12 So sánh giữa BJT và JFET.....	126
Hình 4-13 Cấu tạo D-MOSFET	127
Hình 4-14 Ký hiệu của D-MOSFET kênh N và P	128
Hình 4-16 Đặc tuyến D-MOSFET	129
Hình 4-15 Hoạt động D- MOSFET.....	128
Hình 4-17 Cấu tạo của E-MOSFET	130
Hình 4-19 Hình thành kênh dẫn trong E-MOSFET kênh N ($V_{GS} > 0$).....	131
Hình 4-18 Ký hiệu của E-MOSFET.....	130
Hình 4-20 Sự thay đổi bề rộng kênh dẫn khi V_{DS} tăng và V_{GS} được cố định.	132
Hình 4-21 Đặc tuyến truyền đạt và đặc tuyến ngõ ra của E_MOSFET kênh N.	133
Hình 4-22 Cấu tạo, ký hiệu UJT.....	134
Hình 4-23 Đặc tuyến UJT	135
Hình 4-24 Mô hình FET.....	135
Hình 4-25 Mạch tạo xung dùng UJT	137
Hình 4-26 Dạng xung điện áp trên R_1	138
Hình 5-1 Ký hiệu của Op-Amp và các ngõ vào, ra, cấp điện.....	147
Hình 5-2 Một số kiểu vỏ phổ biến của vi mạch Op-Amp.	147
Hình 5-3 Cấp nguồn kép hoặc nguồn đơn cho Op-Amp.....	147

Hình 5-4 Điện áp các ngõ vào, ra và điện áp vi sai.	148
Hình 5-5 Điện áp ngõ ra của Op-Amp giới hạn giữa mức $-U_{sat}$ và $+U_{sat}$	149
Hình 5-6 Điện áp ngõ ra của Op-Amp giới hạn giữa mức $0v$ và $+U_{sat}$	149
Hình 5-7 Tổng trở ngõ vào	150
Hình 5-8 Hoạt động ở chế độ vòng hở của Op-Amp	152
Hình 5-9 Hoạt động của Op-Amp ở chế độ vòng hở nguồn đơn.	152
Hình 5-10 Hồi tiếp âm và dương trong chế độ vòng kín của Op-Amp.....	153
Hình 5-11 Mạch khuếch đại điện áp đảo dấu	153
Hình 5-12 Quan hệ giữa tín hiệu ra và tín hiệu vào trong mạch khuếch đại đảo ..	155
Hình 5-13 Sơ đồ nguyên lý của mạch khuếch đại điện áp không đảo	156
Hình 5-14 Quan hệ giữa tín hiệu vào - ra trong mạch khuếch đại không đảo.	159
Hình 5-15 Tín hiệu vào lớn làm tín hiệu ra bị xén đỉnh	159
Hình 5-16 Mạch đệm với tổng trở vào rất lớn, không làm suy giảm tín hiệu u_{in}	160
Hình 5-17 Mạch cộng đảo dấu	161
Hình 5-18 Các tín hiệu ngõ vào u_{in1} và u_{in2}	162
Hình 5-19 Tín hiệu ngõ ra là tổng đảo dấu của các tín hiệu ngõ vào.	163
Hình 5-20 Mạch Mixer AC 2 kênh với tín hiệu kênh 1 được khuếch đại 2 lần	164
Hình 5-21 Mạch cộng không đảo	165
Hình 5-22 Mạch trừ.....	168
Hình 5-23 Mạch tích phân.....	169
Hình 5-24 Mạch vi phân	170
Hình 6-1 Sơ đồ khối mạch dao động	175
Hình 6-2 Mạch tương đương thạch anh	176
Hình 6-3 Cách mắc tụ vào thạch anh	177
Hình 6-4 Mạch dao động dùng thạch anh.....	177
Hình 6-5 Mạch RC	178
Hình 6-6 Mạch dao động dùng BJT	179
Hình 6-7 Mạch dao động dùng Op - Amp	180
Hình 6-8 Sơ đồ nguyên lý mạch dao động tạo xung vuông.	181
Hình 6-9 Quan hệ giữa điện áp trên tụ (dạng răng cưa) và điện áp ngõ ra (xung vuông) trong mạch dao động tạo sóng vuông với $U_{cc} = 9v$	182
Hình 6-10 Mạch tạo sóng vuông có độ rộng mức cao bằng 50% chu kỳ.	184
Hình 6-11 Quan hệ giữa điện áp trên tụ và điện áp ngõ ra với $U_{cc} = 9v$. Điện áp ngõ ra có dạng xung vuông có độ rộng mức cao bằng 50% chu kỳ.....	185
Hình 6-12 Sơ đồ nguyên lý mạch đơn ổn.	186
Hình 6-13 Trạng thái ổn định của mạch trên hình 6-12.....	187
Hình 6-14 Hoạt động của mạch trên hình 6-12 khi mạch được kích.....	188
Hình 6-15 Quan hệ giữa tín hiệu kích, điện áp trên tụ C và điện áp ngõ ra.....	188

Hình 6-16 Mạch đơn ổn kích bằng nút nhấn.....	189
Hình 6-17 Mạch đơn ổn kích bằng mạch vi phân.....	190
Hình 7-1 Sơ đồ khối mạch ổn áp.....	192
Hình 7-2 Mạch ổn áp dùng Zener.....	193
Hình 7-3 Sơ đồ khối nguồn ổn áp nối tiếp.....	194
Hình 7-4 Mạch nguyên lý ổn áp nối tiếp dùng Op_Amp.....	195
Hình 7-5 Mạch ổn áp dùng 1 BJT.....	196
Hình 7-6 Mạch ổn áp dùng 2 BJT.....	197
Hình 7-7 Sơ đồ khối nguồn ổn áp song song.....	197
Hình 7-8 Mạch ổn áp song song dùng Op_Amp.....	198
Hình 7-9 Mạch ổn áp song song dùng 1 BJT.....	199
Hình 7-10 Mạch ổn áp song song dùng 2 BJT.....	200
Hình 7-11 Kiểu vỏ TO-220.....	201
Hình 7-12 Kiểu vỏ D-PAK.....	201
Hình 7-13 Thông số IC họ 78XX.....	202
Hình 7-14 IC họ 78xx và nhóm tản nhiệt dùng kèm.....	204
Hình 7-15 Sơ đồ nguyên lý mạch chỉnh lưu, ổn áp 5V.....	205
Hình 7-16 Quan hệ giữa U_{in} và U_{out} khi mạch làm việc đúng.....	206
Hình 7-17 Mạch ổn áp dương dùng IC.....	208
Hình 7-18 Thứ tự các ngõ vào/ra ở hai họ IC ổn áp 78XX và 79XX.....	210
Hình 7-19 Dùng kết hợp IC họ 78XX với IC họ 79XX tạo nguồn ổn áp +/-.....	211
Hình 7-20 Dùng kết hợp IC họ 78XX với IC họ 79XX tạo nguồn ổn áp +/-.....	211
Hình 7-21 Một số dạng vỏ của Series LM317.....	212
Hình 7-22 Nguyên lý thiết kế mạch ổn áp dùng LM317T.....	214
Hình 7-23 Mạch ổn áp điều chỉnh điện áp ra bằng biến trở.....	215
Hình 7-24 Mạch ổn áp chỉnh điện áp ra theo nấc dùng công tắc chuyển mạch.....	217

Chương 1: CHẤT BÁN DẪN - DIODE

MỤC TIÊU CỦA CHƯƠNG

Trong chương này, chúng ta khảo sát tính chất của Diode, Diode zener, LED và hoạt động của chúng. Ngoài ra, ứng dụng của các linh kiện này cũng được trình bày trong chương này.

Chương này còn cung cấp các kiến thức cơ bản phục vụ cho các chương sau. Cho nên, sinh viên phải thực hiện lại được các ví dụ và bài tập. Từ đó, tự cho mình các ví dụ, bài tập tương tự và giải chúng để tự khám phá tri thức.

1.1. CHẤT BÁN DẪN VÀ CẤU TẠO CHUNG CỦA DIODE

1.1.1. Khái niệm chất bán dẫn và phân loại

1.1.1.1. Xét về điện học, vật chất được chia thành 3 loại

Các chất hoặc môi trường có chứa các hạt mang điện tự do (electron, Ion^+ , Ion^-) có khả năng dẫn điện được và gọi là chất dẫn điện.

Các chất hoặc môi trường không chứa hạt mang điện tự do thì không thể dẫn điện được, chúng là các chất cách điện.

Có những vật chất trung gian giữa 2 loại trên, bình thường chúng không có các hạt mang điện tự do nên không dẫn điện nhưng khi nhận năng lượng kích thích từ bên ngoài như nhiệt độ, ánh sáng thì một số hạt mang điện như electron bị bứt khỏi ràng buộc nguyên tử trở thành tự do và sẵn sàng tham gia dẫn điện. Những chất như vậy gọi là chất bán dẫn, có thể gọi chúng là những chất dẫn điện có điều kiện.

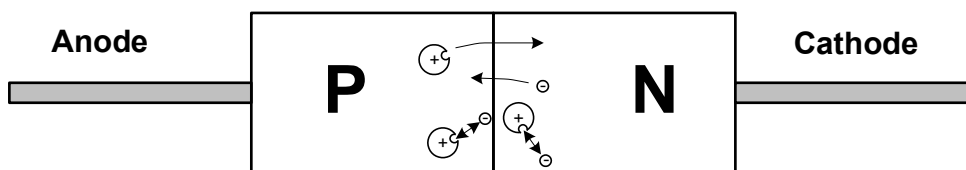
1.1.1.1. Bán dẫn loại P và bán dẫn loại N

Chất bán dẫn có chứa những hạt mang điện tự do có điện tích (+) gọi là bán dẫn loại P (Positive: dương). Các hạt mang điện (+) tự do trong bán dẫn loại P thường là các lỗ trống (lỗ trống là một nguyên tử trung hoà bị mất electron nên trở thành Ion^+).

Chất bán dẫn có chứa các hạt mang điện tự do có điện tích (–) (thường là hạt electron) được gọi là bán dẫn loại N.

1.1.2. Nguyên lý cấu tạo chung của Diode

Các linh kiện: Diode chỉnh lưu, Diode Zener, các Diode khác nói chung và các loại LED đều có nguyên lý cấu tạo chung là một khối bán dẫn loại P ghép với một khối bán dẫn loại N (xem hình 1-1).



Hình 1-1 Cấu tạo Diode

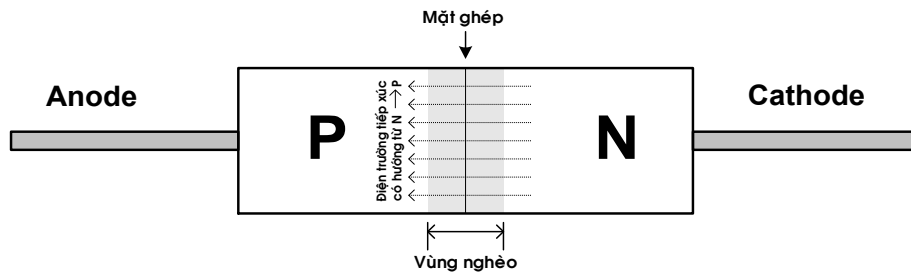
Khối bán dẫn loại P chứa nhiều lỗ trống mang điện (+) nên khi ghép với khối N thì các lỗ trống này có xu hướng chuyển động khuếch tán sang khối N gây thiếu hụt điện tích (+) bên khối P, trong khi đó khối P lại nhận thêm các e (-) từ khối N chuyển sang nên kết quả là khối P tích điện âm (-).

Khối N chứa nhiều e tự do nên khi ghép với khối P, các e tự do có xu hướng chuyển động khuếch tán sang khối P gây thiếu hụt điện tích (-) bên khối N, đồng thời khối N lại nhận thêm các lỗ trống mang điện (+) nên kết quả là khối N tích điện (+).

Ở biên giới hai bên mặt tiếp giáp, một số e (-) bị lỗ trống (+) thu hút và khi chúng tiến lại gần nhau, chúng có xu hướng kết hợp với nhau tạo thành các nguyên tử trung hoà, quá trình này có thể giải phóng năng lượng dưới dạng ánh sáng và tùy theo mức năng lượng giải phóng là cao hay thấp mà bước sóng ánh sáng khác nhau tức màu sắc khác nhau.

Sự tích điện (-) bên khối P và (+) bên khối N hình thành một điện áp gọi là điện áp tiếp xúc. Điện trường sinh ra bởi điện áp này có hướng từ N $\rightarrow$ P nên cản trở chuyển động khuếch tán và như vậy sau một thời gian kể từ lúc ghép 2 khối bán dẫn với nhau thì quá trình chuyển động khuếch tán chấm dứt và tồn tại điện áp tiếp xúc, lúc này ta nói tiếp xúc P-N ở trạng thái cân bằng. Điện áp tiếp xúc ở trạng thái cân bằng khoảng 0,6V đối với Diode làm bằng bán dẫn Si và khoảng 0,3V đối với Diode làm bằng bán dẫn Ge.

Hai bên mặt tiếp giáp là vùng các e (-) và lỗ trống (+) dễ gặp nhau nhất nên quá trình tái hợp thường xảy ra ở vùng này hình thành các nguyên tử trung hoà. Vì vậy vùng biên giới ở hai bên mặt tiếp giáp rất hiếm các hạt dẫn tự do nên được gọi là vùng nghèo.

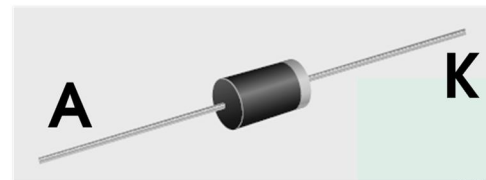


Hình 1-2 Lớp tiếp giáp Diode

1.2. DIODE CHỈNH LƯU

Diode chỉnh lưu có cấu tạo là một mối nối P-N được chế tạo chịu được điện áp ngược cao và dòng điện thuận lớn. Những đặc điểm chế tạo này cho phép Diode làm việc trong các hệ thống chỉnh lưu điện xoay chiều (AC) thành điện một chiều (DC) hiệu quả và tin cậy.

1.2.1. Ký hiệu và dạng thực tế



Hình 1-3 Ký hiệu Diode

1.2.2. Tính chất của Diode

Diode chỉ dẫn điện theo một chiều từ A $\rightarrow$ K. Theo nguyên lý dòng điện chỉ chảy từ nơi có điện thế cao đến nơi có điện thế thấp thì muốn có dòng điện qua Diode theo chiều này, ta phải đặt ở A một điện thế cao hơn ở K. Khi đó ta có $U_{AK} > 0$ và ngược chiều với điện áp tiếp xúc. Như vậy muốn có dòng qua Diode thì điện trường do U_{AK} sinh ra phải mạnh hơn điện trường tiếp xúc, tức là U_{AK} phải lớn hơn U_{tx} . Khi đó một phần của điện áp U_{AK} dùng để cân bằng với điện áp tiếp xúc (khoảng 0,6V); phần còn lại dùng để tạo dòng điện thuận qua Diode.

Khi $U_{AK} > 0$, ta nói rằng Diode phân cực thuận và dòng điện qua Diode lúc đó gọi là dòng điện thuận (thường được ký hiệu là I_F tức $I_{Forward}$ hoặc I_D tức I_{Diode}). Dòng điện thuận có chiều từ A $\rightarrow$ K.

Khi U_{AK} đã đủ cân bằng với điện áp tiếp xúc thì Diode trở nên dẫn điện rất tốt nghĩa là điện trở của Diode lúc đó rất thấp (khoảng vài chục Ω). Do vậy phần điện áp để tạo ra dòng điện thuận thường nhỏ hơn nhiều so với phần điện áp dùng để cân bằng với U_{tx} . Thông thường phần điện áp dùng để cân bằng với U_{tx} cần khoảng 0,6V và phần điện áp tạo dòng thuận khoảng 0,1 đến 0,5V tùy theo dòng thuận vài chục mA hay lớn đến vài A. Như vậy giá trị của U_{AK} đủ để có dòng qua Diode khoảng 0,6V đến 1,1V. Ngưỡng 0,6V là ngưỡng Diode bắt đầu dẫn và khi $U_{AK} = 0,7V$ thì dòng qua Diode khoảng vài chục mA (xem đặc tuyến Vôn-Ampe điển hình của Diode).

Nếu Diode còn tốt thì nó không dẫn điện theo chiều ngược từ K $\rightarrow$ A. Thực tế là vẫn tồn tại dòng điện ngược nếu Diode bị phân cực ngược với hiệu điện thế lớn. Tuy nhiên dòng điện ngược rất nhỏ (cỡ μA) và thường không quan tâm trong các ứng dụng công nghiệp. Mọi Diode chỉnh lưu đều không dẫn điện theo chiều ngược nhưng nếu điện áp ngược quá lớn ($\geq V_{BR}$ là ngưỡng chịu đựng của Diode) thì Diode bị đánh thủng, dòng điện qua Diode tăng nhanh và đốt cháy Diode. Vì vậy khi sử dụng cần tuân thủ 2 điều kiện sau đây:

- ✓ Thứ 1: Dòng điện thuận qua Diode không được lớn hơn giá trị tối đa cho phép (do nhà sản xuất cung cấp, ta phải tra cứu trong các tài liệu của hãng SX để xác định).
- ✓ Thứ 2: Điện áp phân cực ngược (tức U_{KA}) không được lớn hơn V_{BR} (ngưỡng đánh thủng của Diode, cũng do nhà sản xuất cung cấp).

Ngoài ra khi cần thiết kế mạch với độ chính xác cao, ta cần tham khảo thêm đặc tuyến Vôn-Ampe của Diode và tần số hoạt động cho phép từ tài liệu tra cứu.

Ví dụ: Diode 1N4007 có thông số kỹ thuật do hãng sản xuất cung cấp như sau:

$$V_{BR} = 1000V; I_{Fmax} = 1A; V_F = 1,1V \text{ khi } I_F = I_{Fmax}.$$

Những thông số trên cho biết:

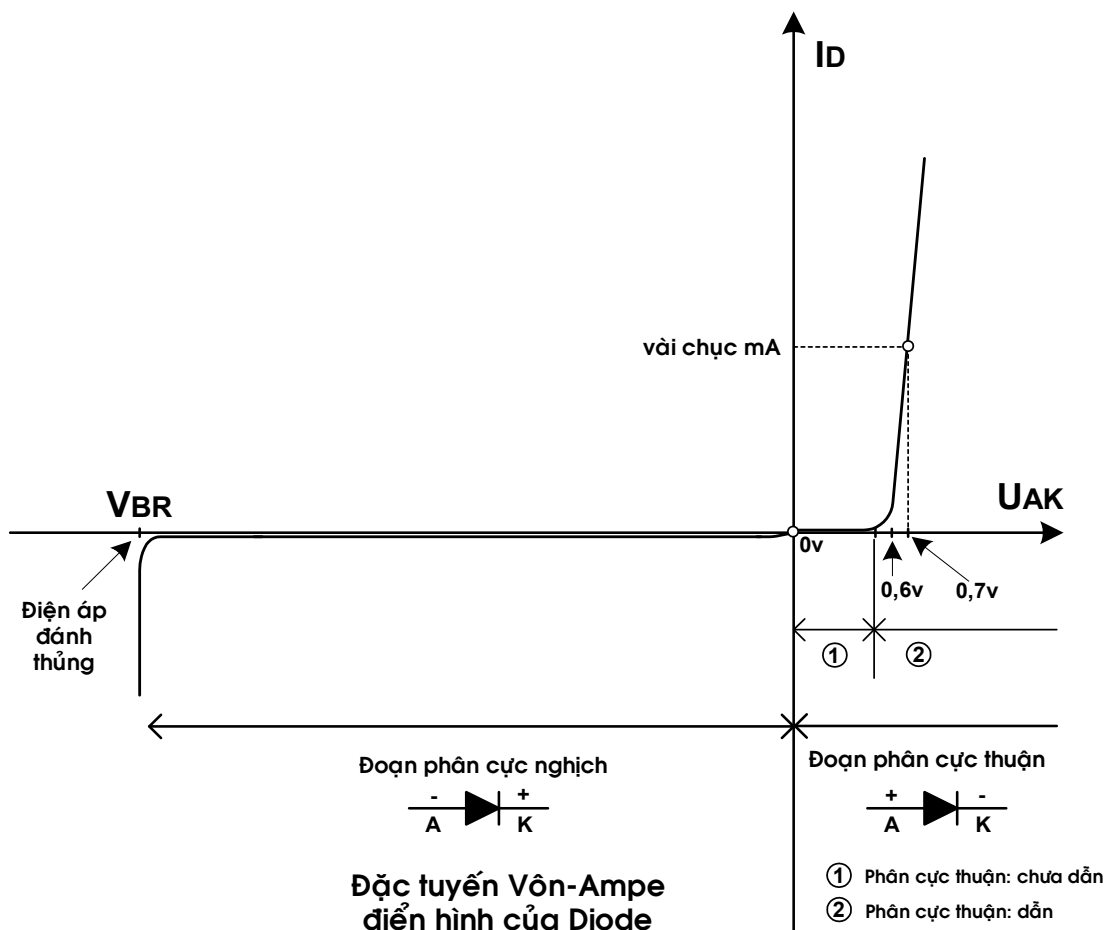
- ✓ Dòng điện thuận qua Diode không được lớn hơn 1A.
- ✓ Điện áp ngược cực đại đặt lên Diode không được lớn hơn 1000V.

Điện áp thuận (tức U_{AK}) có thể tăng đến 1,1V nếu dòng điện thuận bằng 1A. Cũng cần lưu ý rằng đối với các Diode chỉnh lưu nói chung thì khi $U_{AK} = 0,6V$ thì Diode đã bắt đầu dẫn và khi $U_{AK} = 0,7V$ thì dòng qua Diode đã đạt đến vài chục mA.

1.2.3. Đặc tuyến Vôn-Ampe của Diode

Đặc tuyến Vôn-Ampe của Diode là đồ thị mô tả quan hệ giữa dòng điện qua Diode theo điện áp U_{AK} đặt vào Diode. Có thể chia đặc tuyến này thành 2 đoạn:

- ✓ Đoạn ứng với $U_{AK} > 0$ mô tả quan hệ dòng-áp khi Diode phân cực thuận.
- ✓ Đoạn ứng với $U_{AK} \leq 0$ mô tả quan hệ dòng-áp khi Diode phân cực nghịch.



Hình 1-4 Đặc tuyến Diode

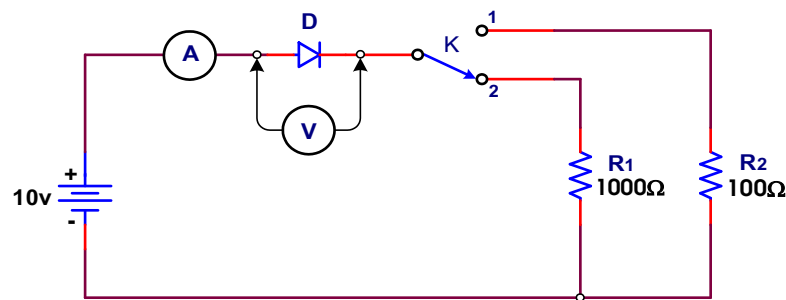
Khi Diode được phân cực thuận và dẫn điện thì dòng điện chủ yếu phụ thuộc vào điện trở của mạch ngoài (được mắc nối tiếp với Diode). Dòng điện phụ thuộc rất ít

vào điện trở thuận của Diode vì điện trở thuận rất nhỏ, thường không đáng kể so với điện trở của mạch điện.

Ví dụ : Một thí nghiệm được thực hiện với mạch điện như hình 1-5

Khi khoá K ở vị trí 1. Ampe kế chỉ 9,33mA; Vôn kế chỉ 0,67V.

Khi chuyển khoá K sang vị trí 2, chỉ số trên Ampe kế là 92,8mA, chỉ số trên Vôn kế là 0,72V.



Hình 1-5 Hoạt động Diode

Qua thí nghiệm trên ta nhận thấy khi thay đổi khóa K từ vị trí 1 sang vị trí 2, điện trở mắc nối tiếp với Diode giảm 10 lần và dòng điện qua Diode tăng lên gần 10 lần (thực tế là 9,946 lần) trong khi đó điện áp U_{AK} biến tăng rất ít (từ 0,67V $\rightarrow$ 0,72V; tăng 0,05V). Như vậy cho thấy khi Diode đã dẫn điện thì dòng điện qua Diode chủ yếu phụ thuộc vào mạch ngoài còn bản thân Diode ảnh hưởng rất ít. Điện áp trên Diode khi dẫn điện thuận thường lấy trung bình khoảng 0,7V nếu dòng điện qua Diode $< 100\text{mA}$. Nếu giá trị 0,7V là khá nhỏ so với một điện áp đang xét thì có thể bỏ qua và xem như không có sụt áp trên Diode (lúc đó ta nói rằng Diode là lý tưởng).

Giá trị: $r_D = \frac{\Delta U_{AK}}{\Delta I_D}$ được gọi là điện trở động của Diode khi phân cực thuận, giá

trị này thường rất nhỏ (cỡ vài chục Ω). r_D chính là điện trở của bản thân Diode khi phân cực thuận. Từ kết quả thí nghiệm ở trên, ta xác định được điện trở động của Diode dùng trong thí nghiệm là:

$$r_D = \frac{\Delta U_{AK}}{\Delta I_D} = \frac{0,72 - 0,67}{83,47 \cdot 10^{-3}} = 5,99 \Omega$$

1.2.4. Phương pháp xét và tính toán dòng điện qua Diode

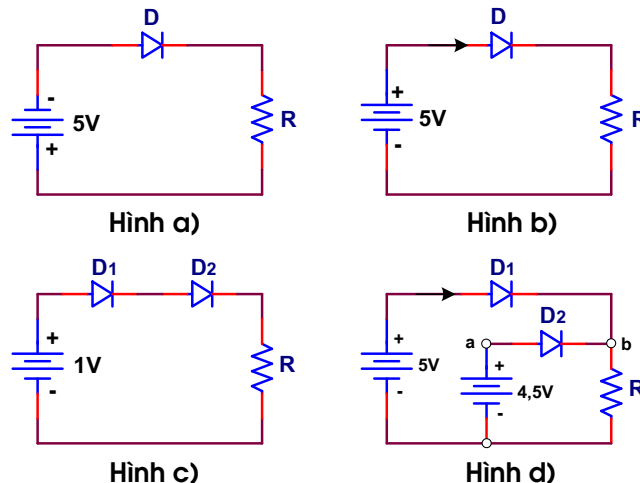
Trước khi muốn tính dòng điện qua Diode, ta cần phải xét xem Diode có dẫn điện hay không. Để xác định điều này ta cần phải căn cứ và xu hướng chảy của dòng điện và giá trị của điện áp đặt lên đoạn mạch chứa Diode.

Bước một: Dựa vào quy luật là dòng điện chảy từ nơi có điện thế cao đến nơi có điện thế thấp hơn và Diode chỉ dẫn điện theo chiều từ A $\rightarrow$ K để xét xem Diode có khả năng dẫn điện hay không? (điều kiện 1).

Bước hai: Khi thoả điều kiện 1 thì cần xét xem điện áp đặt lên đoạn mạch chứa Diode (nếu Diode mắc nối tiếp với điện trở) hoặc điện áp đặt lên Diode (nếu đoạn mạch chỉ chứa Diode) có đủ lớn để thắng được điện áp tiếp xúc của bản thân Diode hay không? (điều kiện 2). Điện áp đặt lên đoạn mạch chứa Diode (hoặc trực tiếp lên Diode) phải có giá trị từ 0,6V trở lên thì mới có dòng qua Diode.

Khi thoả mãn đồng thời cả 2 điều kiện 1 và 2 thì mới có dòng qua Diode.

Để minh hoạ cách xét này, ta xem các hình vẽ a); b); c) và d) sau đây:



Hình 1-6 Hoạt động Diode

Ở mạch hình a), không có dòng qua Diode do không thoả điều kiện 1.

Ở mạch hình b), có dòng qua Diode do thoả đồng thời cả 2 điều kiện 1 và 2.

Ở mạch hình c), không có dòng qua Diode do không thỏa điều kiện 2, nguồn phải có giá trị từ 1,2V trở lên mới có dòng qua Diode.

Ở mạch hình d), Diode D_1 dẫn nhưng D_2 ngưng dẫn vì khi D_1 dẫn thì sụt U_{AK} của D_1 khoảng 0,7V; do đó điện áp tại b khoảng 4,3V (so với cực – của nguồn) và điện áp U_{AK} của D_2 là $U_{AK}(D_2) = U_{ab} = 0,2$ không đủ để D_2 dẫn (không thỏa điều kiện 2).

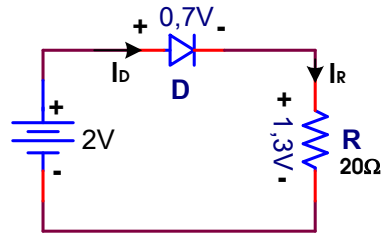
1.2.4.1. Tính toán dòng điện qua Diode

Khi tính toán dòng điện qua Diode, cần căn cứ vào mạch thực tế để xét và áp dụng một giả thiết gần đúng là điện áp $U_{AK} \approx 0,7V$ khi Diode dẫn thuận. **Dòng điện qua Diode có thể là dòng DC (một chiều) hoặc AC (xoay chiều)**; đôi khi dòng qua Diode là tổng hợp các thành phần DC và AC.

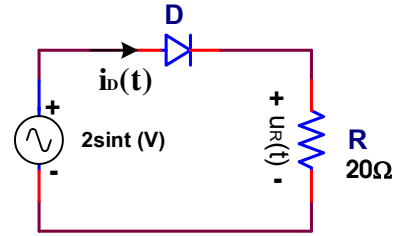
Nếu dòng qua Diode là DC (có giá trị không đổi) thì chỉ cần xác định giá trị của dòng điện này.

Nếu dòng qua Diode là AC hoặc phức hợp (DC + AC) thì phải xác định đồ thị của dòng điện theo thời gian và dựa vào đồ thị, áp dụng phương pháp tích phân để tính các giá trị trung bình hoặc hiệu dụng (là những giá trị cần quan tâm nhất).

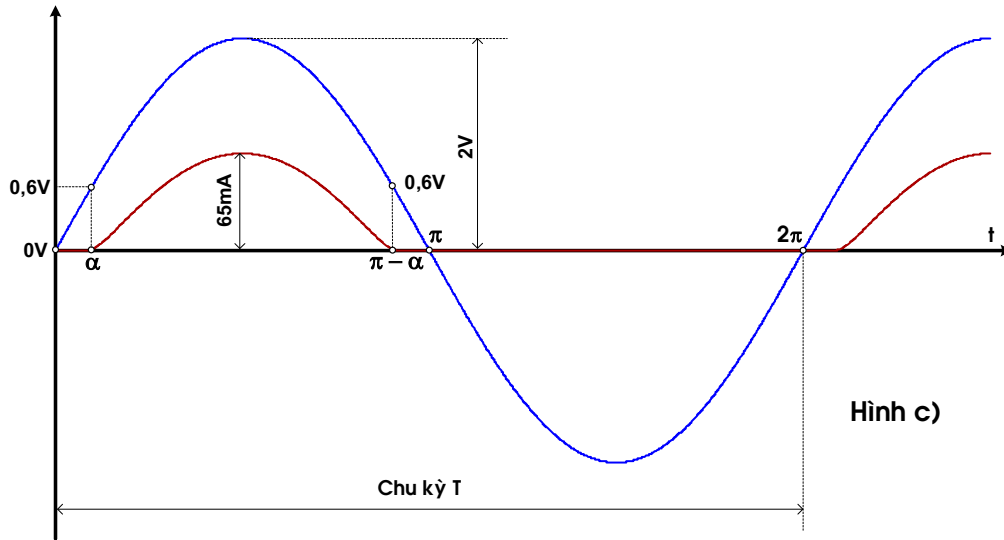
Giả sử ta có mạch điện như hình 1-7a) và 1-7b) cho sau đây. Trong trường hợp hình a), điện áp nguồn tác động lên nhánh mạch là áp DC nên dòng qua Diode cũng là dòng DC (có giá trị không đổi), ta chỉ cần tính giá trị dòng điện này. Tuy nhiên trường hợp mạch hình b), Diode chỉ dẫn điện khi điện áp sin có giá trị $\geq 0,6V$ và hoàn toàn ngưng dẫn trong giai đoạn còn lại. Trường hợp này đồ thị của dòng điện qua Diode có dạng như hình c) và ta thường phải tính trị trung bình và trị hiệu dụng của nó.



Hình a)



Hình b)



Hình c)

Hình 1-7 Dòng điện qua Diode

Với mạch hình 1-7a) ta có:

$$I_D = I_R = \frac{U_R}{R} = \frac{2 - 0,7}{20} = 0,065A = 65mA$$

Với mạch hình 1-7b) ta có:

Dòng trung bình qua Diode ($I_{D-average}$) là:

$$\begin{aligned} I_{Dav} &= \frac{1}{2\pi} \int_{\alpha}^{\pi-\alpha} i(t) \cdot dt = \frac{1}{2\pi} \int_{\alpha}^{\pi-\alpha} \frac{u_R(t)}{R} \cdot dt = \frac{1}{2\pi} \int_{\alpha}^{\pi-\alpha} \frac{2 \sin t - 0,7}{20} \cdot dt = \\ &= -\frac{1}{40\pi} (2 \cos t + 0,7t) \Big|_{\alpha}^{\pi-\alpha} \end{aligned}$$

Khi $t = \alpha$ ta có $2 \sin t = 0,6V \Rightarrow \alpha = \arcsin 0,3 = 17,46^\circ = 0,3rad$

Do đó tính được:

$$I_{D_{av}} = \frac{1}{2\pi} \int_0^{\pi} i(t) \cdot dt = \frac{1}{2\pi} \int_0^{\pi} \frac{u_R(t)}{R} \cdot dt = \frac{1}{2\pi} \int_0^{\pi} \frac{2 \sin t}{20} \cdot dt \\ = -\frac{1}{20\pi} (\cos t) \Big|_0^{\pi} = 31,83 \cdot 10^{-3} A = 31,83mA$$

$$I_{D_{av}} = -\frac{1}{40\pi} (2 \cos t + 0,7t) \Big|_{\alpha}^{\pi-\alpha} = \\ = -\frac{1}{40\pi} [2 \cos(\pi - 0,3) - 2 \cos 0,3 + 0,7(\pi - 0,3 - 0,3)] \\ = 16,25 \cdot 10^{-3} A = 16,25mA$$

Nếu coi Diode là lý tưởng tức là xem như Diode dẫn điện ngay khi được phân cực thuận (góc α xem như bằng 0) thì:

$$I_{D_{av}} = \frac{1}{2\pi} \int_0^{\pi} i(t) \cdot dt = \frac{1}{2\pi} \int_0^{\pi} \frac{u_R(t)}{R} \cdot dt = \frac{1}{2\pi} \int_0^{\pi} \frac{2 \sin t}{20} \cdot dt \\ = -\frac{1}{20\pi} (\cos t) \Big|_0^{\pi} = 31,83 \cdot 10^{-3} A = 31,83mA$$

Giá trị này gần gấp đôi so với tính toán chính xác.

Bây giờ giả sử nguồn điện áp sin tăng lên 10 lần tức là $20 \sin t$ thì khi đó góc α sẽ giảm. Trường hợp này ta có $20 \sin t = 0,6$ khi $\alpha = \arcsin(0,03) \approx 1,72^0 = 0,03(\text{rad})$. Trường hợp này nếu tính chính xác ta có:

$$I_{D_{av}} = -\frac{1}{40\pi} (20 \cos t + 0,7t) \Big|_{\alpha}^{\pi-\alpha} = \\ = -\frac{1}{40\pi} [20 \cos(\pi - 0,03) - 20 \cos 0,03 + 0,7(\pi - 0,03 - 0,03)] = \\ = 293,64 \cdot 10^{-3} A = 293,64mA.$$

Nếu tính gần đúng (coi Diode là lý tưởng) ta có:

$$I_{D_{av}} = \frac{1}{2\pi} \int_0^{\pi} i(t) \cdot dt = \frac{1}{2\pi} \int_0^{\pi} \frac{u_R(t)}{R} \cdot dt = \frac{1}{2\pi} \int_0^{\pi} \frac{20 \sin t}{20} \cdot dt \\ = -\frac{1}{2\pi} (\cos t) \Big|_0^{\pi} = 318,3 \cdot 10^{-3} A = 318,3mA.$$

Ta nhận thấy dòng cao hơn so với tính chính xác là 8,4%.

1.2.5. Nhận xét chung

Khi điện áp nguồn sin có giá trị lớn hơn nhiều lần so với sụt áp 0,7V trên Diode thì kết quả tính gần đúng càng gần với kết quả tính chính xác. So sánh hai trường hợp vừa tính trên đây, ta có một nhận xét như sau: Khi xem Diode là lý tưởng (bỏ qua sụt áp trên Diode) thì các phép tính trở nên đơn giản hơn. Tuy nhiên nếu sụt áp 0,7V trên

Diode không phải là nhỏ so với điện áp tác động vào mạch (như trường hợp nguồn 2sint) thì không thể xem Diode là lý tưởng được vì sai số mắc phải lúc đó là đáng kể. Chỉ khi nào điện áp tác động vào mạch có giá trị lớn hơn nhiều lần sụt áp trên Diode thì mới có thể xem Diode là lý tưởng được. Điều này còn tùy thuộc vào phép tính có yêu cầu chính xác hay không.

1.2.6. Các thông số kỹ thuật và phương pháp lựa chọn Diode

1.2.6.1. Các thông số kỹ thuật cần quan tâm nhất khi chọn Diode

Dòng điện thuận trung bình qua Diode, ký hiệu I_{Dav} hoặc I_{Fav} .

Điện áp ngược cực đại mà Diode còn làm việc được, trị số này còn được gọi là điện áp ngưỡng đánh thủng, ký hiệu V_{BR}

Dòng điện tức thời cho phép qua Diode trong thời gian ngắn, thường cho phép thời gian tồn tại khoảng 10ms, ký hiệu là I_{surge} . Diode có thể chịu được dòng điện I_{surge} khoảng vài chục lần dòng điện trung bình cho phép qua Diode trong thời gia dài. Ví dụ Diode 1N4007 có thể chịu được dòng điện lên đến 30A trong thời gian vài ms trong khi dòng trung bình dài hạn cho phép qua Diode này là 1A.

1.2.6.2. Tính toán chọn Diode

Khi muốn chọn một Diode, tối thiểu phải theo quy trình sau:

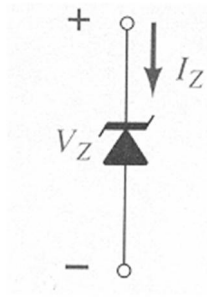
Tính dòng điện trung bình qua Diode trong quá trình làm việc.

Tính điện áp ngược cực đại có thể xảy ra khi Diode làm việc.

Chọn Diode chịu được dòng điện trung bình và điện áp ngược lớn hơn giá trị tính toán (càng lớn càng tốt nếu giá thành không quá cao).

1.3. DIODE ZENER

Diode Zener có cấu tạo là một mối nối P-N nhưng được chế tạo bằng vật liệu có khả năng tỏa nhiệt tốt. Khi được phân cực thuận, Diode Zener hoạt động giống Diode thường. Tuy nhiên các Diode Zener chủ yếu được dùng ở chế độ phân cực ngược vì có khả năng duy trì điện áp giữa hai cực của Diode không đổi khi dòng điện ngược qua Diode có giá trị nằm trong khoảng cho phép.



Hình 1-8 Ký hiệu Zener

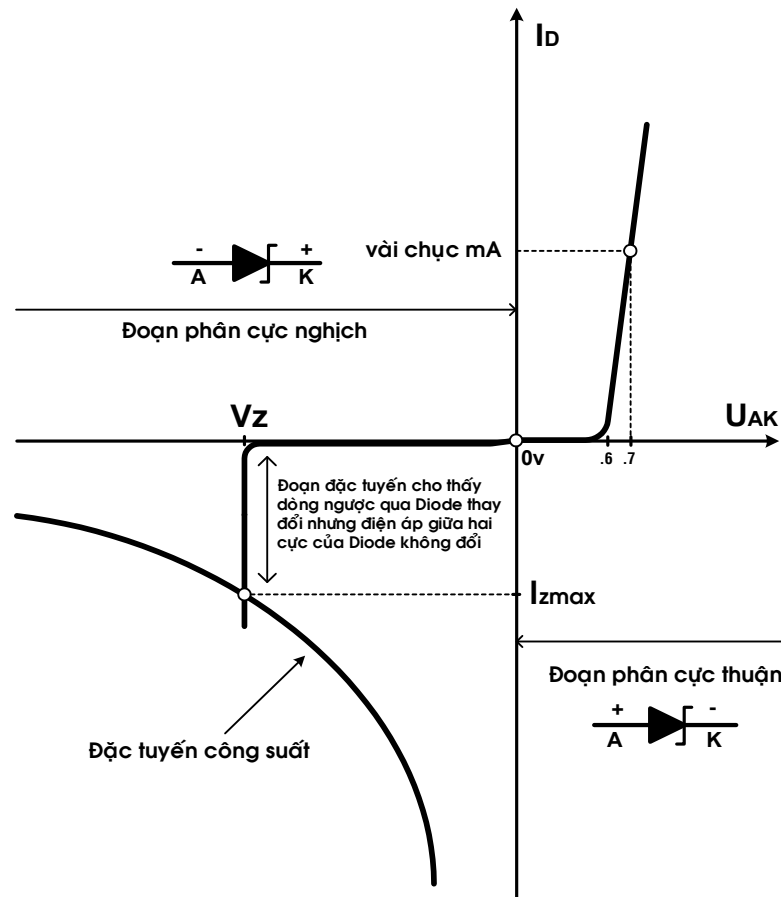
1.3.1. Tính chất của Diode Zener ở chế độ phân cực nghịch

Khi Diode Zener ở chế độ phân cực nghịch, điện trường do điện áp giữa 2 đầu Diode tạo ra cùng chiều với điện áp tiếp xúc làm nở rộng vùng nghèo và ngăn cản dòng điện qua Diode (Diode không dẫn điện).

Tuy nhiên khi điện áp ngược đạt đến một giá trị tới hạn gọi là điện áp Zener thì một quá trình đặc biệt xảy ra tại vùng nghèo gọi là hiệu ứng Zener làm phá vỡ cấu trúc của vùng nghèo và dòng điện ngược qua Diode tăng đột ngột trong khi điện áp giữa hai đầu Diode gần như không đổi. Hiệu ứng Zener xảy ra như sau: khi điện áp ngược lớn, lực điện trường tăng mạnh làm tăng vận tốc của những electron tự do đến mức động năng của chúng đủ lớn để có thể làm bứt ra các electron đang ở trạng thái liên kết của các nguyên tử trung hoà tại vùng nghèo khi e va chạm với nguyên tử. Khi có 1 e bị bứt ra thì đồng thời một lỗ trống hình thành và như vậy xuất hiện thêm một cặp hạt dẫn tự do. Electron vừa mới giải phóng lại chuyển động theo phương điện trường và va đập với các nguyên tử khác làm giải phóng cặp e và lỗ trống mới. Trong một thời gian rất ngắn, số lượng hạt dẫn tự do tại vùng nghèo tăng lên rất nhanh và chúng chuyển động theo hướng điện trường tạo thành dòng điện ngược qua Diode.

Đặc tuyến Vôn-Ampere của Diode Zener thể hiện quan hệ giữa điện áp giữa hai đầu Diode và dòng điện I qua Diode như hình 1-9.

Diode Zener có khả năng chịu được dòng điện ngược tối đa từ vài chục đến vài trăm mA tùy theo công suất danh định (là công suất max cho phép) của nó, thông số này do nhà sản xuất cung cấp. Giá trị dòng điện ngược tối đa được xác định từ giao điểm của đường đặc tuyến công suất $P_{zm} = I_{zm} \cdot V_z = \text{Const}$ (hằng số) với đường đặc tuyến Vôn-Ampe của Diode Zener.



Hình 1-9 Đặc tuyến Vôn-Ampere của Diode Zener

P_{zm} là công suất tiêu thụ tối đa cho phép của Diode Zener mang mã hiệu cụ thể nào đó do nhà sản xuất cung cấp.

V_z là ngưỡng đánh thủng của Diode Zener khi phân cực ngược, đây cũng là giá trị điện áp giữa hai đầu Diode khi nó dẫn điện ngược (dòng điện từ K sang A).

Dòng I_{zm} là dòng tối đa cho phép qua Diode, xác định theo công thức:

$$I_{zm} = \frac{P_{zm}}{V_z}$$

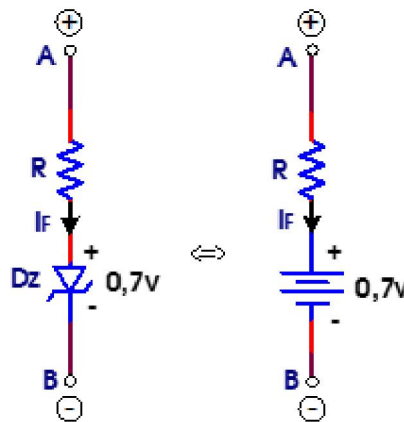
1.3.2. Phương pháp xác định I, U và công suất tiêu thụ trên Diode Zener

Trước nhất cần xem xét cực tính của điện áp cung cấp cho đoạn mạch chứa Diode xem dòng điện có khả năng chảy theo chiều thuận hay nghịch.

Nếu dòng chảy theo chiều thuận (chiều từ A $\rightarrow$ K) tức là Diode dẫn điện thuận thì đặc tính của nó giống Diode thường tức là điện áp U_{AK} khi đó khoảng 0,7V và điều này chỉ đúng nếu điện áp cung cấp cho đoạn mạch có giá trị $\geq 0,7V$.

Nếu dòng chảy theo chiều nghịch (chiều từ K $\rightarrow$ A) tức là Diode dẫn điện nghịch thì điện áp giữa 2 cực của Diode lúc đó xấp xỉ bằng V_z và điều này chỉ đúng nếu điện áp cung cấp cho đoạn mạch có giá trị $\geq V_z$. Do những đặc tính nêu trên, ta có thể sử dụng hai mô hình gần đúng sau đây để tính toán các thông số liên quan.

1.3.2.1. Dòng điện thuận qua Diode Zener

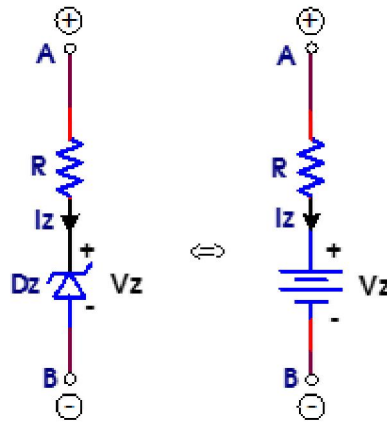


Hình 1-10 Mô hình Zener phân cực thuận

$$I_F = \frac{U_{AB} - 0,7}{R} \text{ với } U_{AB} \geq 0,7V$$

$$I_F = 0, \text{ với } 0 < U_{AB} < 0,7V$$

1.3.2.2. Dòng điện ngược qua Diode Zener



Hình 1-11 Mô hình Zener phân cực ngược

$$\square \quad I_z = \frac{U_{AB} - V_z}{R}, \text{ với } U_{AB} \geq V_z$$

$$\square \quad I_z = 0, \quad \text{với } 0 < U_{AB} < V_z$$

1.3.2.3. Công suất tiêu thụ trên Diode khi vận hành

$$P = I_F \cdot U_{AK} \text{ nếu Diode dẫn điện thuận}$$

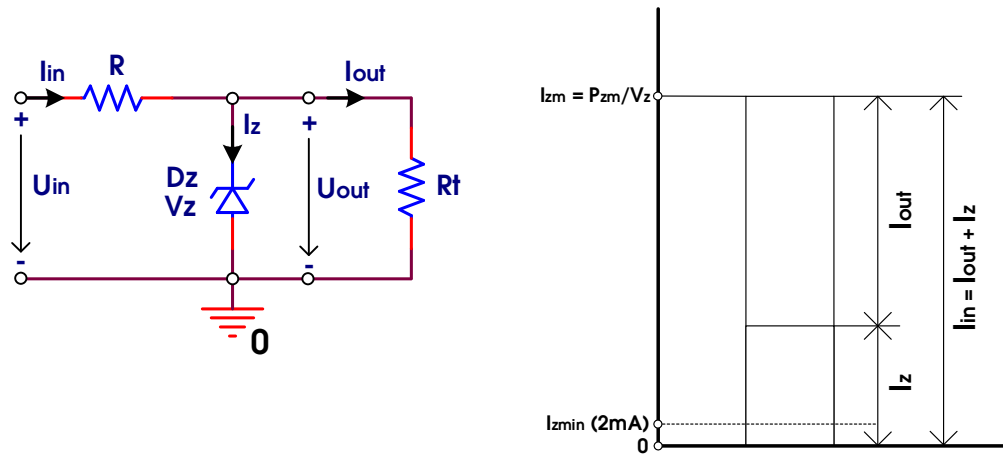
$$P = I_z \cdot V_z \text{ nếu Diode dẫn điện ngược.}$$

1.3.3. Một số mạch ứng dụng Diode Zener và phương pháp tính

Diode Zener chủ yếu được ứng dụng ở chế độ phân cực ngược nhằm mục đích tạo một điện áp ổn định giữa 2 cực của Diode và dùng điện áp này như một nguồn ổn áp. Trong trường hợp này tải được mắc giữa 2 cực của Diode và điện áp trên tải lúc đó ổn định bằng V_z . Tuy nhiên điều này chỉ đạt được khi dòng điện ngược qua Diode là I_z phải thỏa điều kiện: $I_{zmin} < I_z < I_{zm}$ (I_{zmin} , khoảng vài mA, là dòng điện ngược tối thiểu để có điện áp giữa cực Diode ổn định và I_{zm} là dòng điện ngược tối đa cho phép). Trong các ứng dụng dòng điện I_z thường được chọn $< \frac{1}{2} I_{zm}$ để đảm bảo Diode vận hành an toàn. Sau đây ta xét một số trường hợp ứng dụng điển hình của Diode Zener.

1.3.3.1. Mạch ổn áp dùng Diode Zener

Hình 1-12 Ổn áp dùng Zener



Với mạch ổn áp loại này, luôn cần có một điều kiện tiên quyết là điện áp U_{in} phải lớn hơn V_z , nếu không thỏa điều kiện này thì Diode Zener không dẫn và mạch không làm việc.

Khi có $U_{in} > V_z$, Diode Zener dẫn điện ngược và có:

$$I_{in} = I_z + I_{out}$$

Điện áp giữa hai cực của D_z là $U_{out} = V_z$, do đó:

$$I_{in} = \frac{U_{in} - V_z}{R}, \text{ R có nhiệm vụ hạn dòng và cũng là phần tử điều chỉnh áp.}$$

Nếu U_{in} không đổi thì I_{in} không đổi và như vậy theo quan hệ $I_{in} = I_z + I_{out}$ ta nhận thấy nếu I_{out} giảm thì I_z tăng và ngược lại; đặc biệt là khi tải $R_t \rightarrow \infty$ (trường hợp không tải) thì $I_{out} \rightarrow 0$ dẫn đến I_z đạt cực đại, lúc này Diode Zener nóng nhất và nếu dòng cực đại $> I_{zm}$ thì Diode Zener bị hỏng. Thông thường trong các thiết kế người ta chọn R sao cho (dòng cực đại qua D_z) = $x\% I_{zm}$ với $x\%$ tùy chọn theo quan điểm an toàn của người thiết kế mạch ($x\% < 100\%$). Bởi vì dòng qua D_z đạt cực đại khi không tải nên R được tính toán với điều kiện ngõ ra không tải. Giá trị R tính được theo điều kiện này là giá trị tối thiểu cho phép, thực tế ta có thể chọn theo tiêu chuẩn và cao hơn giá trị tính.

Tính R_{min} theo công thức:

$$R_{min} = \frac{U_{in} - V_z}{x\% I_{zm}} \quad (x\% \text{ được chọn theo quan điểm an toàn}).$$

Xác định giá trị dòng tải max hoặc min

Dòng tải trong trường hợp này là dòng I_{out} , nó chỉ được phép lấy giá trị cực đại nhỏ hơn dòng I_{in} ít nhất từ 1 đến 2mA, phần dòng điện 1 đến 2mA này là dòng điện tối thiểu qua D_z theo chiều ngược để duy trì điện áp U_{out} giữa hai cực của Diode không đổi. Như vậy ta có:

$$I_{out(max)} = I_{in} - 2mA = \frac{U_{in} - V_z}{R} - 2mA$$

nếu ta chọn $I_{zmin} = 2mA$.

$$R_{tmin} = \frac{U_{out}}{I_{out(max)}} = \frac{V_z}{I_{out(max)}}$$

Nếu xét đến tải thì $I_{out(max)}$ ứng với

Ví dụ: Hãy tính toán mạch ổn áp để cung cấp cho tải R_t biết điện áp trên tải cần phải ổn định ở mức 6,8V; cho biết điện áp $U_{in} = 10V$. Tính toán giá trị tối thiểu của tải R_t .

Giải:

Trước nhất ta chọn Diode Zener loại có $V_z = 6,8V$. Diode loại này trên thị trường có nhiều cấp công suất khác nhau: 0,25W; 0,5W; 1W; 2W... Giả sử ta chọn loại có công suất $P_{zm} = 1W$.

Tính điện trở R hạn dòng theo điều kiện không tải, ta có:

$$R_{min} = \frac{U_{in} - V_z}{x\% I_{zm}}, \text{ nếu chọn } x\% = 50\% \text{ tức là dòng điện tối đa có thể có qua Diode}$$

Zener chỉ bằng 50% dòng cực đại cho phép thì:

$$R_{min} = \frac{U_{in} - V_z}{50\% I_{zm}} = \frac{U_{in} - V_z}{0,5 \cdot \frac{P_{zm}}{V_z}} = \frac{10 - 6,8}{0,5 \cdot \frac{1}{6,8}} = 43,52\Omega$$

Chọn R theo bảng giá trị chuẩn có sản xuất, ta chọn $R = 47\Omega > R_{min}$.

Tính giá trị tối thiểu cho phép của tải R_t :

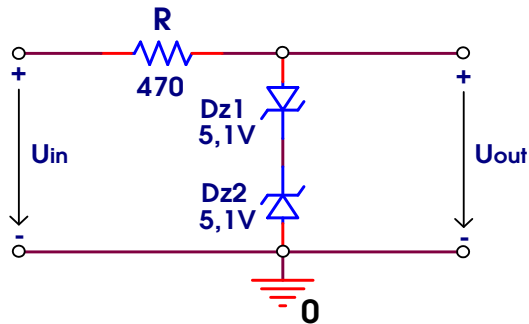
Ta có dòng tải tối đa cho phép là:

$$I_{out(max)} = I_{in} - 2mA = \frac{U_{in} - V_z}{R} - 2mA = \frac{10 - 6,8}{47} - 0,002 = 0,066A = 66mA$$

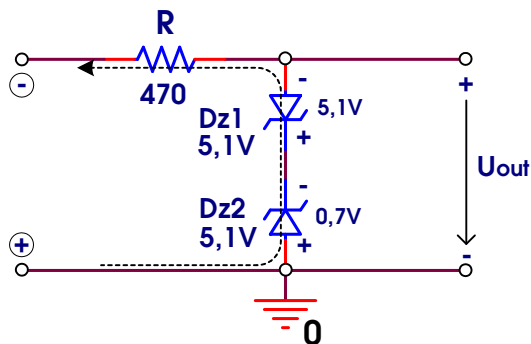
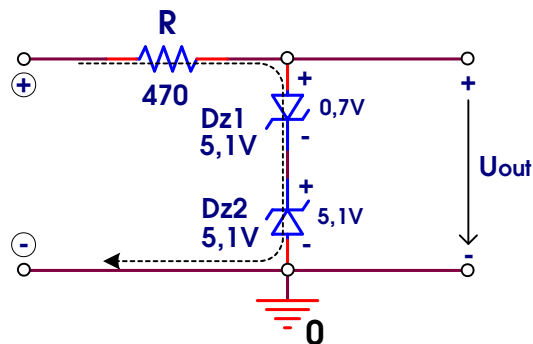
$$\Rightarrow R_{tmin} = \frac{V_z}{I_{out(max)}} = \frac{6,8}{0,066} = 103\Omega$$

Mạch ổn áp dùng Diode Zener có hạn chế là khả năng cung cấp dòng tải nhỏ, nếu muốn cung cấp dòng tải lớn thì đòi hỏi Diode Zener cũng phải có công suất lớn, vấn đề này thường gặp khó khăn. Vì vậy mạch ổn áp dùng diode Zener chỉ được dùng trong một số trường hợp dòng tải nhỏ hoặc không cần dòng tải, trong các chương sau trong giáo trình này ta sẽ khảo sát kỹ hơn về vấn đề này.

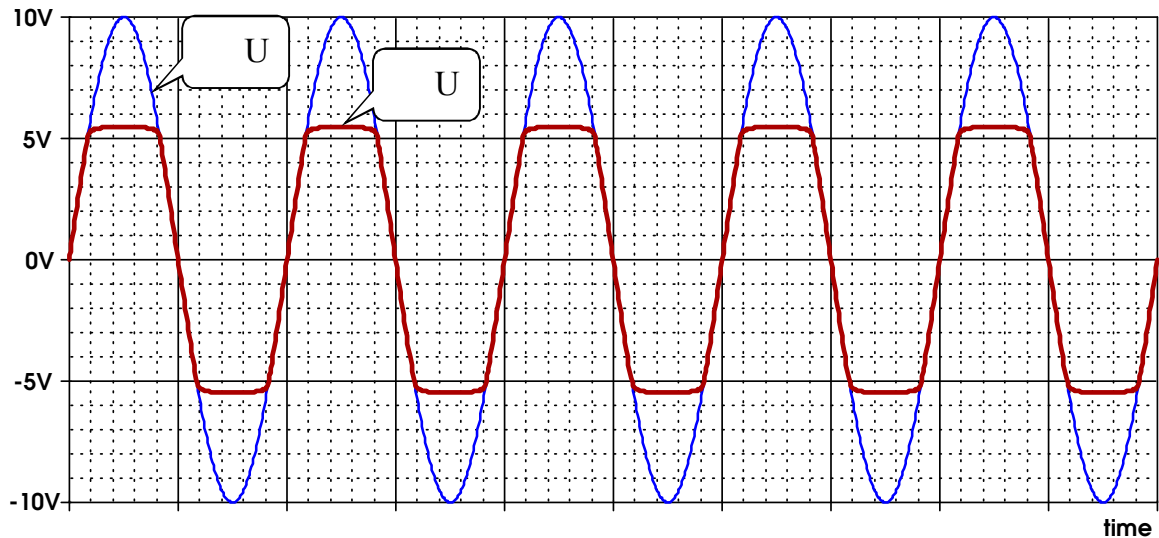
1.3.3.2. Mạch xén đỉnh dùng Diode Zener



Hình 1-13 Nguyên lý mạch xén dùng Zener



Hình 1-14 Dòng điện trong mạch xén bán kỳ (+) và (-)



Hình 1-15 *Giản đồ thời gian mô tả quan hệ giữa U_{in} và U_{out}*

Nguyên lý làm việc:

Trong bán kỳ (+), khi điện áp U_{in} đủ lớn ta có Diode D_{z1} dẫn điện thuận, điện áp trên Diode này là 0,7V; Diode D_{z2} dẫn điện ngược, điện áp trên Diode này bằng $V_{z2} = 5,1V$; Điện áp ra lúc này là $U_{out} = 0,7 + V_{z2} = 0,7 + 5,1 = 5,8V$.

Trong bán kỳ (-), khi biên điện áp U_{in} đủ lớn thì Diode D_{z2} dẫn thuận và điện áp trên nó là 0,7V; trong khi đó Diode D_{z1} dẫn điện ngược và áp trên D_{z1} bằng $V_{z1} = 5,1V$. Điện áp ra lúc này là: $U_{out} = -V_{z1} + (-0,7) = -5,1 - 0,7 = -5,8V$.

Trong các khoảng thời gian điện áp U_{in} có giá trị nhỏ thì các Diode không dẫn và không có dòng qua R nên cũng không có sụt áp trên R vì vậy lúc đó $U_{out} = U_{in}$.

Tóm lại nếu biên độ của tín hiệu vào lớn hơn mức cho phép thì các Diode Zener dẫn điện và điện áp ra U_{out} lúc đó có giá trị xấp xỉ bằng $\pm (V_z + 0,7V)$ làm cho tín hiệu bị cắt bớt ở phần đỉnh (+) và đỉnh (-). Việc làm này nhằm mục đích giới hạn biên độ của tín hiệu cần xử lý ở một mức nhất định.

1.4. **LED (Light Emitting Diode)**

LED (Light Emitting Diode – Diode phát quang) có cấu tạo là một mối nối P-N hoạt động theo nguyên tắc khi dòng điện thuận đi qua mối nối này sẽ xảy ra quá trình tái hợp giữa electron tự do và các lỗ trống kèm theo quá trình giải phóng năng lượng dưới dạng ánh sáng. Tùy theo mức năng lượng được giải phóng mà ánh sáng

phát ra có bước sóng khác nhau. Ánh sáng LED phát ra có bước sóng có thể nằm trong vùng hồng ngoại (LED hồng ngoại) hoặc trong vùng nhìn thấy được (phổ biến là đỏ, cam, vàng, xanh lá cây, xanh da trời). LED phát sáng được dùng làm linh kiện quang báo, chiếu sáng v.v. LED hồng ngoại dùng để truyền tín hiệu qua các bộ ghép quang (Opto-coupler), đọc tín hiệu, truyền tín hiệu qua cáp quang dẫn v.v.

1.4.1. Hình dạng và ký hiệu



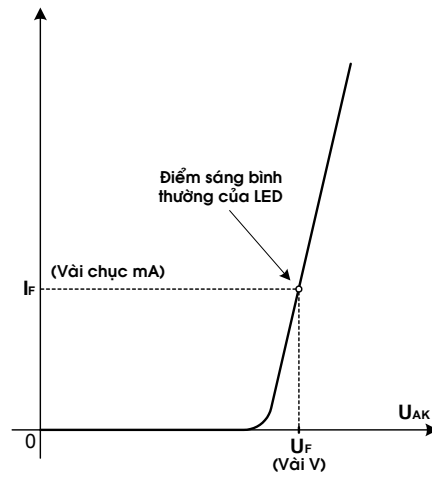
Hình 1-16 Hình dạng và ký hiệu LED

1.4.2. Tính chất của LED

Giống như Diode, LED chỉ dẫn điện theo một chiều từ A $\rightarrow$ K (chiều thuận) và khi xuất hiện dòng điện thuận (I_F) thì LED phát sáng. Khi dòng điện thuận qua LED khoảng 20mA thì LED đạt độ sáng bình thường, lúc này điện áp thuận U_F khoảng vài V tùy theo màu sắc ánh sáng như bảng 1.1

Bảng 1.1

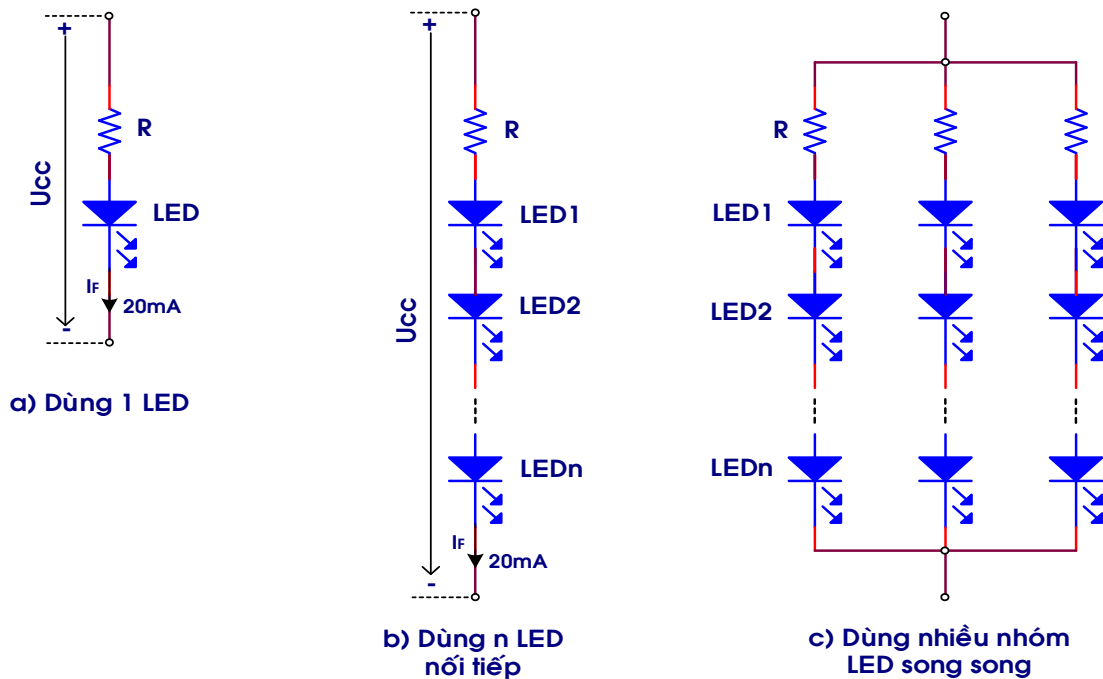
Loại LED	Bước sóng ánh sáng	Điện áp U_F khi dòng qua LED khoảng 20mA
Đỏ	650nm	1,6 $\rightarrow$ 1,8V
Cam	635nm	2V
Vàng	585nm	2,2V
Xanh lá cây	565nm	2,4V
Xanh da trời	470nm	3V



Hình 1-17 Đặc tuyến của LED

Điều quan trọng khi dùng LED là phải có một điện trở mắc nối tiếp với LED.

1.4.3. Cách dùng LED trong thực tế



Hình 1-18 Cách dùng LED trong thực tế.

1.4.3.1. Tính toán điện áp cung cấp cần thiết

Giá trị tối thiểu của điện áp cung cấp cho nhóm LED nối tiếp đủ sáng là:

$$U_{cc} = U_{F1} + U_{F2} + \dots + U_{Fn}$$

Với U_{F1}, U_{F2}, U_{Fn} là điện áp thuận của các LED 1, 2, ...

Thông thường U_{cc} cao hơn giá trị tối thiểu này và phải dùng điện trở hạn dòng cho LED.

1.4.3.2. Tính toán điện trở hạn dòng

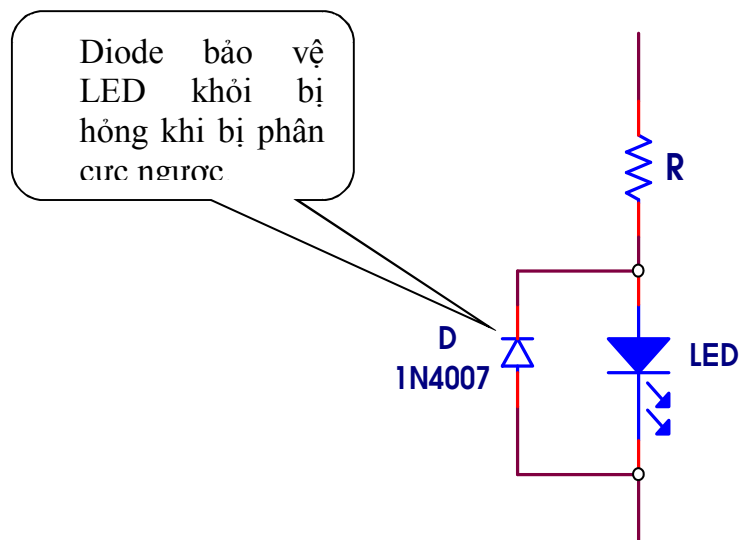
Trường hợp a)

$$R = \frac{U_{cc} - U_F}{I_F} = \frac{U_{cc} - U_F}{20mA}$$

Trường hợp hình b) và c)

$$R = \frac{U_{cc} - (U_{F1} + U_{F2} + \dots + U_{Fn})}{I_F} = \frac{U_{cc} - (U_{F1} + U_{F2} + \dots + U_{Fn})}{20mA}$$

Một tính chất đáng chú ý là LED chịu được điện áp ngược thấp nên rất dễ hư hỏng nếu bị phân cực ngược. Để bảo vệ LED khỏi bị hỏng do điện áp ngược, người ta mắc 1 Diode (loại thông thường, ví dụ 1N4007) song song và ngược chiều với LED. Trường hợp này nếu LED bị phân cực ngược thì Diode sẽ phân cực thuận và điện áp ngược giữa hai cực của LED lúc đó khoảng 0,7V nên LED an toàn. Việc mắc Diode bảo vệ LED có thể không cần thiết khi LED làm việc với điện một chiều nhưng bắt buộc khi LED làm việc với điện xoay chiều.

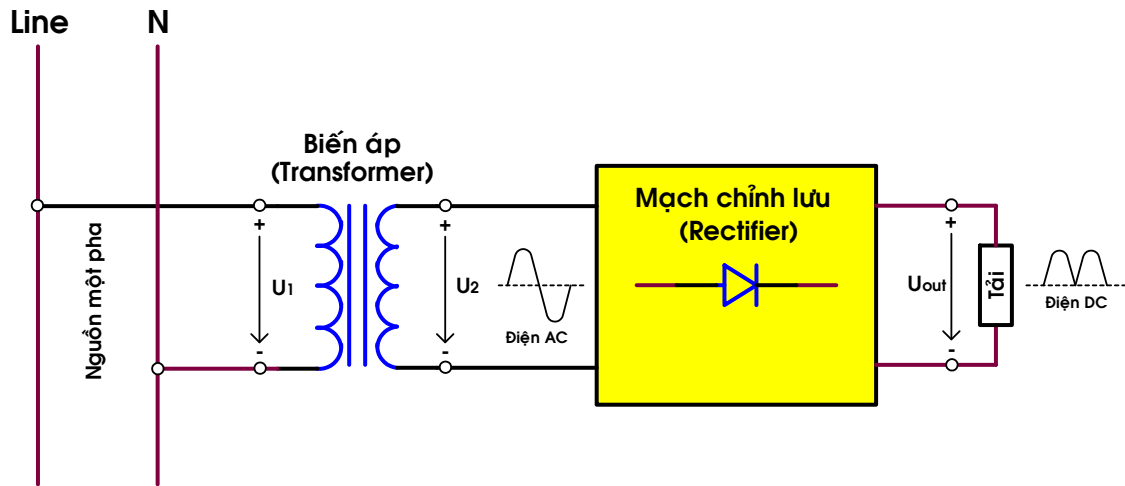


Hình 1-19 Bảo vệ LED bằng Diode

1.5. ỨNG DỤNG CỦA DIODE

1.5.1. Nhiệm vụ của mạch chỉnh lưu và các thông số cơ bản

Nhiệm vụ của mạch chỉnh lưu là chuyển đổi điện áp xoay chiều (AC) thành điện áp một chiều (DC) để cung cấp cho các phụ tải tiêu thụ điện một chiều như thiết bị điện tử, các loại RELAY DC, động cơ DC v.v. Cấu trúc hệ thống chỉnh lưu một pha thực tế như sau:



Hình 1-20 Sơ đồ khối của hệ thống chỉnh lưu một pha

Các thông số cơ bản trong hệ thống chỉnh lưu một pha gồm:

1. Điện áp trung bình (average voltage) trên tải: U_{DC}
2. Dòng điện trung bình (average current) qua tải: I_{DC}
3. Công suất của thành phần một chiều tiêu thụ trên tải:

$$P_{DC} = U_{DC} \cdot I_{DC}$$
4. Điện áp hiệu dụng (Root Mean Square Value) trên tải: U_{rms}
5. Dòng điện hiệu dụng qua tải: I_{rms}
6. Công suất hiệu dụng tiêu thụ trên tải:

$$P_T = U_{rms} \cdot I_{rms}$$
7. Hiệu suất của mạch chỉnh lưu: (Ratio of Rectification).

$$\eta = \frac{P_{DC}}{P_T}$$

8. Trị hiệu dụng của thành phần điện áp nhấp nhô (gợn sóng) trên tải:

$$U_{r,rms} = \sqrt{U_{rms}^2 - U_{DC}^2}$$

9. Hệ số nhấp nhô: (Ripple Factor).

$$k_r = \frac{U_{r,rms}}{U_{DC}}$$

10. Điện áp hiệu dụng thứ cấp biến áp cấp vào mạch chỉnh lưu: U_2

11. Dòng điện hiệu dụng thứ cấp máy biến áp (dòng hiệu dụng qua cuộn dây thứ cấp): I_2

12. Công suất ở thứ cấp máy biến áp cấp vào mạch chỉnh lưu: P_2

13. Hệ số sử dụng biến áp: (*Transformer Utilization Factor*).

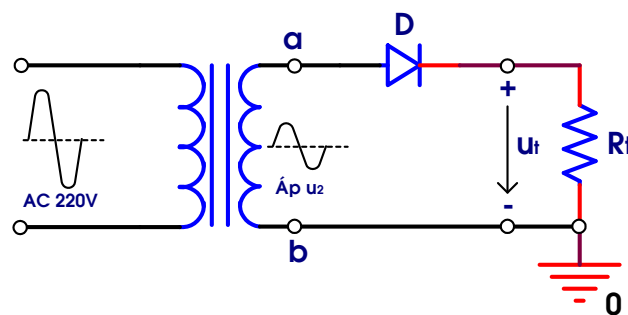
$$T.U.F = \frac{P_{DC}}{P_2}$$

14. Dòng điện trung bình qua Diode: $I_{D(AV)}$

15. Điện áp ngược tối đa đặt lên Diode khi mạch hoạt động: (*Peak Inverse Voltage*). Ký hiệu: PIV.

1.5.2. Chỉnh lưu bán kỳ

1.5.2.1. Sơ đồ mạch

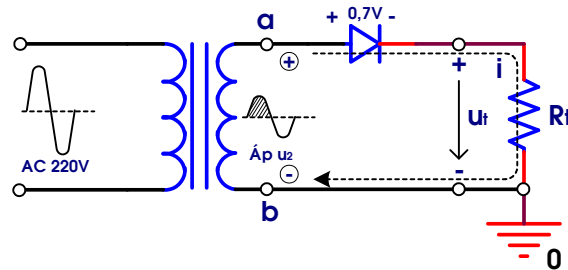


Hình 1-21 Sơ đồ nguyên lý mạch chỉnh lưu bán kỳ

1.5.2.2. Nguyên lý hoạt động

Gọi u_2 là điện áp tức thời ở thứ cấp biến áp; u_2 có dạng hình sin, tần số f . u_t là điện áp tức thời trên tải R_t .

Trong bán kỳ (+) của điện áp thứ cấp biến áp (điện áp u_2), điện thế tại điểm a dương hơn điện thế tại b và Diode D phân cực thuận. Khi chênh lệch điện thế giữa a và b (tức là u_{ab} hay u_2) lớn hơn 0,7V thì Diode dẫn điện và khi đó ta có sụt áp trên Diode bằng 0,7V; điện áp trên tải lúc đó là: $u_t = u_2 - 0,7V$ (u_t thấp hơn u_2 khoảng 0,7V).

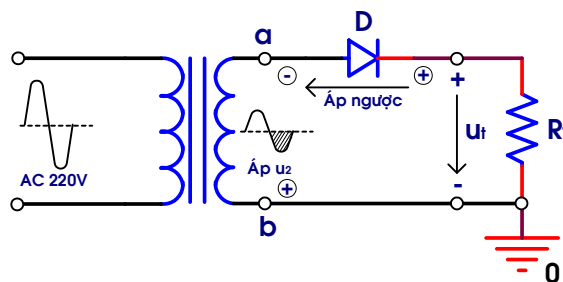


Hình 1-22 Nguyên lý hoạt động chỉnh lưu bán kỳ (+)

Trong bán kỳ (-) của điện áp u_2 , điện thế tại a âm hơn điện thế tại b, dòng điện không thể chảy từ b về a được vì ngược chiều Diode (Diode không dẫn điện theo chiều ngược) vì vậy không có dòng qua tải R_t và điện áp trên tải là $u_t = 0$. Trong giai đoạn này Diode ngưng dẫn và nó phải chịu một điện áp ngược có giá trị bằng u_{ba} vì điện áp trên tải bằng 0. Điện áp ngược tác động lên Diode đạt cực đại khi u_{ba} đạt cực đại (xem hình 1-24).

Trường hợp $u_2 > 0$, Diode được phân cực thuận và dẫn điện, điện áp trên tải xấp xỉ bằng điện áp thứ cấp biến áp (chính xác là $u_t = u_2 - 0,7V$).

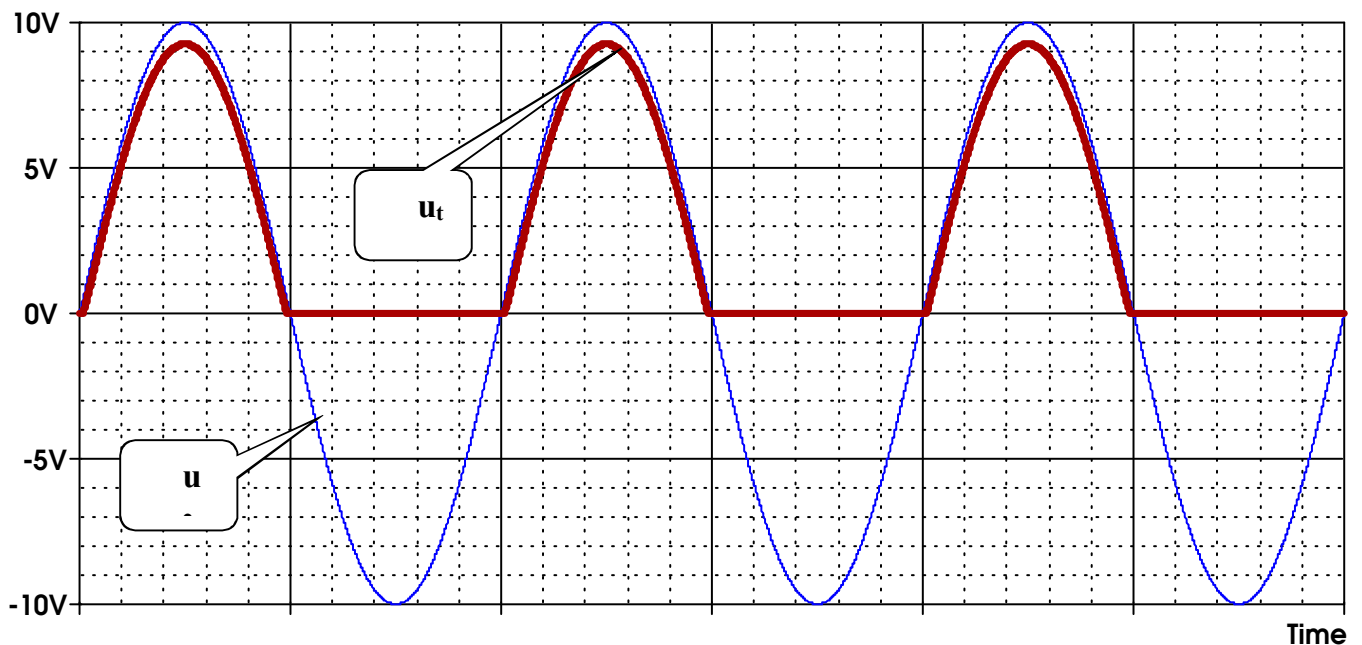
Trường hợp $u_2 < 0$, Diode ngưng dẫn và chịu điện áp ngược tác động. Dòng qua tải bằng 0 và điện áp trên tải bằng 0.



Hình 1-23 Nguyên lý hoạt động chỉnh lưu bán kỳ (-)

1.5.2.3. Tính toán các thông số mạch

Quan sát kết quả phân tích mạch bằng PISPIECE trên hình 1-21 ta thấy: Trong thời gian điện áp sin u_2 có bán kỳ (+) thì điện áp trên tải có dạng gần đúng là bán kỳ (+) của dạng sin nhưng có biên độ đỉnh thấp hơn biên độ đỉnh của u_2 khoảng 0,7V (đây chính là lượng sụt áp trên Diode, chú ý là lượng này có thể tăng đến 1V nếu dòng tải tăng đến hàng Ampe). Như vậy trong bán kỳ (+) của u_2 ta có thể viết phương trình gần đúng của điện áp trên tải là: $u_t = (U_{2m} - 0,7) \cdot \sin \omega t$ với U_{2m} là trị đỉnh của điện áp thứ cấp biến áp.

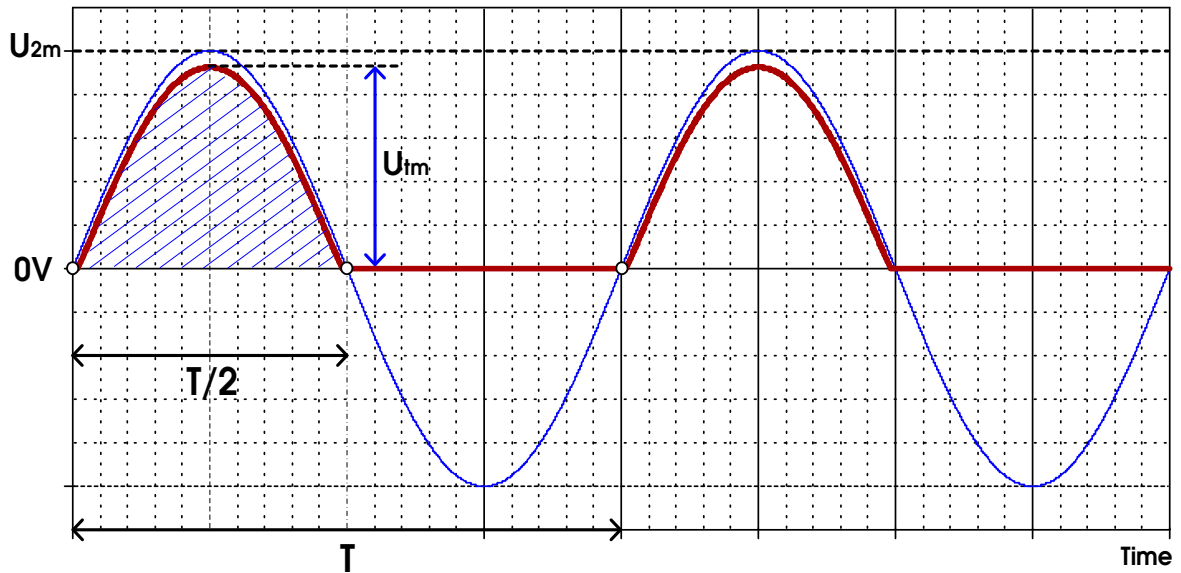


Hình 1-24 Quan hệ giữa điện áp thứ cấp biến áp và điện áp trên tải

Trong bán kỳ âm của u_2 , điện áp trên tải bằng 0.

Tóm lại ta có phương trình gần đúng của u_t là:

$$u_t = \begin{cases} (U_{2m} - 0,7) \cdot \sin \omega t, & \text{trong bán kỳ (+) của } u_2, U_{2m} \text{ là trị đỉnh của } u_2 \\ 0 & , \text{ trong bán kỳ (-) của } u_2. \end{cases}$$



Hình 1-25 Dạng sóng chỉnh lưu bán kì

① Trị trung bình của điện áp trên tải:

Chính là lấy phần diện tích tạo bởi đồ thị của u_t trong một chu kỳ đem chia cho chu kỳ T .

$$U_{DC} = \frac{1}{T} \int_0^T u_t \cdot dt = \frac{1}{2\pi} \left(\int_0^{\pi} U_{tm} \cdot \sin(\omega t) \cdot d(\omega t) + \int_{\pi}^{2\pi} 0 \cdot d(\omega t) \right) = \frac{U_{tm}}{\pi}$$

$$U_{DC} = \frac{U_{tm}}{\pi} \approx 0,318 U_{tm} \quad \text{với } U_{tm} = U_{2m} - 0,7V$$

U_{tm} : Trị cực đại hay trị đỉnh của điện áp trên tải.

U_{2m} là trị cực đại hay trị đỉnh của điện áp thứ cấp máy biến áp cấp cho mạch chỉnh lưu. $U_{2m} = U_2 \cdot \sqrt{2}$ với U_2 là trị hiệu dụng.

② Trị trung bình của dòng điện qua tải:

Dòng điện qua tải đồng dạng với điện áp trên tải do tải là thuần trở. Vì vậy trị trung bình của dòng điện qua tải trong trường hợp này là:

$$I_{DC} = \frac{I_{tm}}{\pi} \quad \text{trong đó } I_{tm} \text{ là trị cực đại của dòng điện qua tải, } I_{tm} = \frac{U_{tm}}{R_t}$$

$$\Rightarrow I_{DC} = \frac{U_{tm}}{\pi \cdot R_t}$$

③ Công suất DC trên tải (P_{DC} là công suất của thành phần một chiều):

$$P_{DC} = U_{DC} \cdot I_{DC} = \frac{U_{tm}}{\pi} \cdot \frac{U_{tm}}{\pi \cdot R_t} = \frac{U_{tm}^2}{\pi^2 \cdot R_t}$$

$$P_{DC} = \frac{U_{tm}^2}{\pi^2 \cdot R_t}$$

④ Trị hiệu dụng của điện áp trên tải:

$$\begin{aligned} U_{rms} &= \sqrt{\frac{1}{T} \int_0^T u_t^2 \cdot dt} = \sqrt{\frac{1}{2\pi} \left(\int_0^\pi U_{tm}^2 \cdot \sin^2(\omega t) \cdot d(\omega t) + \int_\pi^{2\pi} 0 \cdot d(\omega t) \right)} = \\ &= \sqrt{\frac{U_{tm}^2}{4\pi} \int_0^\pi (1 - \cos 2\omega t) \cdot d(\omega t)} = \frac{U_{tm}}{2} \end{aligned}$$

⑤ Trị hiệu dụng của dòng điện qua tải:

Vì dạng dòng điện giống dạng điện áp nên cách tính giống nhau

$$\text{Dòng hiệu dụng: } I_{rms} = \frac{I_{tm}}{2}, \text{ trong đó: } I_{tm} = \frac{U_{tm}}{R_t}$$

$$\Rightarrow I_{rms} = \frac{U_{tm}}{2 \cdot R_t}$$

⑥ Công suất hiệu dụng trên tải:

$$P_T = U_{rms} \cdot I_{rms} = \frac{U_{tm}}{2} \cdot \frac{U_{tm}}{2 \cdot R_t} = \frac{U_{tm}^2}{4 \cdot R_t}$$

$$P_T = \frac{U_{tm}^2}{4 \cdot R_t}$$

⑦ Hiệu suất của mạch chỉnh lưu:

$$\eta = \frac{P_{DC}}{P_T} = \frac{\frac{U_{tm}^2}{\pi^2 \cdot R_t}}{\frac{U_{tm}^2}{4 \cdot R_t}} = \frac{4}{\pi^2} \approx 0,4053 = 40,53\%$$

$\eta = 40,53\%$ chứng tỏ công suất của thành phần DC chỉ chiếm 40,53%.

⑧ Trị hiệu dụng của thành phần xoay chiều trên tải:

$$U_{r,rms} = \sqrt{U_{rms}^2 - U_{DC}^2} = \sqrt{\left(\frac{U_{tm}}{2}\right)^2 - \left(\frac{U_{tm}}{\pi}\right)^2} = U_{tm} \sqrt{\frac{\pi^2 - 4}{4 \cdot \pi^2}} \approx 0,385U_{tm} = 38,5\%U_{tm}$$

$$U_{r,rms} = 38,5\%U_{tm}$$

⑨ Hệ số gợn sóng trên tải:

$$k_r = \frac{U_{r,rms}}{U_{DC}} = \frac{0,385U_{tm}}{0,318U_{tm}} \approx 1,21 = 121\%$$

$k_r = 121\%$ chứng tỏ thành phần xoay chiều trên tải có giá trị cao hơn thành phần một chiều, điện áp gợn sóng nhiều. Lưu ý là trong trường hợp DC lý tưởng thì thành phần AC bằng 0 và hệ số $k_r = 0$. Trường hợp này hệ số gợn sóng trên tải quá lớn chứng tỏ điện áp DC trên tải có chất lượng kém.

1.5.2.4. Nhóm các thông số liên quan đến Diode và máy biến áp (*)

① Dòng trung bình qua Diode:

Trong trường hợp chỉnh lưu bán kỳ, dòng điện qua Diode chính là dòng điện qua tải nên dòng trung bình qua Diode bằng dòng trung bình qua tải.

$$I_{D_{av}} = I_{DC} = \frac{U_{tm}}{\pi \cdot R_t}$$

② Điện áp ngược cực đại tác động lên Diode trong quá trình vận hành:

Như đã phân tích trong phần nguyên lý hoạt động của mạch, điện áp ngược cực đại tác động lên Diode trong trường hợp này là: (Peak Inside out(In Reverse order) Voltage)

$$PIV = U_{2m}$$

③ Dòng hiệu dụng thứ cấp máy biến áp:

Dòng chảy trong cuộn dây thứ cấp máy biến áp bằng dòng qua tải nên trị hiệu dụng của nó bằng trị hiệu dụng của dòng tải:

$$I_2 = I_{rms} = \frac{U_{tm}}{2.R_t}$$

④ Điện áp hiệu dụng thứ cấp máy biến áp:

Do điện áp thứ cấp biến áp có dạng sin nên trị hiệu dụng của nó là:

$$U_2 = \frac{U_{2m}}{\sqrt{2}}$$

⑤ Công suất hiệu dụng ở thứ cấp máy biến áp cấp cho mạch chỉnh lưu:

$$P_2 = U_2 \cdot I_2 = \frac{U_{2m}}{\sqrt{2}} \cdot \frac{U_{tm}}{2.R_t} = \frac{U_{2m}}{\sqrt{2}} \cdot \frac{(U_{2m} - 0,7)}{2.R_t} \approx \frac{U_{2m}^2}{2\sqrt{2}.R_t}$$

$$P_2 \approx \frac{U_{2m}^2}{2\sqrt{2}.R_t}$$

⑥ Hệ số sử dụng máy biến áp:

$$T.U.F = \frac{P_{DC}}{P_2} = \frac{\frac{U_{tm}^2}{\pi^2.R_t}}{\frac{U_{2m}^2}{2\sqrt{2}.R_t}} \approx \frac{2\sqrt{2}}{\pi^2} \approx 0,2866 = 28,66\%$$

$$T.U.F \approx 28,66\%$$

Hệ số sử dụng biến áp bằng 28,66% có nghĩa là mạch chỉnh lưu bán kỳ chỉ chuyển đổi được 28,66% công suất mà nó nhận được từ thứ cấp máy biến áp thành công suất DC trên tải. Nếu máy biến áp cấp cho mạch chỉnh lưu 100W thì chỉ cuối cùng trên tải chỉ nhận được 28,66W là công suất DC, điều đó chứng tỏ chỉnh lưu bán kỳ có chất lượng rất kém.

1.5.2.5. Ví dụ về tính toán các thông số trong mạch chỉnh lưu bán kỳ

Cho mạch chỉnh lưu bán kỳ với các thông số ban đầu là: $U_2 = 12V$; $R_t = 50\Omega$. Hãy xác định điện áp trung bình trên tải, dòng trung bình qua tải, công suất DC nhận được trên tải, công suất hiệu dụng ở thứ cấp biến áp cấp vào mạch chỉnh lưu và hệ số sử dụng biến áp.

Giải:

Trước nhất ta có điện áp hiệu dụng ở thứ cấp biến áp là $U_2 = 12V$

$$\Rightarrow \text{Trị đỉnh: } U_{2m} = U_2 \sqrt{2} = 12\sqrt{2} \approx 16,97V$$

$$\Rightarrow \text{Trị đỉnh của điện áp trên tải là: } U_{tm} = U_{2m} - 0,7 = 16,27V$$

↪ Điện áp trung bình trên tải là:

$$U_{DC} = \frac{U_{tm}}{\pi} = \frac{16,27}{3,14} \approx 5,18V$$

↪ Dòng điện trung bình qua tải là:

$$I_{DC} = \frac{U_{DC}}{R_t} = \frac{5,18}{50} = 0,1036A = 103,6mA$$

↪ Dòng điện hiệu dụng qua cuộn thứ cấp bằng dòng hiệu dụng qua tải:

$$I_2 = I_{rms} = \frac{U_{tm}}{2.R_t} = \frac{16,27}{2.50} \approx 0,1627A = 162,7mA$$

↪ Công suất DC nhận được trên tải là:

$$P_{DC} = U_{DC}.I_{DC} = 5,28.0,1036 = 0,547W$$

↪ Công suất hiệu dụng ở thứ cấp biến áp cấp cho mạch chỉnh lưu:

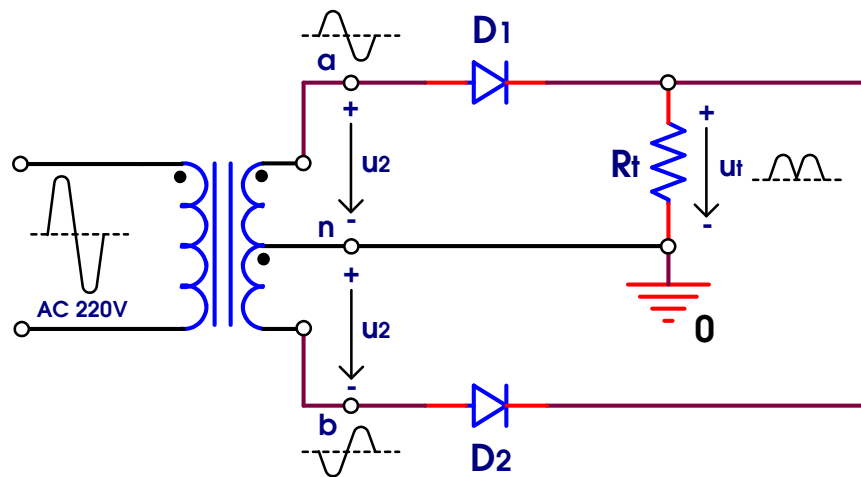
$$P_2 = U_2.I_2 = 12.0,1627 = 1,952W$$

↪ Hệ số sử dụng biến áp là:

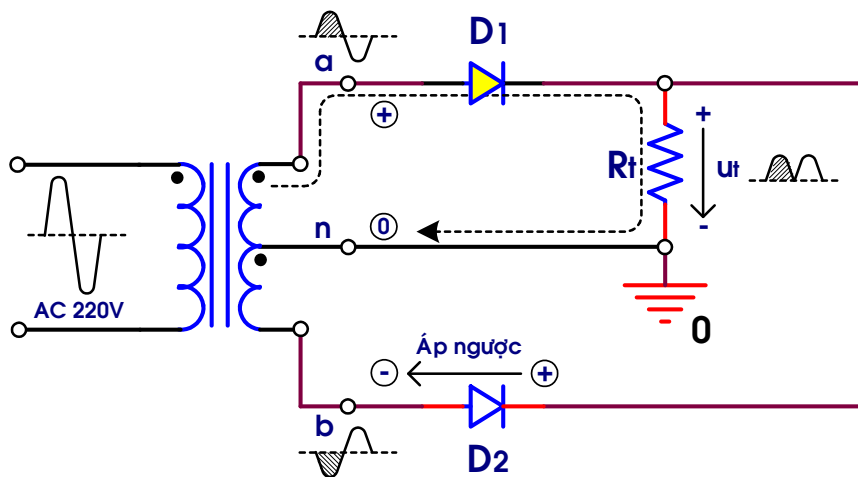
$$T.U.F = \frac{P_{DC}}{P_2} = \frac{0,547}{1,952} = 0,28 = 28\%$$

1.5.3. Chỉnh lưu toàn kỳ dùng 2 Diode với biến áp có điểm giữa

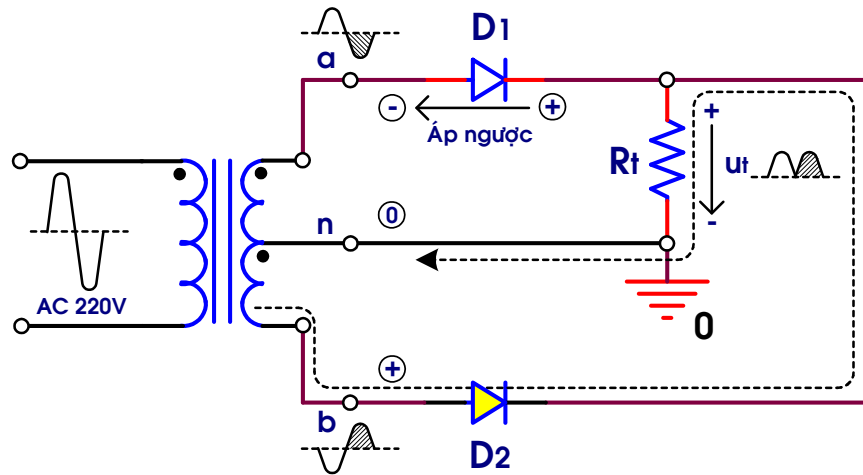
1.5.3.1. Sơ đồ mạch



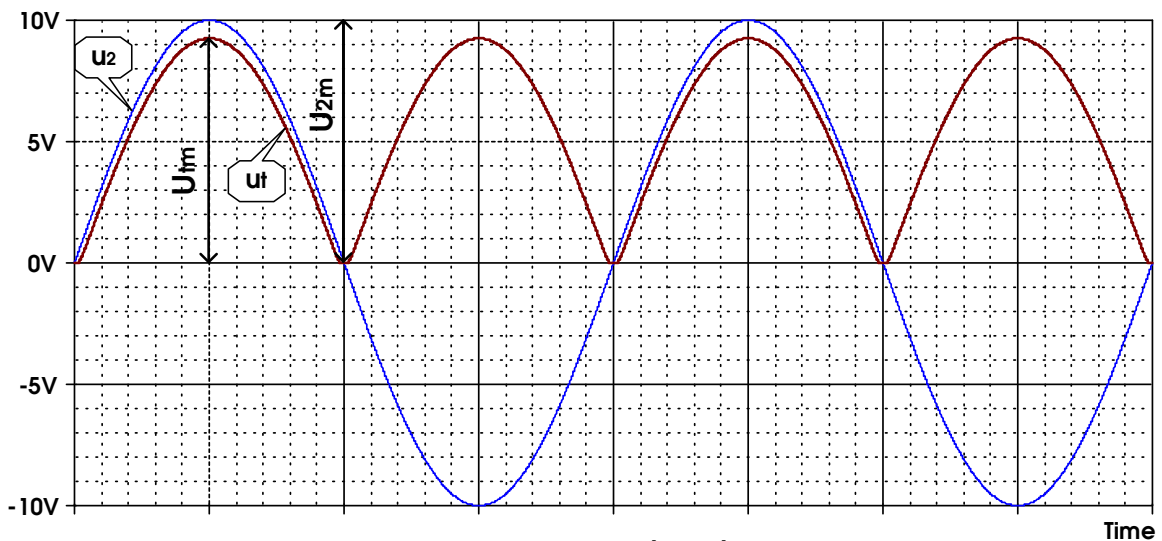
Hình 1-26 Sơ đồ nguyên lý mạch chỉnh lưu toàn kỳ dùng 2 Diode



Hình 1-27 Hoạt động của mạch trong bán kỳ (+) của u_2



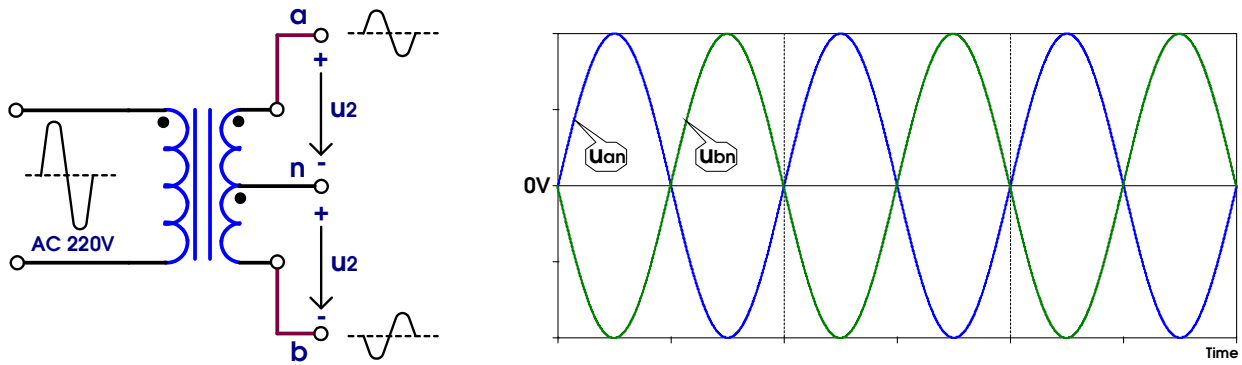
Hình 1-28 Hoạt động của mạch trong bán kỳ (-) của u_2



Hình 1-29 Quan hệ giữa điện áp u_2 ở thứ cấp biến áp và điện áp u_t trên tải.

1.5.3.2. Nguyên lý hoạt động của mạch

Trước khi phân tích hoạt động của mạch, ta xét hoạt động của biến áp thứ cấp có điểm giữa; đó là biến áp mà bộ dây quấn thứ cấp có thể chia thành hai cuộn có số vòng dây bằng nhau dẫn đến điện áp trên hai đầu mỗi cuộn là như nhau. Điểm giữa là điểm nối chung giữa cuối cuộn thứ nhất với đầu cuộn thứ hai hoặc ngược lại. Nếu ta nối mass điểm giữa tức là coi điểm giữa như một điểm chuẩn có điện thế bằng 0 thì điện thế trên hai đầu còn lại của hai cuộn dây sẽ ngược pha nhau (xem đồ thị hình 1-26). Với mạch chỉnh lưu toàn kỳ dùng 2 Diode thì nhất thiết cần có một biến áp thứ cấp có điểm giữa và điểm giữa được nối mass, khi đó điện áp u_2 mà ta sẽ dùng để tính toán trong các phép tính sau đây được hiểu là điện áp trên một cuộn dây.



Hình 1-30 Biến áp có điểm giữa và điện áp tại các đầu a, b so với điểm giữa n.

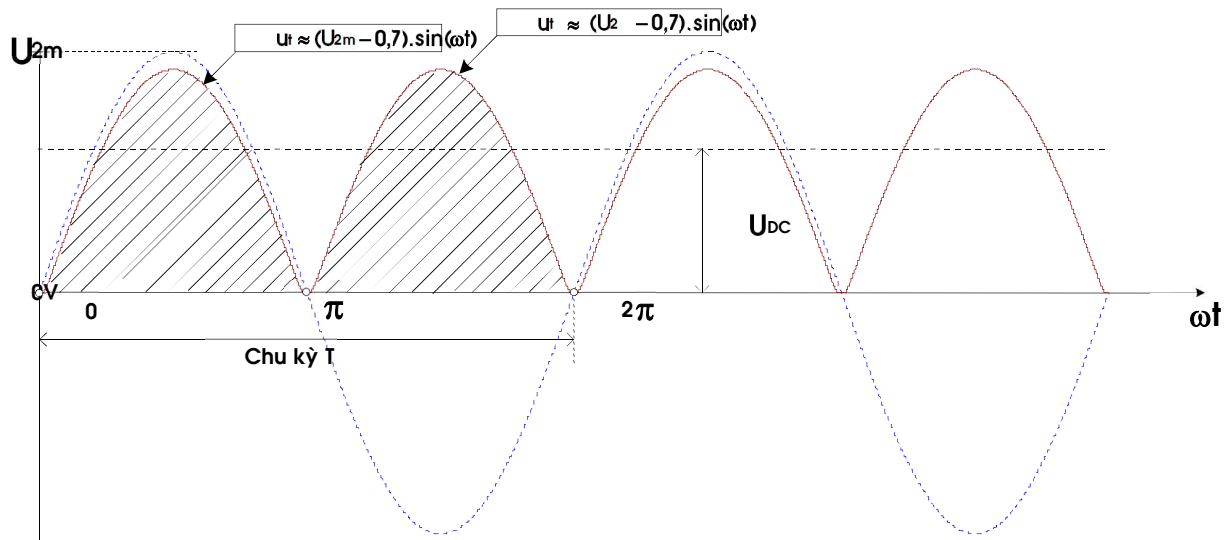
Xét mạch chỉnh lưu toàn kỳ có sơ đồ nguyên lý trên hình 1-26. Khi điện áp u_2 có bán kỳ (+), điện thế tại điểm a có giá trị (+) và điện thế tại b có giá trị (-) so với điểm chuẩn n. Theo nguyên lý dòng điện sẽ chảy từ nơi có điện thế cao (điểm a) qua Diode D_1 , qua tải R_t đến nơi có điện thế thấp hơn (điểm n). Nhánh mạch còn lại không dẫn điện vì Diode D_2 bị phân cực ngược. Như vậy trong suốt bán kỳ (+) của u_2 , chỉ có D_1 dẫn điện và D_2 ngưng dẫn, trong giai đoạn này trong cuộn an có dòng điện (xem chiều dòng điện ở hình 1-27). Điện áp trên tải trong giai đoạn này có dạng gần giống u_{an} (tức u_2) nhưng biên độ đỉnh thấp hơn U_{2m} khoảng 0,7V do sụt áp trên Diode D_1 . Phương trình gần đúng của u_t là: $u_t = (U_{2m} - 0,7) \cdot \sin(\omega t)$ với $0 < \omega t < \pi$.

Khi điện áp u_2 có bán kỳ (-), điện thế tại điểm a có giá trị (-) và điện thế tại b có giá trị (+) so với điểm chuẩn n. Trong giai đoạn này dòng điện sẽ chảy từ điểm b qua Diode D_2 , qua tải R_t đến điểm n. Nhánh mạch còn lại không dẫn điện vì Diode D_1 bị phân cực ngược. Như vậy trong suốt bán kỳ (-) của u_2 , Diode D_2 dẫn điện và D_1 ngưng dẫn, trong giai đoạn này trong cuộn bn có dòng điện (xem chiều dòng điện ở hình 1-28). Điện áp trên tải trong giai đoạn này có dạng gần giống u_{bn} (tức $-u_2$) nhưng biên độ đỉnh thấp hơn U_{2m} khoảng 0,7V do sụt áp trên Diode D_2 . Phương trình gần đúng của u_t là: $u_t = -(U_{2m} - 0,7) \cdot \sin(\omega t)$ với $\pi < \omega t < 2\pi$.

Tóm lại ta có phương trình gần đúng của điện áp trên tải R_t là:

$$u_t = \begin{cases} (U_{2m} - 0,7) \cdot \sin(\omega t) & \text{với } 0 < \omega t < \pi \\ -(U_{2m} - 0,7) \cdot \sin(\omega t) & \text{với } \pi < \omega t < 2\pi \end{cases}$$

Đồ thị điện áp trên tải và quan hệ của nó so với điện áp thứ cấp biến áp (xem [hình 1-31](#)). Điện áp trên tải chỉ có giá trị (+) tức là dòng điện qua tải R_t là một chiều.



Hình 1-31 Dạng sóng điện áp trên tải

1.5.3.3. Tính toán các thông số cơ bản

① Trị trung bình của điện áp trên tải:

$$U_{DC} = \frac{1}{T} \int_0^T u_t \cdot dt = \frac{1}{2\pi} \left(\int_0^\pi U_{tm} \cdot \sin(\omega t) \cdot d(\omega t) + \int_\pi^{2\pi} U_{tm} \cdot \sin(\omega t) \cdot d(\omega t) \right) = \frac{2U_{tm}}{\pi}$$

$$\boxed{U_{DC} = \frac{2U_{tm}}{\pi} \approx 0,636U_{tm}} \quad \text{với } U_{tm} = U_{2m} - 0,7V$$

- U_{tm} : Trị cực đại hay trị đỉnh của điện áp trên tải.
- U_{2m} là trị cực đại hay trị đỉnh của điện áp thứ cấp máy biến áp cấp cho mạch chỉnh lưu. $U_{2m} = U_2 \cdot \sqrt{2}$ với U_2 là trị hiệu dụng.

② Trị trung bình của dòng điện qua tải:

Dòng điện qua tải đồng dạng với điện áp trên tải do tải là thuần trở. Vì vậy trị trung bình của dòng điện qua tải trong trường hợp này là:

$$I_{DC} = \frac{2I_{tm}}{\pi} \quad \text{trong đó } I_{tm} \text{ là trị cực đại của dòng điện qua tải, } I_{tm} = \frac{U_{tm}}{R_t}$$

$$\Rightarrow I_{DC} = \frac{2U_{tm}}{\pi \cdot R_t}$$

③ Công suất DC trên tải (PDC là công suất của thành phần một chiều):

$$P_{DC} = U_{DC} \cdot I_{DC} = \frac{2U_{tm}}{\pi} \cdot \frac{2U_{tm}}{\pi \cdot R_t} = \frac{4U_{tm}^2}{\pi^2 \cdot R_t}$$

$$P_{DC} = \frac{4U_{tm}^2}{\pi^2 \cdot R_t}$$

④ Trị hiệu dụng của điện áp trên tải:

$$\begin{aligned} U_{rms} &= \sqrt{\frac{1}{T} \int_0^T u_t^2 \cdot dt} = \sqrt{\frac{1}{2\pi} \left(\int_0^\pi U_{tm}^2 \cdot \sin^2(\omega t) \cdot d(\omega t) + \int_\pi^{2\pi} (-U_{tm})^2 \cdot \sin^2(\omega t) \cdot d(\omega t) \right)} = \\ &= \sqrt{\frac{U_{tm}^2}{4\pi} \int_0^{2\pi} (1 - \cos 2\omega t) \cdot d(\omega t)} = \frac{U_{tm}}{\sqrt{2}} \end{aligned}$$

⑤ Trị hiệu dụng của dòng điện qua tải:

Vì dạng dòng điện giống dạng điện áp nên cách tính giống nhau

$$\text{Dòng hiệu dụng: } I_{rms} = \frac{I_{tm}}{\sqrt{2}}, \text{ trong đó: } I_{tm} = \frac{U_{tm}}{R_t}$$

$$\Rightarrow I_{rms} = \frac{U_{tm}}{\sqrt{2} \cdot R_t}$$

⑥ Công suất hiệu dụng trên tải:

$$P_T = U_{rms} \cdot I_{rms} = \frac{U_{tm}}{\sqrt{2}} \cdot \frac{U_{tm}}{\sqrt{2} \cdot R_t} = \frac{U_{tm}^2}{2 \cdot R_t}$$

$$P_T = \frac{U_{tm}^2}{2 \cdot R_t}$$

⑦ Hiệu suất của mạch chỉnh lưu:

$$\eta = \frac{P_{DC}}{P_T} = \frac{\frac{4U_{tm}^2}{\pi^2 \cdot R_t}}{\frac{U_{tm}^2}{2 \cdot R_t}} = \frac{8}{\pi^2} \approx 0,81 = 81\%$$

$\eta = 81\%$ chứng tỏ công suất của thành phần DC chiếm 81%, gấp đôi trường hợp chỉnh lưu một bán kỳ.

⑧ Trị hiệu dụng của thành phần xoay chiều trên tải:

$$U_{r,rms} = \sqrt{U_{rms}^2 - U_{DC}^2} = \sqrt{\left(\frac{U_{tm}}{\sqrt{2}}\right)^2 - \left(\frac{2U_{tm}}{\pi}\right)^2} = U_{tm} \sqrt{\frac{\pi^2 - 8}{2 \cdot \pi^2}} \approx 0,308U_{tm} = 30,8\%U_{tm}$$

$U_{r,rms} = 30,8\%U_{tm}$ nhỏ hơn trường hợp chỉnh lưu một bán kỳ ($38,5\%U_{tm}$).

⑨ Hệ số gợn sóng trên tải:

$$k_r = \frac{U_{r,rms}}{U_{DC}} = \frac{0,308U_{tm}}{0,636U_{tm}} \approx 0,484 = 48,4\%$$

$k_r = 48,4\%$ nhỏ hơn nhiều so với trường hợp chỉnh lưu bán kỳ (121%). Tuy nhiên hệ số gợn sóng này vẫn còn khá lớn chứng tỏ điện áp trên tải có độ nhấp nhô khá cao.

1.5.3.4. Nhóm các thông số liên quan đến Diode và máy biến áp (*)

① Dòng trung bình qua Diode:

Vì hai Diode thay phiên nhau làm việc nên dòng điện trung bình qua mỗi Diode bằng phân nửa dòng trung bình qua tải.

$$I_{Dav} = \frac{1}{2} I_{DC} = \frac{U_{tm}}{\pi \cdot R_t}$$

② Điện áp ngược cực đại tác động lên Diode trong quá trình vận hành:

Xem lại hoạt động của mạch trong bán kỳ (+) của u_2 như mô tả ở hình 1-27; khi đó D_1 dẫn điện và D_2 ngưng dẫn, bản thân D_2 chịu một điện áp ngược tác động có giá trị xấp xỉ bằng hiệu điện thế u_{ab} . Hiệu điện thế này đạt cực đại khi điện thế tại a đạt cực đại ($U_{amax} = U_{2m}$) và điện thế tại b đạt cực tiểu ($U_{bmin} = -U_{2m}$). Điện áp ngược cực đại trên Diode D_2 là: $PIV \approx 2U_{2m}$. Tương tự như vậy trong bán kỳ (-) của u_2 , Diode D_1 ngưng dẫn và D_2 dẫn. Lúc này D_1 bị phân cực ngược và điện áp ngược cực đại trên D_1 cũng xấp xỉ bằng $2U_{2m}$ (xem đồ thị điện áp U_{AK} trên Diode D_1 ở hình 1-28). Tóm lại với mạch chỉnh

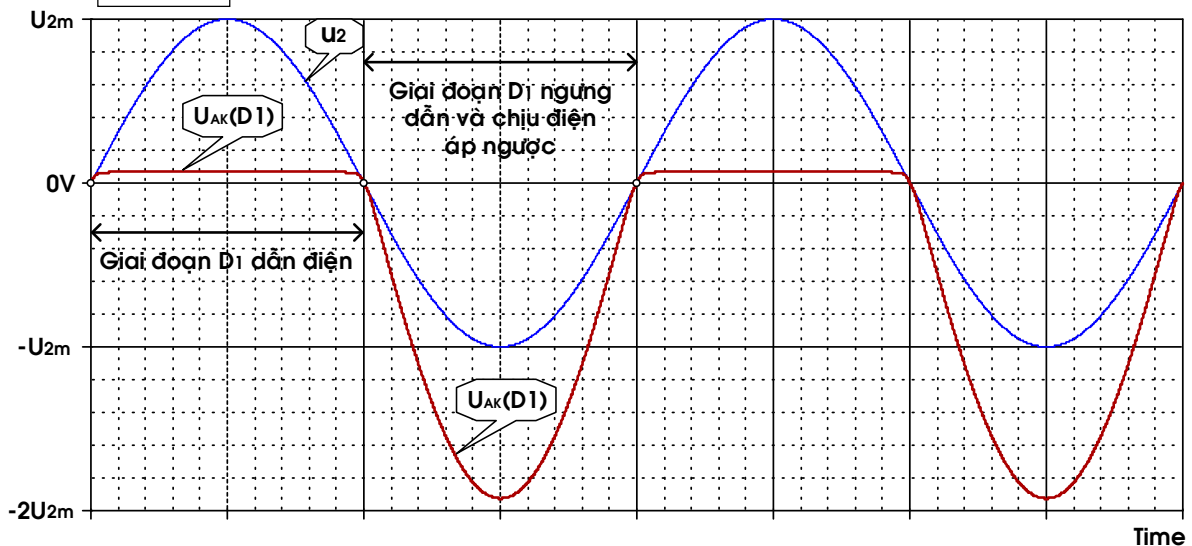
lưu toàn kỳ dùng 2 Diode ta có điện áp ngược cực đại tác động lên Diode trong quá trình vận hành là:

$$PIV \approx 2U_{2m}$$

③ Dòng hiệu dụng thứ cấp máy biến áp:

Dòng chảy trong mỗi cuộn dây thứ cấp máy biến áp có dạng giống như dòng điện qua thứ cấp biến áp trong mạch chỉnh lưu bán kỳ, vì vậy công thức tính như nhau:

$$I_2 = \frac{U_{tm}}{2.R_l}$$



Hình 1-32 Điện áp U_{AK} trên Diode D_1 trong quá trình vận hành

④ Điện áp hiệu dụng thứ cấp máy biến áp:

Do điện áp thứ cấp biến áp có dạng sin nên trị hiệu dụng của nó là:

$$U_2 = \frac{U_{2m}}{\sqrt{2}}$$

⑤ Công suất hiệu dụng ở thứ cấp máy biến áp cấp cho mạch chỉnh lưu:

Cần lưu ý đặc biệt là trong trường hợp chỉnh lưu toàn kỳ dùng 2 Diode thì thứ cấp biến áp có 2 cuộn dây thay phiên nhau làm việc trong mỗi bán kỳ của điện áp sin nên công suất hiệu dụng ở thứ cấp của biến áp là:

$$P_2 = P_{2(\text{cuộn an})} + P_{2(\text{cuộn bn})} = 2U_2 \cdot I_2 = 2 \cdot \frac{U_{2m}}{\sqrt{2}} \cdot \frac{U_{tm}}{2R_t} = 2 \cdot \frac{U_{2m}}{\sqrt{2}} \cdot \frac{(U_{2m} - 0,7)}{2R_t} \approx \frac{U_{2m}^2}{\sqrt{2}R_t}$$

$$P_2 \approx \frac{U_{2m}^2}{\sqrt{2}R_t}$$

⑥ Hệ số sử dụng máy biến áp:

$$T.U.F = \frac{P_{DC}}{P_2} = \frac{\frac{4U_{tm}^2}{\pi^2 R_t}}{\frac{U_{2m}^2}{\sqrt{2}R_t}} \approx \frac{4\sqrt{2}}{\pi^2} \approx 0,573 = 57,3\%$$

T.U.F ≈ 57,3% gấp đôi trường hợp chỉnh lưu bán kỳ.

Hệ số sử dụng biến áp bằng 57,3% có nghĩa là mạch chỉnh lưu chuyển đổi được 57,3% công suất mà nó nhận được từ thứ cấp máy biến áp thành công suất DC trên tải. Nếu máy biến áp cấp cho mạch chỉnh lưu 100W thì chỉ cuối cùng trên tải nhận được 57,3W là công suất DC. Như vậy với mạch chỉnh lưu toàn kỳ dùng 2 Diode, ta sử dụng được khoảng 60% công suất của biến áp.

1.5.3.5. Ví dụ về tính toán các thông số trong mạch chỉnh lưu toàn kỳ

Cho mạch chỉnh lưu toàn kỳ dùng 2 Diode với các thông số ban đầu là: $U_2 = 12V$; $R_t = 50\Omega$. Hãy xác định điện áp trung bình trên tải, dòng trung bình qua tải, công suất DC nhận được trên tải, công suất hiệu dụng ở thứ cấp biến áp cấp vào mạch chỉnh lưu và hệ số sử dụng biến áp.

Giải:

Trước nhất ta có điện áp hiệu dụng ở thứ cấp biến áp là $U_2 = 12V$

$$\Rightarrow \text{Trị đỉnh: } U_{2m} = U_2 \sqrt{2} = 12\sqrt{2} \approx 16,97V$$

$$\Rightarrow \text{Trị đỉnh của điện áp trên tải là: } U_{tm} = U_{2m} - 0,7 = 16,27V$$

↪ Điện áp trung bình trên tải là:

$$U_{DC} = \frac{2 \cdot U_{tm}}{\pi} = \frac{2 \cdot 16,27}{3,14} \approx 10,36V$$

↪ Dòng điện trung bình qua tải là:

$$I_{DC} = \frac{U_{DC}}{R_t} = \frac{10,36}{50} = 0,2072A = 207,2mA$$

⇒ Dòng điện hiệu dụng qua mỗi cuộn thứ cấp máy biến áp là:

$$I_2 = \frac{U_{tm}}{2.R_t} = \frac{16,27}{2.50} \approx 0,1627A = 162,7mA$$

⇒ Công suất DC nhận được trên tải là:

$$P_{DC} = U_{DC}.I_{DC} = 10,36.0,2072 \approx 2,15W$$

⇒ Công suất hiệu dụng ở thứ cấp biến áp cấp cho mạch chỉnh lưu:

$$P_2 = 2.U_2.I_2 = 2.12.0,1627 = 3,905W$$

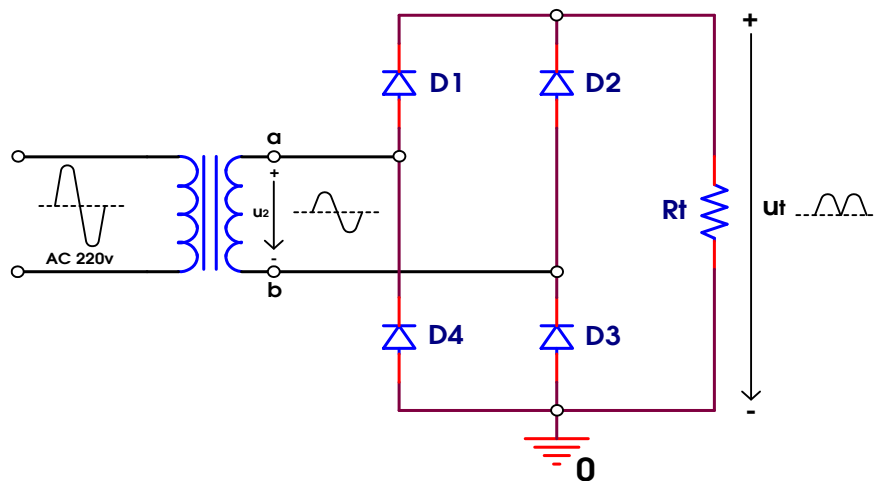
⇒ Hệ số sử dụng biến áp là:

$$T.U.F = \frac{P_{DC}}{P_2} = \frac{2,15}{3,905} = 0,55 = 55\%$$

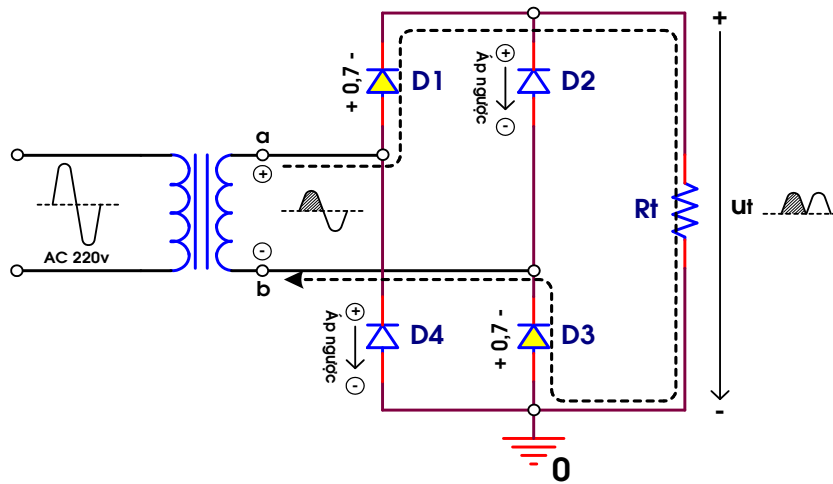
Đây là kết quả tính chính xác, trong công thức lý thuyết ta có $T.U.F \approx 57,3\%$ vì đã bỏ đi sụt áp 0,7V trên Diode.

1.5.4. Chỉnh lưu toàn kỳ dùng cầu 4 Diode

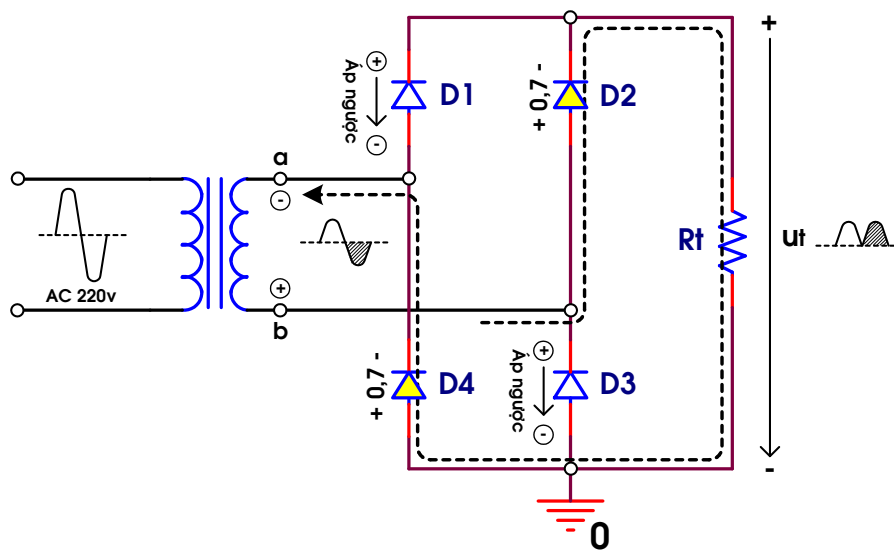
1.5.4.1. Sơ đồ mạch



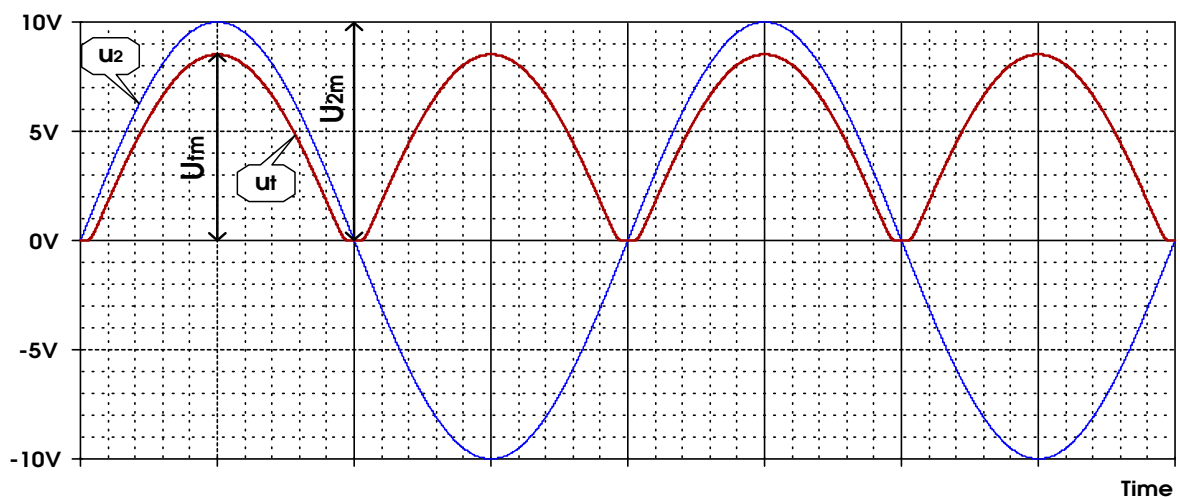
Hình 1-33 Sơ đồ nguyên lý mạch chỉnh lưu cầu



Hình 1-34 Vận hành của mạch trong bán kỳ (+) của u_2 .



Hình 1-35 Vận hành của mạch trong bán kỳ (-) của u_2 .



Hình 1-36 Quan hệ giữa điện áp u_1 trên tải và điện áp u_2 ở thứ cấp biến áp.

1.5.4.2. Nguyên lý làm việc của mạch

Xét hoạt động của mạch trong bán kỳ (+) của u_2 (xem hình 1-34). Trong bán kỳ này ta có điện thế tại điểm a dương hơn điện thế tại điểm b nên dòng điện chảy từ a qua D_1 , qua tải R_t , qua D_3 về b. Điện áp trên tải trong bán kỳ này có dạng gần giống điện áp u_{ab} (tức u_2) nhưng biên độ đỉnh thấp hơn U_{2m} khoảng 1,4V do sụt áp trên 2 Diode D_1 và D_3 (sụt áp trên mỗi Diode là 0,7V). Vì vậy ta có phương trình gần đúng của u_t trong giai đoạn này là: $u_t \approx (U_{2m} - 1,4) \cdot \sin(\omega t)$. Đồng thời trong giai đoạn này 2 Diode D_2 và D_4 ngưng dẫn và chịu điện áp ngược. Xem hình 1-34 ta nhận thấy điện áp ngược trên D_2 và D_4 xấp xỉ bằng u_{ab} và cực đại khi u_{ab} đạt đến trị đỉnh U_{2m} . Như vậy ta có $PIV = U_{2m}$ (đối với D_2 và D_4).

Xét hoạt động của mạch trong bán kỳ (-) của u_2 (xem hình 1-35). Trong bán kỳ này ta có điện thế tại điểm a âm hơn điện thế tại điểm b nên dòng điện chảy từ b qua D_2 , qua tải R_t , qua D_4 về a. Điện áp trên tải trong bán kỳ này có dạng gần giống điện áp u_{ba} (tức $-u_2$) nhưng biên độ đỉnh thấp hơn U_{2m} khoảng 1,4V do sụt áp trên 2 Diode D_2 và D_4 . Vì vậy ta có phương trình gần đúng của u_t trong giai đoạn này là: $u_t \approx -(U_{2m} - 1,4) \cdot \sin(\omega t)$. Đồng thời trong giai đoạn này 2 Diode D_1 và D_3 ngưng dẫn và chịu điện áp ngược. Xem hình 1-35 ta nhận thấy điện áp ngược trên D_1 và D_3 xấp xỉ bằng u_{ba} và cực đại khi u_{ba} đạt đến trị đỉnh U_{2m} . Như vậy ta có $PIV = U_{2m}$ (đối với D_1 và D_3).

Tóm lại phương trình gần đúng của điện áp trên tải R_t là:

$$u_t = \begin{cases} (U_{2m} - 1,4) \cdot \sin(\omega t) & \text{với } 0 < \omega t < \pi \\ -(U_{2m} - 1,4) \cdot \sin(\omega t) & \text{với } \pi < \omega t < 2\pi \end{cases}$$

Điện áp ngược cực đại trên các Diode là $PIV = U_{2m}$ (chỉ bằng phân nửa trường hợp chỉnh lưu toàn kỳ dùng 2 Diode nếu u_2 có cùng giá trị).

1.5.4.3. Tính toán các thông số cơ bản

Dạng điện áp trên tải trong trường hợp chỉnh lưu toàn kỳ dùng cầu 4 Diode gần giống trường hợp chỉnh lưu toàn kỳ dùng 2 Diode nên các phép tính các thông số liên qua tới phụ tải như : Điện áp trung bình, dòng điện trung bình, điện áp hiệu dụng, dòng điện hiệu dụng v.v giống với các công thức ta đã đề cập trong phần trên. Tuy

nhiên có một lưu ý quan trọng là trị đỉnh của điện áp trên tải (tức U_{tm}) trong trường hợp chỉnh lưu cầu thấp hơn trị cực đại U_{2m} ít nhất là 1,4V do sụt áp trên 2 Diode (D_1 và D_3 hoặc D_2 và D_4) còn trong trường hợp chỉnh lưu toàn kỳ dùng 2 Diode thì U_{tm} thấp hơn U_{2m} ít nhất là 0,7V do chỉ sụt áp trên 1 Diode (D_1 hoặc D_2). Các thông số liên quan đến Diode và máy biến áp trong chỉnh lưu cầu có cách tính khác.

1.5.4.4. Tính toán các thông số liên qua đến Diode và máy biến áp

① Dòng trung bình qua Diode:

Cặp Diode D_1, D_3 thay phiên là việc với cặp Diode D_2, D_4 trong mỗi bán kỳ của điện áp u_2 nên dòng điện trung bình qua mỗi Diode bằng phân nửa dòng trung bình qua tải.

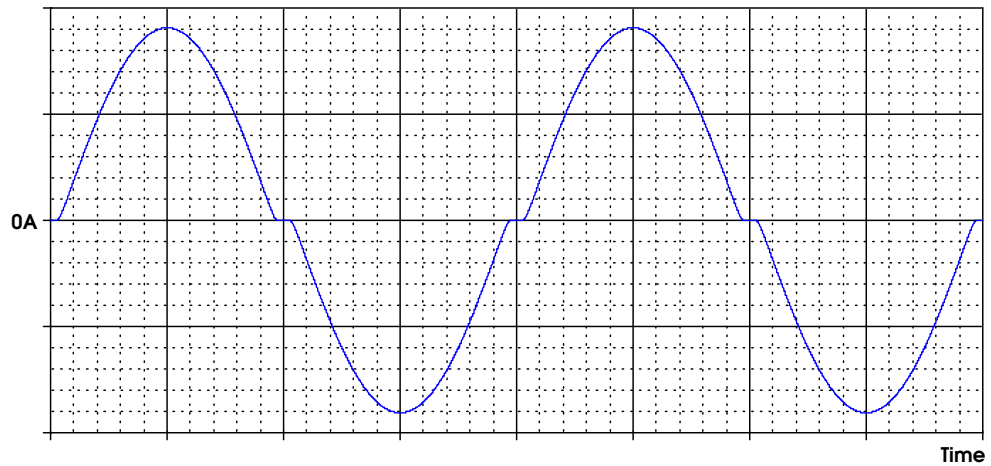
$$I_{D_{av}} = \frac{1}{2} I_{DC} = \frac{U_{tm}}{\pi \cdot R_t}$$

② Điện áp ngược cực đại tác động lên Diode trong quá trình vận hành:

$$PIV \approx 2U_{2m} \quad \text{xem phần nguyên lý làm việc của mạch.}$$

③ Dòng hiệu dụng thứ cấp máy biến áp:

Dòng chảy trong mỗi cuộn dây thứ cấp máy biến áp (tức dòng i_2) trong trường hợp chỉnh lưu cầu là dòng xoay chiều dạng sin. Trong bán kỳ (+) của u_2 , dòng này có chiều đi ra tại điểm a và trong bán kỳ (-) của u_2 , chiều của nó ngược lại (đi vào tại điểm a). Xem hình 1-34 và 1-35 về chiều chảy của dòng điện trong cuộn thứ cấp. Dạng sóng của i_2 như hình 1-37.



Hình 1-37 Dạng dòng điện trong cuộn thứ cấp máy biến áp

Do có dạng gần với dạng sin nên trị hiệu dụng của dòng thứ cấp biến áp là:

$$I_2 = \frac{I_{2m}}{\sqrt{2}} = \frac{\frac{U_{tm}}{R_t}}{\sqrt{2}} = \frac{U_{tm}}{\sqrt{2} \cdot R_t}$$

$$I_2 = \frac{U_{tm}}{\sqrt{2} \cdot R_t}$$

④ Điện áp hiệu dụng thứ cấp máy biến áp:

Do điện áp thứ cấp biến áp có dạng sin nên trị hiệu dụng của nó là:

$$U_2 = \frac{U_{2m}}{\sqrt{2}}$$

⑤ Công suất hiệu dụng ở thứ cấp máy biến áp cấp cho mạch chỉnh lưu:

$$P_2 = U_2 \cdot I_2 = \frac{U_{2m}}{\sqrt{2}} \cdot \frac{U_{tm}}{\sqrt{2} \cdot R_t} = \frac{U_{2m}}{\sqrt{2}} \cdot \frac{(U_{2m} - 1,4)}{\sqrt{2} \cdot R_t} \approx \frac{U_{2m}^2}{2 \cdot R_t} \text{ nếu } U_{2m} \gg 1,4V$$

$$P_2 \approx \frac{U_{2m}^2}{2 \cdot R_t}$$

⑥ Hệ số sử dụng máy biến áp:

$$T.U.F = \frac{P_{DC}}{P_2} = \frac{\frac{4U_{tm}^2}{\pi^2 \cdot R_t}}{\frac{U_{2m}^2}{2 \cdot R_t}} \approx \frac{8}{\pi^2} \approx 0,81 = 81\%$$

T.U.F $\approx$ 81% cao hơn nhiều so với chỉnh lưu toàn kỳ dùng 2 Diode.

Hệ số sử dụng biến áp bằng 81% có nghĩa là nếu sử dụng mạch chỉnh lưu cầu, sẽ chuyển đổi được khoảng 80% công suất của biến áp thành công suất DC trên tải, chỉnh lưu cầu có hệ số sử dụng biến áp cao nhất trong các mạch chỉnh lưu mà ta đã khảo sát.

1.5.4.5. Ví dụ về tính toán các thông số trong mạch chỉnh lưu toàn kỳ

Cho mạch chỉnh lưu cầu với các thông số ban đầu là: $U_2 = 12V$; $R_t = 50\Omega$. Hãy xác định điện áp trung bình trên tải, dòng trung bình qua tải, công suất DC nhận được trên tải, công suất hiệu dụng ở thứ cấp biến áp cấp vào mạch chỉnh lưu và hệ số sử dụng biến áp.

Giải:

Trước nhất ta có điện áp hiệu dụng ở thứ cấp biến áp là $U_2 = 12V$

$$\Rightarrow \text{Trị đỉnh: } U_{2m} = U_2 \sqrt{2} = 12\sqrt{2} \approx 16,97V$$

$$\Rightarrow \text{Trị đỉnh của điện áp trên tải là: } U_{tm} = U_{2m} - 1,4V = 15,57V$$

↪ Điện áp trung bình trên tải là:

$$U_{DC} = \frac{2.U_{tm}}{\pi} = \frac{2.15,57}{3,14} \approx 9,92V$$

↪ Dòng điện trung bình qua tải là:

$$I_{DC} = \frac{U_{DC}}{R_t} = \frac{9,92}{50} = 0,1984A = 198,4mA$$

↪ Dòng điện hiệu dụng cuộn thứ cấp máy biến áp là:

$$I_2 = \frac{U_{tm}}{\sqrt{2}.R_t} = \frac{15,57}{\sqrt{2}.50} \approx 0,22A = 220mA$$

↪ Công suất DC nhận được trên tải là:

$$P_{DC} = U_{DC}.I_{DC} = 9,92.0,1984 \approx 1,968W$$

↪ Công suất hiệu dụng ở thứ cấp biến áp cấp cho mạch chỉnh lưu:

$$P_2 = U_2.I_2 = 12.0,22 = 2,64W$$

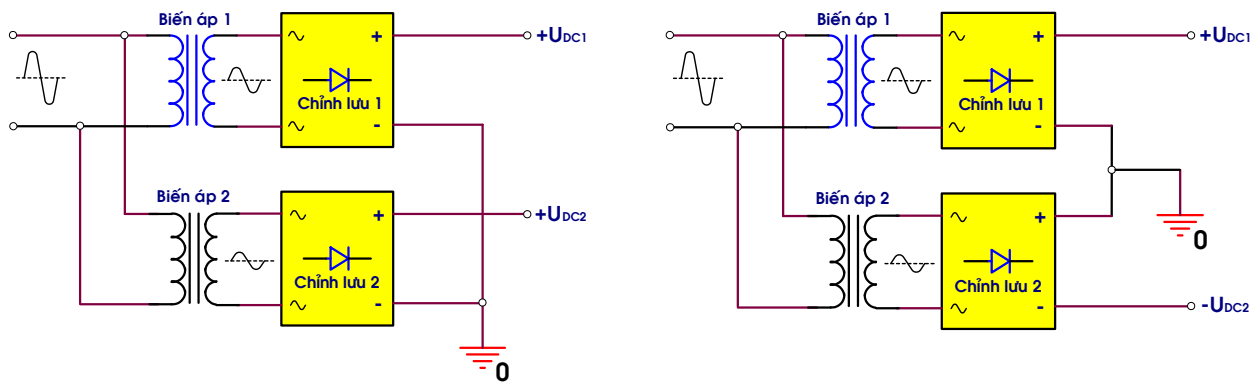
↪ Hệ số sử dụng biến áp là:

$$T.U.F = \frac{P_{DC}}{P_2} = \frac{1,968}{2,64} = 0,745 = 77,5\%$$

Đây là kết quả tính chính xác, trong công thức lý thuyết ta có $T.U.F \approx 81\%$ vì đã bỏ đi sụt áp 1,4V trên 2 Diode. Trong trường hợp này ta có $U_{2m} = 16,97V$ không quá lớn so với 1,4V nên nếu bỏ qua sụt áp 1,4V trên 2 Diode sẽ dẫn đến sai lệch khá lớn giữa tính chính xác và tính gần đúng.

1.5.5. Ghép các mạch chỉnh lưu

Trong trường hợp cần nhiều nguồn DC có giá trị khác nhau, người ta có thể thực hiện nhiều mạch chỉnh lưu độc lập và sau đó ghép chúng lại với nhau theo cách như mô tả ở [hình 1.38](#)



Hình 1-38 Hai phương pháp ghép các mạch chỉnh lưu

Điều kiện để ghép các mạch chỉnh lưu là các nguồn áp trước các bộ chỉnh lưu được ghép phải độc lập với nhau hoàn toàn về điện, thông thường các nguồn áp này lấy từ hai cuộn dây thứ cấp của 2 biến áp khác nhau hoặc hai cuộn dây độc lập ở thứ cấp của cùng một biến áp (các biến áp phải dùng loại biến áp cách ly, không được dùng biến áp tự ngẫu). Chú ý là các biến áp bán trên thị trường thông thường bộ dây thứ cấp có nhiều đầu ra với mức điện áp khác nhau so với một đầu làm chuẩn. Các đầu ra này không phải của các cuộn dây độc lập nhau mà chúng được lấy ra trên cùng một cuộn dây tại nhiều vị trí ứng với số vòng dây khác nhau. Nhất thiết không được dùng nhiều bộ chỉnh lưu trên cùng một biến áp loại này.

1.5.6. Chọn biến áp dùng cho các mạch chỉnh lưu một pha(*)

Khi thiết kế các mạch chỉnh lưu 1 pha, bước cuối cùng là chọn biến áp. Biến áp được chọn phải có công suất biểu kiến đủ lớn sao cho khi dùng tải sau mạch chỉnh lưu thì biến áp không bị quá tải mà cũng không bị non tải gây lãng phí. Để chọn được biến áp phù hợp, nhất thiết phải tính được công suất DC tiêu thụ trên tải và hệ số sử dụng biến áp T.U.F. Biến áp phù hợp phải có công suất biểu kiến thứ cấp là:

$$S_2 > \frac{P_{DC}}{T.U.F} \text{ nhưng không quá lớn đến mức lãng phí.}$$

Ví dụ: Dùng mạch chỉnh lưu cầu để cung cấp điện DC cho một tải R_t , công suất DC tiêu thụ trên tải là $P_{DC} = 100W$. Biến áp phù hợp trong trường hợp này phải có công suất biểu kiến thứ cấp là:

$$S_2 > \frac{P_{DC}}{T.U.F} = \frac{100}{81\%} = \frac{100}{0,81} = 123,5VA$$

Bây giờ nếu có cùng $P_{DC} = 100W$ nhưng không dùng mạch chỉnh lưu cầu mà dùng mạch chỉnh lưu toàn kỳ 2 Diode thì biến áp phù hợp phải có công suất biểu kiến thứ cấp là:

$$S_2 > \frac{P_{DC}}{T.U.F} = \frac{100}{57,3\%} = \frac{100}{0,573} = 174,5VA$$

Nếu dùng mạch chỉnh lưu bán kỳ thì biến áp phù hợp phải có:

$$S_2 > \frac{P_{DC}}{T.U.F} = \frac{100}{28,66\%} = \frac{100}{0,2866} = 348,9VA$$

Công suất biểu kiến tỉ lệ thuận với kích thước và giá thành sản xuất biến áp. Vì vậy với cùng một công suất DC trên tải, nếu chọn chỉnh lưu cầu thì kích thước biến áp nhỏ nhất, chi phí mua biến áp sẽ thấp nhất nhưng ngược lại cần nhiều Diode nhất so với các mạch chỉnh lưu khác.

Đối với các biến áp loại nhỏ bán trên thị trường, nhà sản xuất chỉ ghi trên vỏ biến áp dòng điện hiệu dụng tối đa cho phép ở thứ cấp (dòng I_2) mà không ghi công suất biểu kiến. Công suất biểu kiến thứ cấp của biến áp đó được tính như sau:

$$S_2 = I_2(\text{ghi trên vỏ}) \times (\text{Điện áp hiệu dụng lớn nhất ở thứ cấp})$$

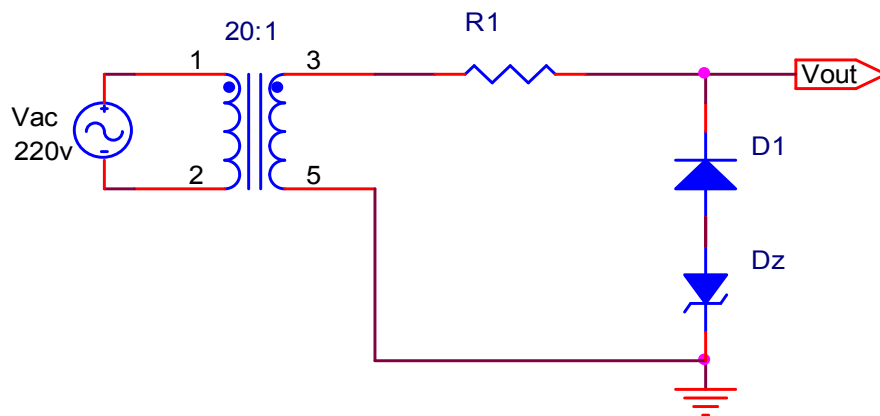
Ví dụ: Một biến áp trên vỏ ghi 3A, thứ cấp của biến áp này có các đầu ra 0V, 3V, 6V, 9V, 12V thì công suất biểu kiến thứ cấp là: $S_2 = I_2 \cdot U_{2\max} = 3 \cdot 12 = 36\text{VA}$.

Nếu ta không dùng đầu ra 12V mà dùng đầu ra có điện áp nhỏ hơn, chẳng hạn dùng đầu ra 6V thì đáng lẽ dòng điện cho phép phải tăng gấp đôi tức là 6A nhưng thực tế không dùng được dòng điện lớn như vậy vì lý do là nhà sản xuất chỉ quấn cỡ dây thứ cấp theo mức 3A đối với toàn bộ cuộn thứ cấp vì lý do kinh tế. Vì vậy nếu ta không dùng đầu ra có điện áp cao nhất thì không tận dụng hết công suất biến áp.

1.6. **BÀI TẬP**

1.6.1. **Bài tập 1**

Cho mạch sau: Dz (Si) có thông số: 6,3V/100mA; $R_1 = 1\text{k}\Omega$, D1 loại Si.
Biện luận và vẽ dạng sóng Vout theo Vin (Vin là điện áp tại ngõ 3-5 của máy biến áp).

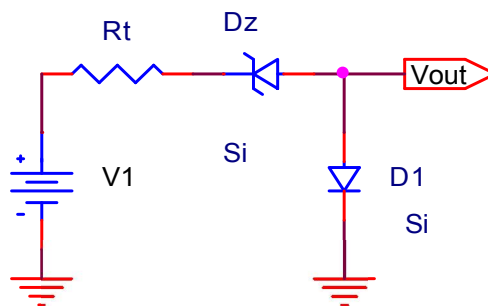


1.6.2. **Bài tập 2**

Vẽ mạch bảo vệ khi đấu ngược cực tính của nguồn DC

1.6.3. **Bài tập 3**

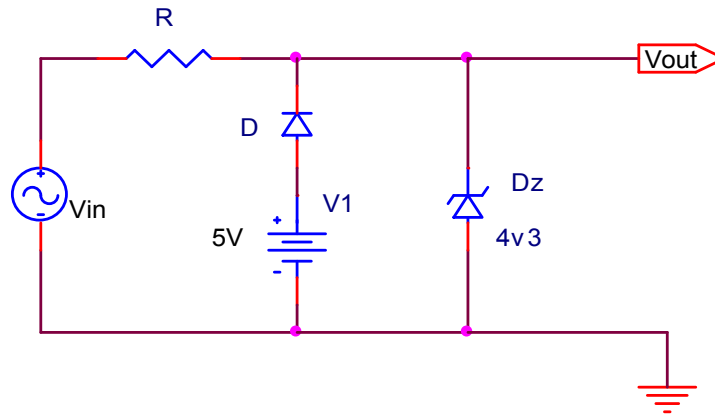
Cho mạch như hình



Với $V_1 = 6V$; $D_z = 4,3V$; Diode loại Si; $R_t = 1K\Omega$. Xác định dòng điện qua R_t , và V_{out} ?

1.6.4. Bài tập 4

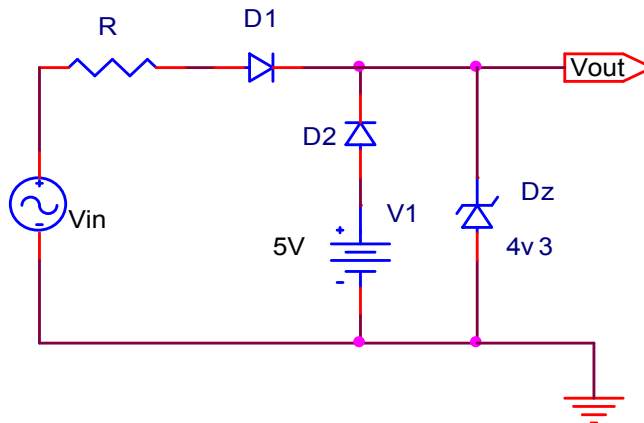
Cho mạch như hình



Với $V_{in} = 6V$; $D_z = 4,3V$; Diode loại Si; $R = 1K\Omega$. Biện luận và vẽ dạng sóng V_{out} theo V_{in} ?

1.6.5. Bài tập 5

Cho mạch như hình



Với $V_{in} = 6V$; $D_z = 4,3V$; Diode loại Si; $R = 1K\Omega$. Biện luận và vẽ dạng sóng V_{out} theo V_{in} ?

1.6.6. Bài tập 6

Thiết kế mạch Led:

Thiết kế mạch gồm 12 đèn LED ($V_{led} = 2V/20mA$) theo yêu cầu sau:

Khi mở công tắc nguồn các Led tắt.

Khi đóng công tắc nguồn, 12 Led sáng.

a) Vẽ mạch nguyên lý.

b) Tính toán và chọn các đại lượng có trong mạch thiết kế trên.

1.6.7. Bài tập 7

Thiết kế mạch Led:

Thiết kế mạch gồm 10 đèn LED ($V_{led} = 2V/20mA$) theo yêu cầu sau:

Khi mở công tắc điều khiển, 10 Led sáng với dòng 5mA.

Khi đóng công tắc điều khiển, 10 Led sáng với dòng 15mA.

- a) Vẽ mạch nguyên lý.
- b) Tính toán và chọn các đại lượng có trong mạch thiết kế trên.

Chương 2: TRANSISTOR LƯỜNG CỰC

BIPOLAR JUNCTION TRANSISTOR (BJT)

MỤC TIÊU CỦA CHƯƠNG

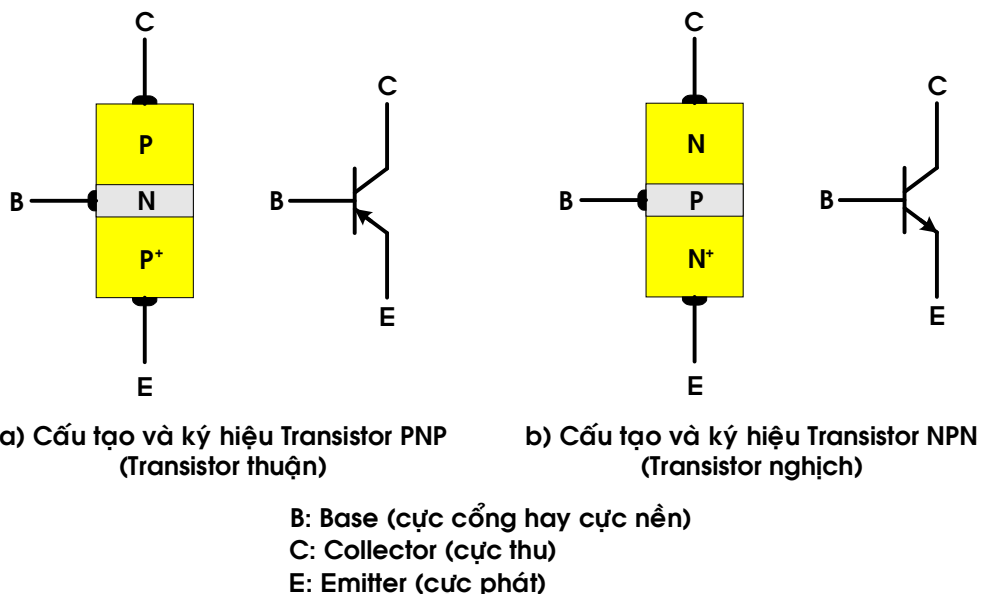
Trong chương này, chúng ta tìm hiểu Transistor lưỡng cực: Phân loại, phân cực, các chế độ làm việc của BJT. Ngoài ra, cách viết phương trình đường tải tĩnh (Đường tải DC) cũng được trình bày trong chương này.

Chương này cung cấp các kiến thức cơ bản phục vụ cho chương sau. Cho nên, sinh viên phải thực hiện lại được các ví dụ và bài tập. Đặc biệt, chú trọng phân phân cực cho BJT ở chế độ khuếch đại để thuận tiện cho chương sau.

2.1. CẤU TẠO, KIỂU VỎ, PHÂN LOẠI THEO MÃ HIỆU

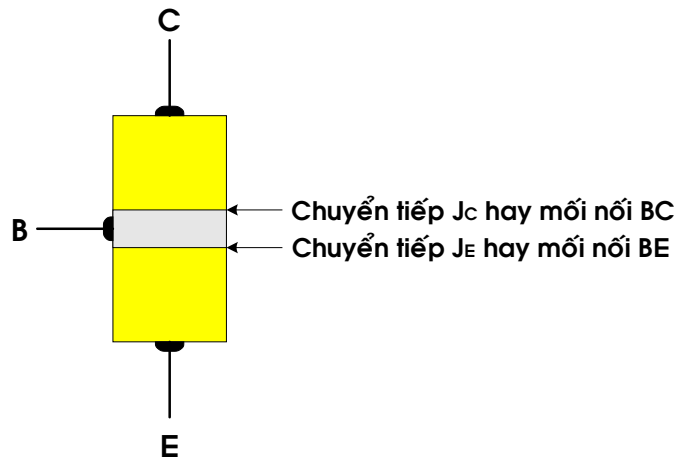
2.1.1. Cấu tạo

Transistor hai mối nối (Bipolar Junction Transistor – BJT) là một linh kiện điện tử 3 cực có cấu tạo gồm 3 lớp bán dẫn : N, P, N hoặc P, N, P ghép nối tiếp nhau. Mỗi lớp bán dẫn được hàn ra ngoài bằng một điện cực kim loại.



Hình 2-1 Cấu tạo và ký hiệu Transistor

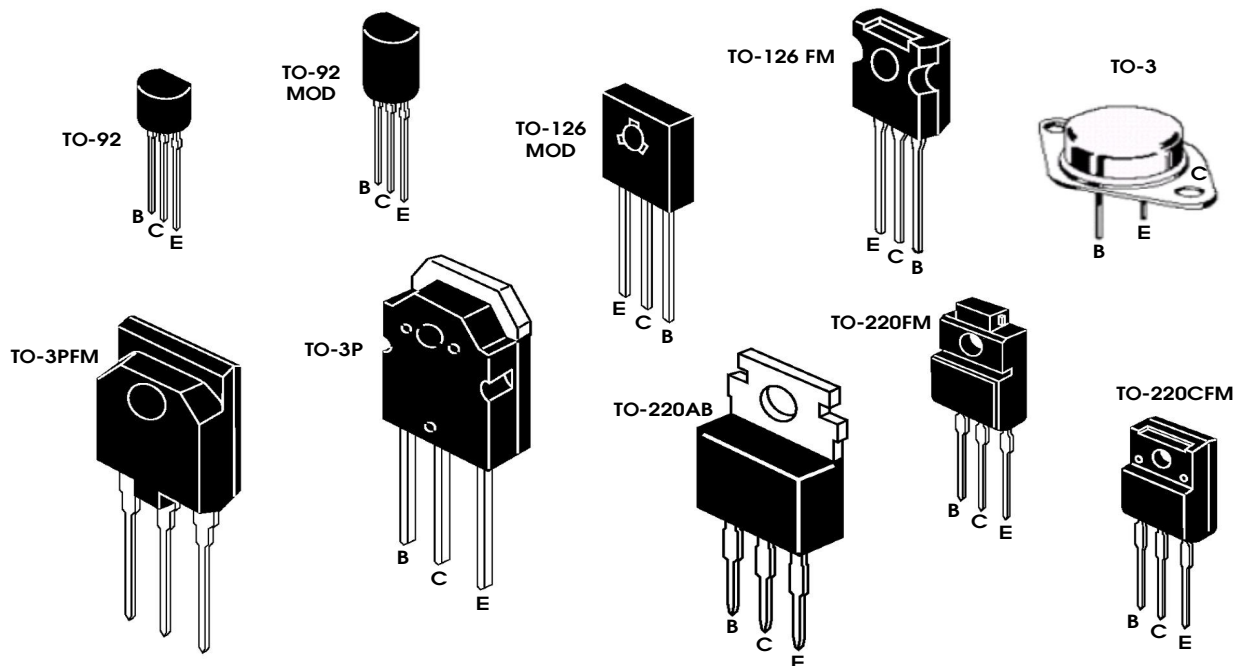
Nồng độ tạp chất trong 3 lớp bán dẫn không đều nhau:



Hình 2-2 Nồng độ tạp chất các lớp BJT

- Lớp cực E (P^+ hoặc N^+) có nồng độ tạp chất cao nhất và do đó có số lượng hạt dẫn tự do nhiều nhất.
- Lớp cực B có nồng độ tạp chất ít nhất và là lớp mỏng nhất trong 3 lớp.
- Mặt tiếp giáp giữa lớp cực B và lớp cực E gọi là chuyển tiếp J_E hay mối nối BE.
- Mặt tiếp giáp giữa lớp cực B và lớp cực C gọi là chuyển tiếp J_C hay mối nối BC.

2.1.2. Kiểu vỏ



Hình 2-3 Một số kiểu vỏ Transistor thông dụng

2.1.3. Phân loại Transistor theo mã hiệu

Transistor được chia thành 2 loại là P-N-P (loại thuận) và N-P-N (loại nghịch). Ta có thể nhận dạng được một Transistor thuộc loại P-N-P hay N-P-N qua xem xét ký hiệu của nó:

- Transistor có ký hiệu bắt đầu bằng A hoặc B thuộc loại P-N-P
(A: loại cao tần và B: loại âm tần hoạt động ở tần số thấp).
- Transistor có ký hiệu bắt đầu bằng C hoặc D thuộc loại N-P-N
(C: loại cao tần và D: loại âm tần hoạt động ở tần số thấp).

Một số Transistor có ký hiệu bắt đầu bằng 2N...(ví dụ 2N3055A) hoặc TIP (ví dụ TIP120) là những Transistor ký hiệu theo tiêu chuẩn của Mỹ và ta phải tra cứu để xác định loại.

2.2. TRANSISTOR LOẠI N-P-N

2.2.1. Điều kiện dẫn điện, đặc tuyến I_B , $U_{BE}(V_{BE})$ và đặc tuyến I_C , $U_{CE}(V_{CE})$

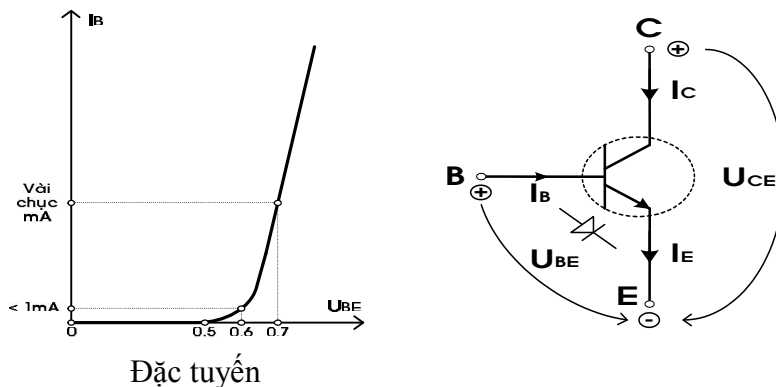
2.2.1.1. Điều kiện dẫn điện và đặc tuyến I_B , U_{BE}

Transistor có một tính chất rất quan trọng là có khả năng khuếch đại dòng điện. Nếu ta cấp vào cực B của nó dòng điện I_B thì ở cực C và cực E sẽ xuất hiện các dòng điện lớn hơn I_B nhiều lần. Vì vậy có thể dùng dòng I_B rất nhỏ điều khiển dòng I_C khá lớn. Sự thay đổi của I_B (dù rất nhỏ cũng kéo theo sự thay đổi của I_C khá lớn (so với lượng I_B thay đổi). Tuy nhiên để đạt được như vậy, điện áp tác động lên các cực của Transistor phải có những điều kiện nhất định : đúng cực tính và có giá trị đủ lớn.

Đối với Transistor N-P-N được chế tạo bằng Si, điều kiện để Transistor dẫn điện là:

Điện áp $U_{BE} \geq 0,7V$ và $U_{CE} > 0$.

Dòng điện trên các cực B, C và E có chiều như hình 2-4



Hình 2-4 Chiều dòng điện trong BJT

Mối nối BE là một lớp tiếp giáp P-N nên có đặc tính giống như Diode, Giả sử ta tăng dần U_{BE} từ 0V thì khi U_{BE} tăng đến khoảng 0,5V dòng I_B mới bắt đầu xuất hiện. Khi U_{BE} khoảng 0,6V thì dòng $I_B < 1\text{mA}$ nhưng sau đó tăng rất nhanh khi chỉ cần tăng U_{BE} một lượng rất nhỏ. Dòng I_B đạt giá trị khoảng vài chục mA khi $U_{BE} = 0,7\text{V}$ và rất lớn đến mức làm hỏng Transistor nếu U_{BE} tăng đến khoảng 1V hoặc cao hơn. Vì vậy giá trị U_{BE} trong các phép tính toán có thể lấy gần đúng bằng 0,6V hay 0,7V thì từng trường hợp cụ thể.

Khi đã có dòng I_B , nếu ta có $U_{CE} > U_{CES}$ (khoảng 0,1 đến 0,4V) thì ở cực C và cực E xuất hiện các dòng điện I_C và I_E có cường độ lớn hơn I_B nhiều lần. Khi đó ta nói Transistor ở trạng thái dẫn điện.

Khi đã có dòng I_B mà không có nguồn áp thứ hai để tạo ra dòng I_C thì Transistor vẫn ở trạng thái ngưng dẫn, lúc đó dòng I_B chảy đến cực E và ta có $I_E = I_B$, $I_C = 0$.

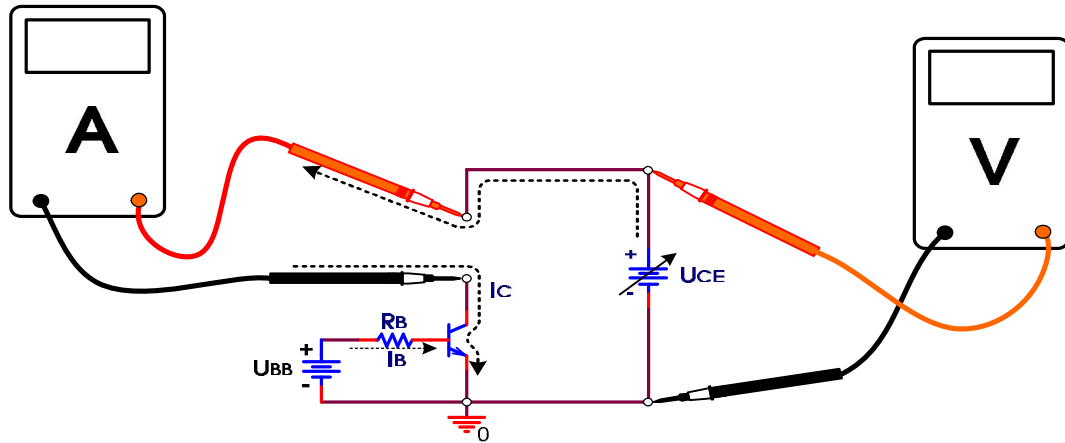
Nếu không có nguồn áp phân cực cho mối nối BE hoặc U_{BE} không đủ lớn ($U_{BE} < 0,6\text{V}$) thì dòng $I_B = 0$. Khi đó Transistor cũng ở trạng thái ngưng dẫn bất chấp các yếu tố khác.

Tóm lại để Transistor N-P-N dẫn điện, cần có hai điều kiện cần và đủ:

- ✓ Điều kiện cần là: $U_{BE} \geq 0,7\text{V}$
- ✓ Điều kiện đủ: $U_{CE} > U_{CES}$

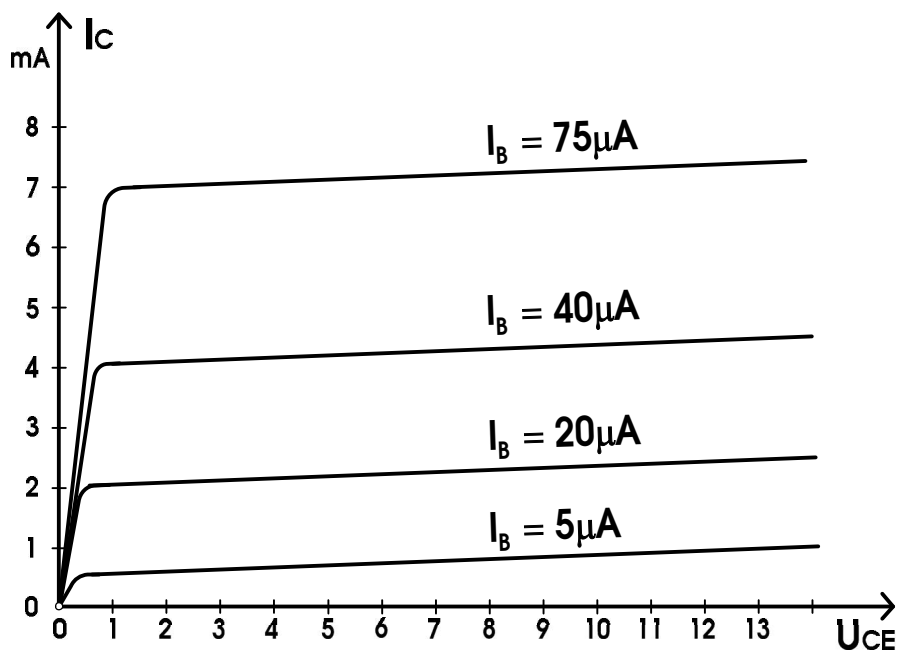
2.2.1.2. Đặc tuyến I_C , U_{CE}

Trong trường hợp giữ dòng điện I_B không đổi và thay đổi U_{CE} , quan hệ giữa dòng điện I_C và điện áp U_{CE} khi đó gọi là đặc tuyến I_C , U_{CE} của Transistor. Với nhiều giá trị I_B khác nhau ta có nhiều đường đặc tuyến khác nhau gọi là họ đặc tuyến I_C , U_{CE} mà trên hình 2-5 là một ví dụ.



Hình 2-5 Thí nghiệm đo đặc tuyến I_C , U_{CE} của Transistor.

Nếu dòng điện I_B không đổi thì dòng điện I_C cũng gần như không đổi khi U_{CE} biến thiên nếu U_{CE} đủ lớn. Như vậy dòng điện I_C chủ yếu phụ thuộc vào I_B .



Hình 2-6 Họ đặc tuyến I_C , U_{CE} của Transistor

2.2.2. Hệ số khuếch đại dòng điện và quan hệ giữa các dòng điện I_B , I_C , I_E

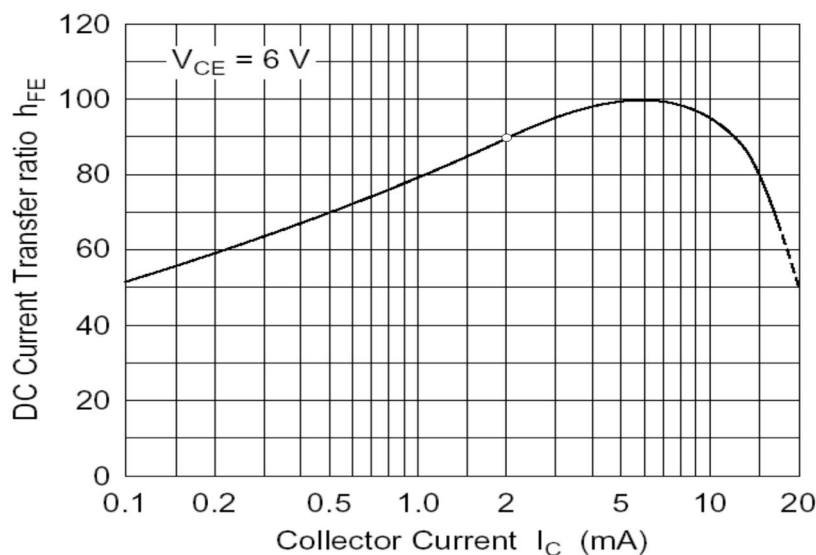
2.2.2.1. Hệ số khuếch đại dòng điện DC (β) hay h_{FE}

Trong trường hợp các dòng điện I_B , I_C là hằng số thì tỉ số giữa dòng điện I_C và dòng điện I_B được gọi là hệ số khuếch đại dòng điện DC của Transistor. Hệ số này được ký hiệu là β hay h_{FE} và được tính theo công thức:

$$\beta = \frac{I_C}{I_B} \text{ với điều kiện } I_C < I_{CS}$$

(I_{CS} là dòng điện bão hoà ở cực C có giá trị phụ thuộc mạch điện cụ thể).

Hệ số β của các Transistor nói chung có giá trị từ vài chục đến vài trăm phụ thuộc vào nồng độ hạt dẫn tự do và kích thước vật lý của các lớp bán dẫn. Vì vậy β do nhà sản xuất cung cấp. Với các Transistor cùng một mã hiệu, hệ số β cũng có thể khác nhau từ vài chục đến hàng trăm. Vì vậy trong các sổ tay tra cứu dạng tóm lược, người ta thường cho giá trị β_{min} , β_{max} và β_{typ} (giá trị β điển hình). Khi sử dụng, ta thường lấy giá trị β_{typ} . Trong tài liệu tra cứu chi tiết, nhà sản xuất cung cấp hệ số β cho ở dạng đồ thị phụ thuộc vào dòng I_C . Khi ấy muốn xác định β , ta có thể ước lượng trị số của nó tương ứng với một khoảng dòng điện nào đó hoặc định giá trị chính xác tại một giá trị dòng điện biết trước. Ví dụ trên hình 2-7, hệ số β có giá trị khoảng 90 ứng với dòng $I_C = 2\text{mA}$.



Hình 2-7 Hệ số β hay h_{FE} của Transistor C535.

2.2.2.2. Quan hệ giữa các dòng điện

Khi Transistor dẫn điện, dòng điện cực C của nó lớn gấp β lần dòng điện cực B nếu dòng I_C chưa đạt cực đại (chưa bão hoà). Xem hình 2-4 ta nhận thấy cả hai dòng I_B và I_C cùng hội tụ về cực E nên ta có:

$$I_E = I_C + I_B \text{ (đẳng thức này luôn đúng với mọi trường hợp)}$$

$$\text{Vì } I_C = \beta \cdot I_B \text{ nên có cách tính khác là: } I_E = \beta \cdot I_B + I_B = (\beta + 1) \cdot I_B$$

Vậy khi dòng I_C chưa đạt cực đại thì:

$$\checkmark \quad I_C = \beta \cdot I_B \text{ và}$$

$$\checkmark \quad I_E = I_C + I_B = (\beta + 1) \cdot I_B$$

Khi dòng I_C đã đạt cực đại thì giá trị cực đại đó gọi là I_{CS} (dòng I_C bão hoà) và để có $I_C = I_{CS}$ thì dòng điện tại cực B phải có giá trị lớn hơn I_{BS} với $I_{BS} = I_{CS}/\beta$. Lúc này ta có:

$$\checkmark \quad I_B \geq I_{BS}$$

$$\checkmark \quad I_C = I_{CS}$$

$$\checkmark \quad I_E = I_C + I_B$$

2.3. TRANSISTOR LOẠI P-N-P

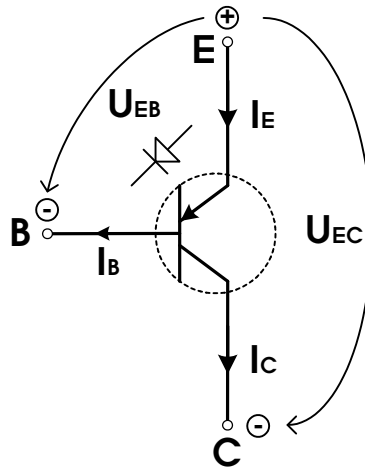
2.3.1. Điều kiện dẫn điện, hệ số β

2.3.1.1. Điều kiện dẫn điện

Cũng giống như Transistor N-P-N, Transistor P-N-P cũng cần có những điều kiện nhất định để dẫn điện :

$$\text{Điện áp } U_{EB} \geq 0,7V \text{ và } U_{EC} > 0.$$

Dòng điện trên các cực B, C và E có chiều như hình 2-8



Hình 2-8 Quan hệ dòng điện của BJT PNP

Mối nối EB là một lớp tiếp giáp P-N nên có đặc tính giống như Diode, Giả sử ta tăng dần U_{EB} từ 0V thì khi U_{EB} tăng đến khoảng 0,6V dòng I_B mới bắt đầu xuất hiện và sau đó tăng rất nhanh khi chỉ cần tăng U_{EB} lên một lượng rất nhỏ. Dòng I_B có thể đạt giá trị rất lớn đến mức làm hỏng Transistor nếu U_{EB} tăng đến khoảng 1V hoặc cao hơn.

Khi Transistor làm việc với dòng I_B nhỏ khoảng 1mA thì U_{EB} khoảng 0,6V. Nếu tăng U_{EB} đến 0,7V thì I_B khoảng vài chục mA. Vì vậy giá trị U_{EB} trong các phép tính toán có thể lấy gần đúng bằng 0,6V hay 0,7V thì từng trường hợp cụ thể.

Khi đã có dòng I_B , nếu điện thế ở cực E lớn hơn điện thế cực C tức là $U_{EC} > 0$ thì ở cực C và cực E xuất hiện các dòng điện I_C và I_E có cường độ lớn hơn I_B nhiều lần. Khi đó ta nói Transistor ở trạng thái dẫn điện.

Khi đã có dòng I_B mà không có nguồn áp thứ hai để tạo ra dòng I_C thì Transistor vẫn ở trạng thái ngưng dẫn,. Lúc đó dòng $I_C = 0$ và ta có $I_B = I_E$.

Nếu không có nguồn áp phân cực cho mối nối EB hoặc U_{EB} không đủ lớn ($U_{EB} < 0,6V$) thì dòng $I_B = 0$. Khi đó Transistor cũng ở trạng thái ngưng dẫn bất chấp các yếu tố khác.

Tóm lại điều kiện để Transistor P-N-P dẫn điện, cần có hai điều kiện cần và đủ:

Điều kiện cần là: $U_{EB} \geq 0,7V$.

Điều kiện đủ: $U_{EC} > 0$.

2.3.1.2. Hệ số khuếch đại dòng điện DC (β hay h_{FE}):

Đối với Transistor P-N-P, hệ số β hay h_{FE} cũng được định nghĩa là tỉ số giữa dòng I_C và I_B khi dòng I_C chưa đạt tới trị bão hoà.

$$\boxed{\beta = \frac{I_C}{I_B}} \text{ với điều kiện } I_C < I_{CS}$$

(I_{CS} là dòng điện bão hoà ở cực C có giá trị phụ thuộc mạch điện cụ thể).

2.3.2. Quan hệ giữa các dòng điện:

Khi dòng I_C chưa đạt cực đại thì:

$$I_C = \beta \cdot I_B \text{ và}$$

$$I_E = I_C + I_B = (\beta + 1) \cdot I_B$$

Khi dòng I_C đã đạt cực đại thì giá trị cực đại đó gọi là dòng I_C bão hoà, ký hiệu là I_{CS} . Để có $I_C = I_{CS}$ cần có $I_B \geq I_{CS}/\beta$. Lúc này ta có:

- ✓ $I_B \geq I_{BS}$
- ✓ $I_C = I_{CS}$
- ✓ $I_E = I_C + I_B$

2.4. CHẾ ĐỘ LÀM VIỆC CỦA TRANSISTOR

2.4.1. Ba chế độ hoạt động của Transistor

- ✓ Chế độ ngưng dẫn: Transistor không dẫn điện, dòng điện trên các điện cực bằng 0.
- ✓ Chế độ dẫn khuếch đại: Dòng điện $I_C = \beta I_B$ và chưa đạt cực đại ($I_C < I_{CS}$).
- ✓ Chế độ bão hoà: Dòng I_C đạt cực đại bằng I_{CS} và điện áp U_{CE} giảm xuống rất thấp $U_{CE} = U_{CES} = 0,1 \rightarrow 0,4V$ tùy theo cường độ dòng I_{CS} . Với I_{CS} khoảng vài chục mA thì U_{CES} khoảng $0,1 \rightarrow 0,2V$. Với I_{CS} khoảng vài trăm mA đến vài Ampe thì U_{CES} có thể đến 0,3 hoặc 0,4V. U_{CES} là điện áp giữa cực C và E

đo khi Transistor bão hoà. Với tất cả các Transistor, trong tính toán $U_{CES\ max} = 0,2v$.

2.4.2. Điểm làm việc tĩnh, đường tải DC của transistor trong sơ đồ khuếch đại

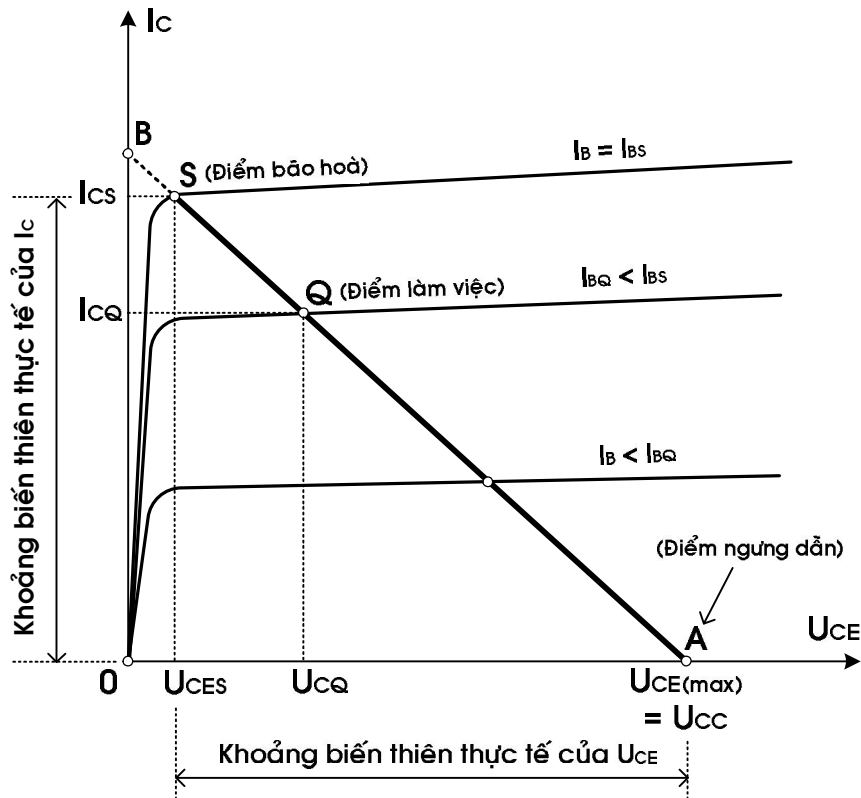
Trong các mạch ứng dụng Transistor N-P-N, nguồn cấp điện cho mạch là nguồn một chiều có giá trị không đổi và phải có ít nhất một điện trở mắc từ cực (+) của nguồn điện đến cực C hoặc từ cực E đến mass để hạn dòng qua Transistor (điện trở này có thể là tải). Với mạch như vậy thì khi dòng I_C tăng sẽ tạo ra một sụt áp trên các điện trở hạn dòng làm cho điện áp U_{CE} giảm và ngược lại. Điện áp U_{CE} có giá trị lớn nhất bằng điện áp nguồn khi dòng $I_C = 0$ và nhỏ nhất bằng U_{CES} khi $I_C = I_{CS}$. Tại một thời điểm nào đó dòng điện I_C và điện áp U_{CE} có một giá trị xác định. Cặp giá trị (U_{CE} , I_C) xác định một điểm Q trong mặt phẳng tọa độ U_{CE} , I_C gọi là điểm làm việc của Transistor. Khi dòng điện cực B (dòng I_B) không biến thiên thì cặp giá trị I_C , U_{CE} có giá trị không đổi và điểm làm việc Q(U_{CE}, I_C) được gọi là điểm làm việc tĩnh của Transistor.

Quỹ đạo của điểm làm việc tĩnh khi I_C thay đổi từ 0 đến giá trị tối đa I_{CS} là một đoạn thẳng gọi là đường tải DC của Transistor. Đường tải DC mô tả quan hệ giữa I_C và U_{CE} trên mạch điện đang xét, nó có ý nghĩa quan trọng trong việc xác định xu hướng dẫn điện mạnh hay yếu của Transistor cũng như dùng để xác định vùng hoạt động quá công suất của Transistor.

Việc xây dựng đường tải DC sẽ trình bày sau. Trên hình 2-9 mô tả một đường tải DC điển hình (đoạn AS). Khi điểm làm việc Q tiến đến S, Transistor đạt trạng thái bão hoà. Khi điểm Q tiến đến A, Transistor ngưng dẫn. Khi Q ở vị trí hiện tại như hình vẽ, Transistor đang dẫn điện ở chế độ khuếch đại. Vị trí điểm làm việc Q chính là giao điểm giữa đường đặc tuyến I_C , U_{CE} (do nhà sản xuất cung cấp hoặc xây dựng từ thí nghiệm) với đường đặc tuyến ngõ ra của mạch (đường AB).

Đường tải DC (DCLL - DC load line) cho thấy rõ phạm vi biến thiên thực tế của điện áp U_{CE} và dòng điện I_C cũng như quan hệ giữa I_C và U_{CE} . Khi I_C tăng thì U_{CE} giảm và ngược lại.

Hình 2-9 Đường tải DC của Transistor NPN



2.4.3. Xác định điểm làm việc Q

Để xác định điểm làm việc Q ta cần 2 bước tiến hành như sau:

- Dựa vào mạch phân cực ngõ vào để xác định giá trị dòng I_B
- Tìm đặc tuyến tương ứng với I_B vừa tính trong họ đặc tuyến I_C , U_{CE} và xác định giao điểm giữa đặc tuyến này với đường đặc tuyến ngõ ra của mạch. Lưu ý là cách làm này không thực hiện được nếu không có họ đặc tuyến I_C , U_{CE} của Transistor, nếu không có thì cách tính gần đúng thực hiện như sau:

So sánh I_B với $I_{BS} = I_{CS}/\beta$ (giá trị β phải biết trước).

- ✓ Nếu $I_B \geq I_{BS}$ thì Transistor làm việc ở chế độ bão hoà tức điểm $Q \equiv S$
- ✓ Nếu $I_B < I_{BS}$ thì Transistor chưa bão hoà, dòng $I_C = \beta \cdot I_B$. Có I_C sẽ tìm được điểm Q.

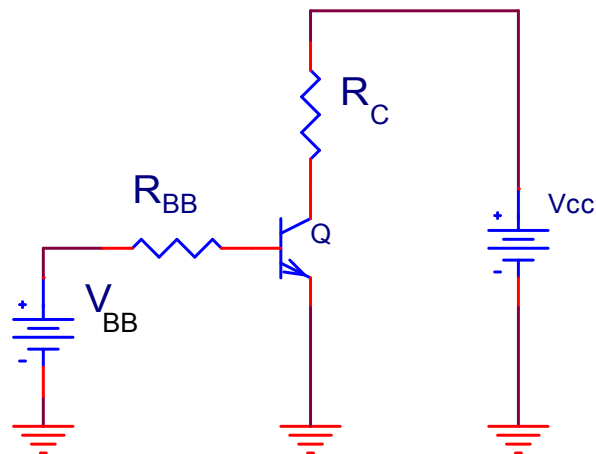
Trước khi tiến hành xác định đường tải DC và điểm làm việc Q, ta xét một số dạng mạch thường gặp đối với Transistor loại N-P-N và ứng dụng của những dạng mạch này.

2.5. **PHÂN CỰC CHO BJT**

2.5.1. **Phân cực dùng 2 nguồn riêng biệt**

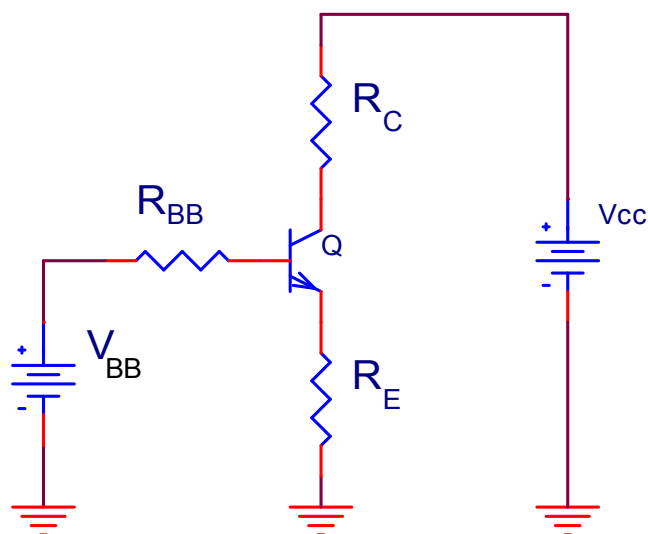
2.5.1.1. Dạng mạch

* Trường hợp không có R_E



Hình 2-10 Phân cực dùng 2 nguồn riêng

* Trường hợp có R_E



Hình 2-11 Phân cực dùng 2 nguồn riêng có R_E

2.5.1.2. Phương trình đường tải DC

* Trường hợp không có R_E

Từ lưới 1: (phương trình ngõ vào)

$$V_{BB} = I_B.R_B + V_{BE}$$

$$\Rightarrow I_B = (V_{BB} - V_{BE})/R_B$$

$$\Rightarrow I_C = \beta I_B$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CC} = I_C.R_C + V_{CE}$$

$$\Rightarrow V_{CE} = V_{CC} - I_C.R_C (*)$$

Phương trình (*) còn gọi là phương trình đường tải DC. Để vẽ đồ thị đường tải DC ta dựa vào phương trình (*) này để tính V_{CEmax} , I_{Cmax} .

* Trường hợp có R_E

Từ lưới 1: (phương trình ngõ vào)

$$V_{BB} = I_B.R_B + V_{BE} + I_E.R_E$$

$$\Rightarrow I_B = \frac{V_{BB} - V_{BE}}{R_B + (\beta + 1)R_E}$$

$$\Rightarrow I_C = \beta I_B$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CC} = I_C.R_C + V_{CE} + I_E.R_E$$

$$(I_C = I_E)$$

$$\Rightarrow V_{CE} = V_{CC} - I_C(R_C + R_E) (*)$$

Phương trình (*) còn gọi là phương trình đường tải DC. Để vẽ đồ thị đường tải DC ta dựa vào phương trình (*) này để tính V_{CEmax} , I_{Cmax} .

2.5.1.3. Ví dụ 1

Cho mạch điện như hình 2-10, $V_{CC} = 12V$, $V_{BB} = 5V$, $\beta = 100$, $R_B = 82K$, $R_C = 1K$. Xác định điểm làm việc Q trên đồ thị.

Giải:

Từ lưới 1: (phương trình ngõ vào)

$$V_{BB} = I_B.R_B + V_{BE}$$

$$\Rightarrow I_B = (V_{BB} - V_{BE})/R_B = (5 - 0,7)/82 = 4,3/82 = 0,052 \text{ (mA)}$$

$$\Rightarrow I_C = \beta I_B = 100 \cdot 0,052 = 5,2 \text{ (mA)}$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CC} = I_C.R_C + V_{CE}$$

$$\Rightarrow V_{CE} = V_{CC} - I_C.R_C = 12 - 5,2 \cdot 1 = 6,8 \text{ (V)}$$

Vẽ đồ thị: từ phương trình (*)

$$V_{CEmax} = V_{CC} = 12 \text{ V (khi } I_C = 0)$$

$$I_{Cmax} = V_{CC}/R_C = 12 \text{ V} / 1 \text{ K} = 12 \text{ (mA)}$$

2.5.1.4. Ví dụ 2

Cho mạch điện như hình 2-11, $V_{CC} = 12 \text{ V}$, $V_{BB} = 5 \text{ V}$, $\beta = 100$, $R_C = 1 \text{ K}$, $R_E = 200$.

Người ta đo điện áp trên $R_E = 1 \text{ V}$.

Xác định R_B .

Xác định điểm làm việc Q trên đồ thị.

Giải:

Xác định R_B

$$\text{Ta có: } V_{R_E} = 1 \text{ V. } \Rightarrow I_E = V_{R_E}/R_E = 1/0,2 = 5 \text{ (mA)}$$

$$\Rightarrow I_B = I_C/\beta = 5/100 = 0,05 \text{ (mA)}$$

Từ lưới 1: (phương trình ngõ vào)

$$V_{BB} = I_B.R_B + V_{BE} + I_E.R_E =$$

$$\Rightarrow R_B = (V_{BB} - V_{BE} - V_{R_E})/I_B = (5 - 0,7 - 1)/0,05 = 3,3/0,05 = 66 \text{ (K}\Omega\text{)}.$$

Xác định điểm làm việc Q trên đồ thị.

$$I_C = I_E = 5 \text{ (mA)}$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CC} = I_C.R_C + V_{CE} + I_E.R_E$$

$$\Rightarrow V_{CE} = V_{CC} - I_C.(R_C + R_E) = 12 - 5(1 + 0,2) = 6(V)$$

$$\text{Vậy } Q(V_{CE}, I_C) = Q(6V, 5mA)$$

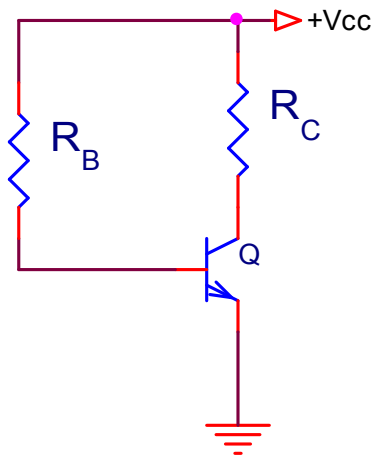
Vẽ đồ thị: từ phương trình ngõ ra

$$V_{CEmax} = V_{CC} = 12V \text{ (khi } I_C = 0)$$

$$I_{Cmax} = V_{CC}/(R_C + R_E) = 12V / (1 + 0,2) = 10(mA)$$

2.5.2. Phân cực cố định

2.5.2.1. Dạng mạch



Hình 2-12 Phân cực cố định

2.5.2.2. Phương trình đường tải DC

Từ lưới 1: (phương trình ngõ vào)

$$V_{CC} = I_B.R_B + V_{BE}$$

$$\Rightarrow I_B = (V_{CC} - V_{BE}) / R_B \Rightarrow I_C = \beta I_B$$

Từ lưới 2: (phương trình ngõ ra)

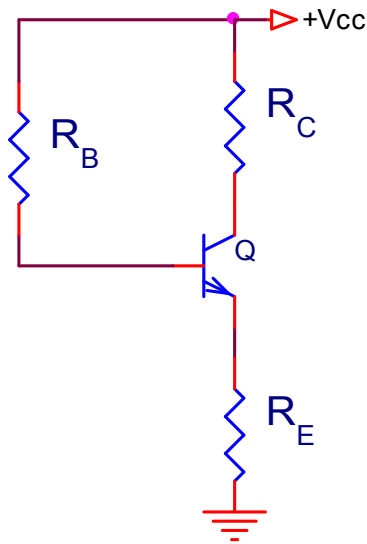
$$V_{CC} = I_C.R_C + V_{CE}$$

$$\Rightarrow V_{CE} = V_{CC} - I_C.R_C (*)$$

Phương trình (*) còn gọi là phương trình đường tải DC. Để vẽ đồ thị đường tải DC ta dựa vào phương trình (*) này để tính V_{CEmax} , I_{Cmax} .

2.5.3. Phân cực hồi tiếp cực phát

2.5.3.1. Dạng mạch



Hình 2-13 Phân cực hồi tiếp cực phát

2.5.3.2. Phương trình đường tải DC

Từ lưới 1: (phương trình ngõ vào)

$$V_{CC} = I_B.R_B + V_{BE} + I_E.R_E$$

$$\Rightarrow I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E}$$

$$\Rightarrow I_C = \beta I_B$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CC} = I_C.R_C + V_{CE} + I_E.R_E$$

$$(I_C = I_E)$$

$$\Rightarrow V_{CE} = V_{CC} - I_C(R_C + R_E) \quad (*)$$

Phương trình (*) còn gọi là phương trình đường tải DC. Để vẽ đồ thị đường tải DC ta dựa vào phương trình (*) này để tính V_{CEmax} , I_{Cmax} .

$$V_{CEmax} = V_{CC} \text{ (khi } I_C = 0)$$

$$I_{Cmax} = V_{CC}/(R_C + R_E) \text{ (khi } V_{CE} = 0)$$

2.5.3.3. Ví dụ

Cho mạch điện như hình 2-13, $V_{CC} = 12V$, $\beta = 100$, $R_C = 1K$, $R_E = 200\Omega$. Người ta đo điện áp $V_{CE} = 5V$.

Xác định R_B .

Vẽ đồ thị và xác định điểm làm việc Q trên đồ thị.

Giải:

Xác định R_B

Ta có: $V_{CE} = 5V$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CE} = V_{CC} - I_C(R_C + R_E) \quad (*)$$

$$\Rightarrow I_C = (V_{CC} - V_{CE}) / (R_C + R_E) = (12 - 5) / (1 + 0,2) = 5,83 \text{ (mA)}$$

$$\Rightarrow I_B = I_C / \beta = 5,83 / 100 = 0,0583 \text{ (mA)}$$

Từ lưới 1: (phương trình ngõ vào)

$$V_{CC} = I_B.R_B + V_{BE} + I_E.R_E$$

$$\Rightarrow R_B = (V_{CC} - V_{BE} - I_E.R_E) / I_B = (12 - 0,7 - 5,83.0,2) / 0,0583 = 10,134 / 0,0583 = 173,825(K\Omega).$$

Xác định điểm làm việc Q trên đồ thị.

$$I_C = I_E = 5,83 \text{ (mA)}$$

$$V_{CE} = 5V.$$

$$\text{Vậy } Q(V_{CE}, I_C) = Q(5V, 5,83mA)$$

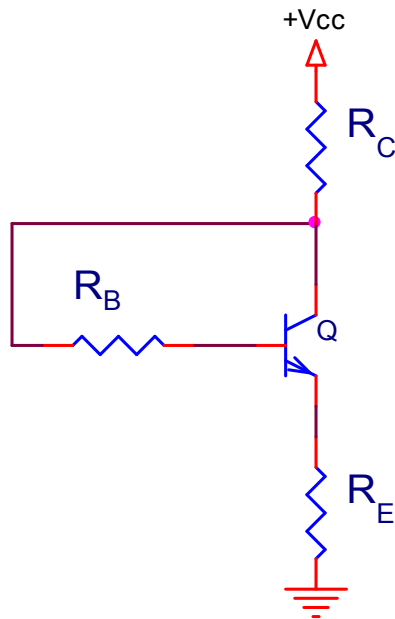
Vẽ đồ thị: từ phương trình ngõ ra

$$V_{CEmax} = V_{CC} = 12V \text{ (khi } I_C = 0)$$

$$I_{Cmax} = V_{CC} / (R_C + R_E) = 12V / (1 + 0,2) = 10(mA)$$

2.5.4. Phân cực hồi tiếp cực thu

2.5.4.1. Dạng mạch



Hình 2-14 Phân cực hồi tiếp cực thu

2.5.4.2. Phương trình đường tải DC

Từ lưới 1: (phương trình ngõ vào)

$$V_{CC} = I_E.R_C + I_B.R_B + V_{BE} + I_E.R_E$$

$$\Rightarrow I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)(R_C + R_E)}$$

$$\Rightarrow I_E = (\beta + 1)I_B$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CC} = I_E.R_C + V_{CE} + I_E.R_E$$

$$(I_C = I_E)$$

$$\Rightarrow V_{CE} = V_{CC} - I_C(R_C + R_E) (*)$$

Phương trình (*) còn gọi là phương trình đường tải DC. Để vẽ đồ thị đường tải DC ta dựa vào phương trình (*) này để tính V_{CEmax} , I_{Cmax} .

$$V_{CEmax} = V_{CC} \text{ (khi } I_C = 0)$$

$$I_{C_{\max}} = V_{CC}/(R_C + R_E) \text{ (khi } V_{CE} = 0)$$

2.5.4.3. Ví dụ

Cho mạch điện như hình 2-14, $V_{CC} = 12V$, $\beta = 100$, $R_C = 1K$, $R_E = 200\Omega$. Người ta đo điện thế $V_C = 7V$.

Xác định R_B .

Vẽ đồ thị và xác định điểm làm việc Q trên đồ thị.

Giải:

Xác định R_B

$$\text{Ta có: } V_C = 7V = V_{CE} + V_{R_E}$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{R_C} = V_{CC} - V_C = 12 - 7 = 5V$$

$$\Rightarrow I_C = V_{R_C}/R_C = 5/1 = 5 \text{ (mA)}$$

$$\Rightarrow I_E = I_C = 5 \text{ (mA)}$$

$$\Rightarrow I_B = I_C/\beta = 5/100 = 0,05 \text{ (mA)}$$

Từ lưới 1: (phương trình ngõ vào)

$$V_{CC} = I_E.R_C + I_B.R_B + V_{BE} + I_E.R_E$$

$$\Rightarrow R_B = (V_{CC} - V_{BE} - I_E.R_C - I_E.R_E)/I_B = (12 - 0,7 - 5.1 - 5.0,2)/0,05 = 5,3/0,05 = 106(K\Omega).$$

Xác định điểm làm việc Q trên đồ thị.

$$I_C = I_E = 5,83 \text{ (mA)}$$

$$V_{CE} = 5V.$$

$$\text{Vậy } Q(V_{CE}, I_C) = Q(5V, 5,83mA)$$

Vẽ đồ thị: từ phương trình ngõ ra

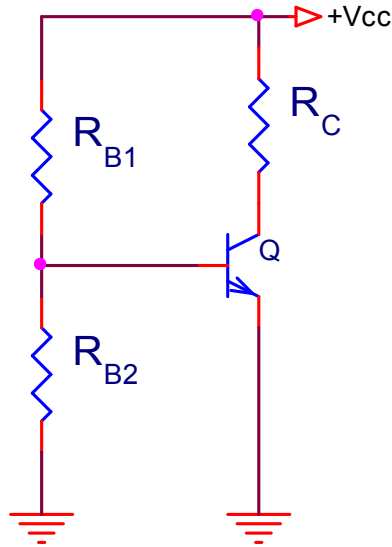
$$V_{CE_{\max}} = V_{CC} = 12V \text{ (khi } I_C = 0)$$

$$I_{C_{\max}} = V_{CC}/(R_C + R_E) = 12V/(1 + 0,2) = 10 \text{ (mA)}$$

2.5.5. Phân cực dùng cầu phân áp

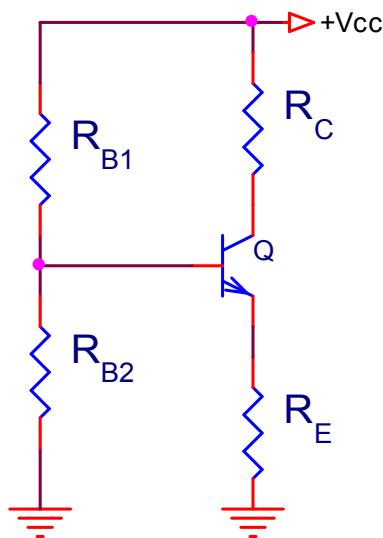
2.5.5.1. Dạng mạch

* Trường hợp không có R_E



Hình 2-15 Phân cực dùng cầu phân áp

* Trường hợp có R_E



Hình 2-16 Phân cực dùng cầu phân áp có R_E

2.5.5.2. Phương trình đường tải DC

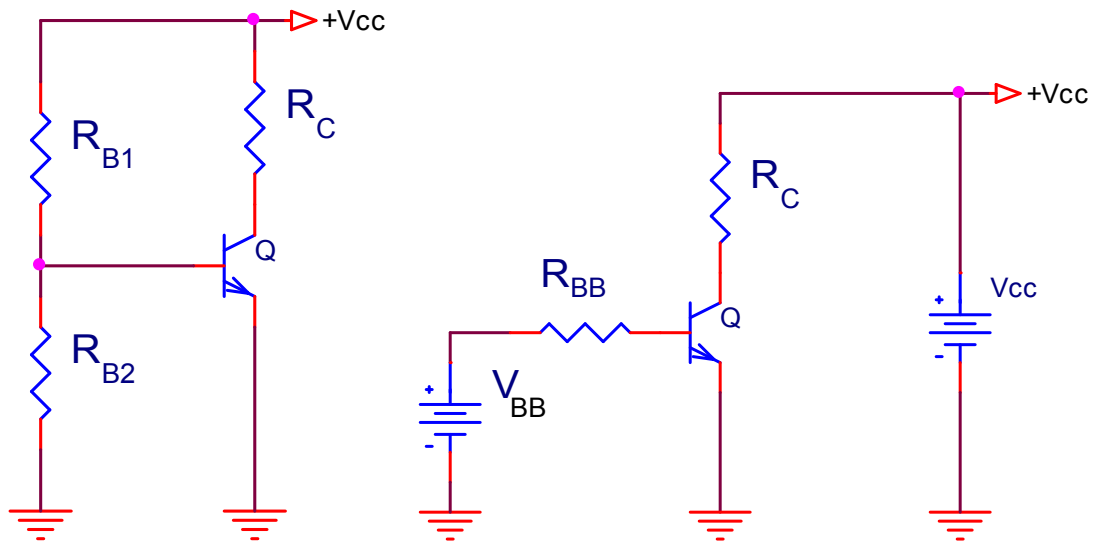
Trong một số trường hợp, việc tính toán gặp nhiều khó khăn. Để đơn giản, ta sử dụng định lý Thevenin - Norton đưa về mạch tương đương dùng 2 nguồn riêng. Khi đó:

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC}$$

$$R_{BB} = \frac{R_{B1} \cdot R_{B2}}{R_{B1} + R_{B2}}$$

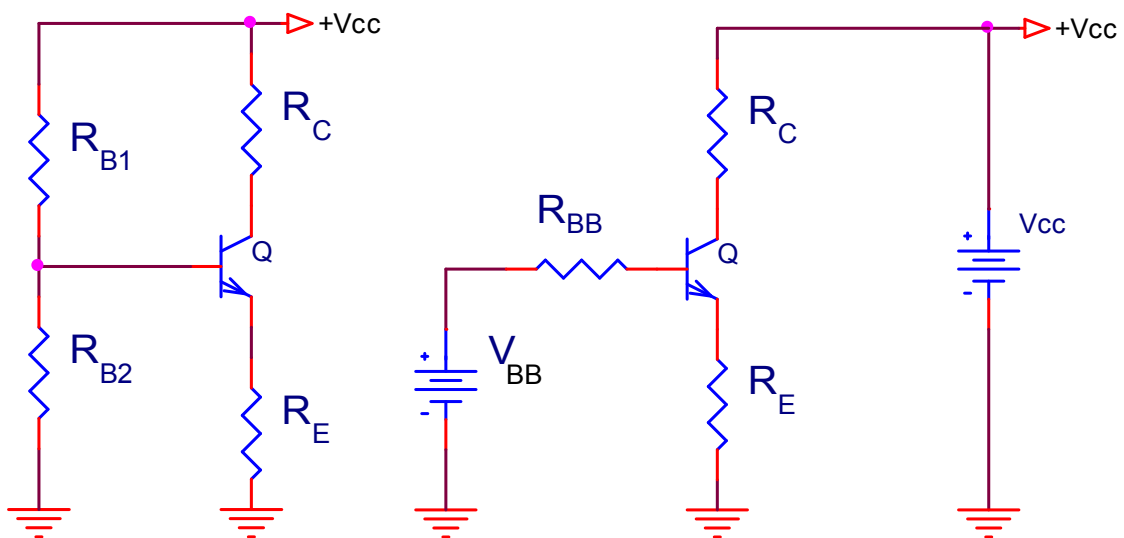
Áp dụng mạch 2 nguồn riêng để giải bài toán.

* Trường hợp không có R_E



Hình 2-17 Mạch tương đương 2 nguồn riêng

* Trường hợp có R_E



Hình 2-18 Mạch tương đương 2 nguồn riêng có R_E

2.5.5.3. Ví dụ

Cho mạch điện như hình 2-16, $V_{CC} = 12V$, $\beta = 100$, $R_{B1} = 47K$, $R_{B2} = 15K$, $R_C = 1K$, $R_E = 200\Omega$.

Vẽ đồ thị và xác định điểm làm việc Q trên đồ thị.

Giải:

Xác định điểm làm việc Q trên đồ thị.

Ta có:

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} = 15.12/(47 + 15) = 2,9V$$

$$R_{BB} = \frac{R_{B1} \cdot R_{B2}}{R_{B1} + R_{B2}} = 47.15/(47 + 15) = 11,37 K\Omega$$

$$V_{BB} = I_B \cdot R_{BB} + V_{BE} + I_E \cdot R_E$$

$$\Rightarrow I_B = \frac{V_{BB} - V_{BE}}{R_{BB} + (\beta + 1)R_E} = (2,9 - 0,7)/(11,37 + 101.0,2) = 2,2/31,57 = 0,07 \text{ mA}$$

$$\Rightarrow I_C = \beta I_B = 100.0,07 = 7 \text{ (mA)}$$

Từ lưới 2: (phương trình ngõ ra)

$$V_{CE} = V_{CC} - I_C(R_C + R_E) = 12 - 7(1 + 0,2) = 3,6 \text{ V}$$

$$\text{Vậy } Q(V_{CE}, I_C) = Q(3,6V, 7 \text{ mA})$$

Vẽ đồ thị: từ phương trình ngõ ra

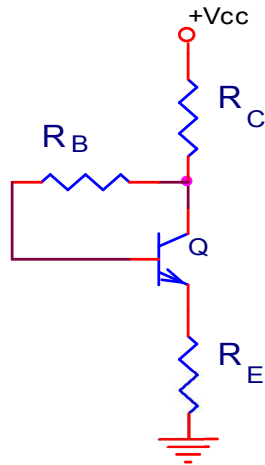
$$V_{CEmax} = V_{CC} = 12V \text{ (khi } I_C = 0)$$

$$I_{Cmax} = V_{CC}/(R_C + R_E) = 12V/(1 + 0,2) = 10(mA)$$

2.6. BÀI TẬP

2.6.1. Bài tập 1

Cho mạch như sau:

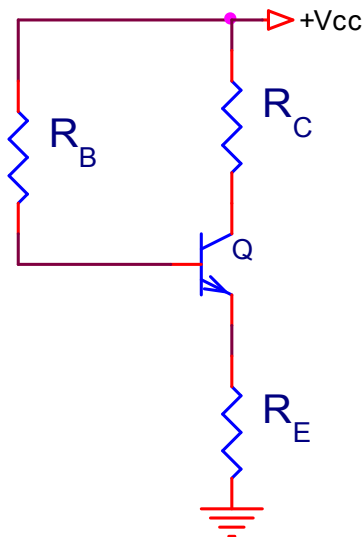


Với $R_B = 330\text{K}\Omega$, $R_C = 1,2\text{K}\Omega$, $R_E = 220\Omega$, $\beta = 100$, $V_{CC} = 12\text{V}$, transistor loại Si ($I_C \approx I_E$).

- Tính điện áp VCE
- Vẽ đồ thị và xác định điểm làm việc Q trên đồ thị

2.6.2. Bài tập 2

Cho mạch phân cực BJT như hình

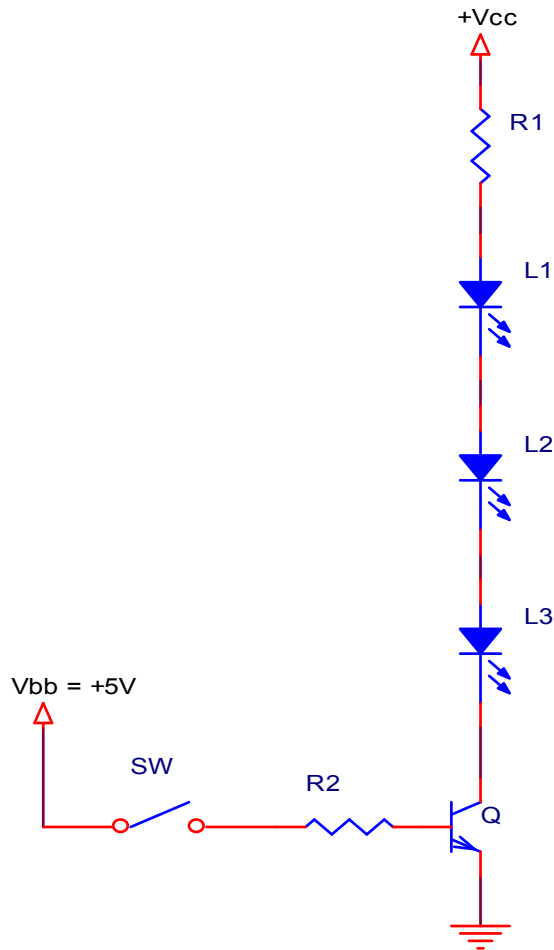


Với $\beta = 100$, $V_{CC} = 12\text{V}$, $R_C = 1\text{K}\Omega$; $R_E = 200\Omega$.

- Người ta đo $V_{R_C} = 4\text{V}$. Xác định R_B
- Vẽ đường tải DC và xác định điểm làm việc Q trên đồ thị.
- Giả sử hở mạch điện trở R_E , xác định điểm làm việc Q

2.6.3. Bài tập 3

Cho mạch như sau



$V_{cc} = 12V$. Mỗi đèn LED sẽ đủ sáng khi dòng qua nó khoảng $20mA$ và điện áp V_{AK} khi đó khoảng $1,8V$.

- Đem nhóm LED trên mắc vào cực C của Transistor như hình vẽ. Giả sử dòng qua mỗi LED là $20mA$, xác định dòng I_C của Transistor.
- Giả sử Transistor bão hoà ($V_{CES} = 0,2V$) khi điện áp điều khiển ở mức cao ($5V$). Xác định R_C .
- Với R_C xác định ở câu c). Xác định R_B để Transistor bão hoà khi áp điều khiển ở mức cao ($5V$). Biết Q_{sat} có $\beta = 50$.

Đáp án:

a) $R_{LED} = 90\Omega$. $R_{NH} = 270\Omega$.

b) $I_C = 20mA$.

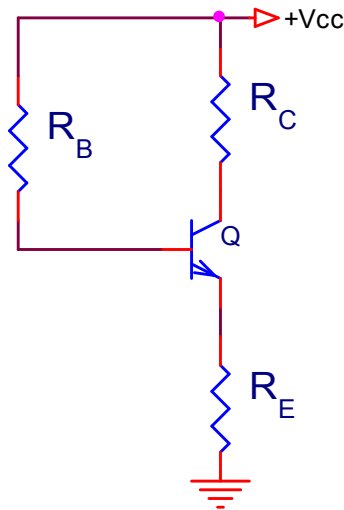
c) $R_C = 320\Omega$.

d) $R_B \leq 10,75K\Omega$.

2.6.4. Bài tập 4

Cho mạch phân cực Transistor bằng cách định dòng I_B như hình vẽ.

Với $V_{cc} = 12V$; $\beta = 45$; $R_B = 220K\Omega$; $R_C = 2,2K\Omega$; $R_E = 470\Omega$;



Vẽ đường tải DC và xác định điểm tĩnh Q của Transistor.

Đáp án: Q(6,4V; 2,1mA)

2.6.5. Bài tập 5

Thiết kế mạch điều khiển tải gồm 8 đèn LED ($V_{led} = 2V/20mA$) dùng BJT (có $\beta_{sat} = 50$). Với nguồn cho tải là 12V, nguồn điều khiển để đóng ngắt tải là 5V.

a) Vẽ mạch nguyên lý.

b) Tính toán và chọn các đại lượng có trong mạch thiết kế trên.

2.6.6. Bài tập 6

Thiết kế mạch điều khiển tải gồm 14 đèn LED ($V_{led} = 2V/20mA$) dùng BJT (có $\beta_{sat} = 50$) có nguồn điều khiển để đóng ngắt tải là 5V theo yêu cầu sau:

Khi chưa có tín hiệu điều khiển, các Led sáng với dòng 5mA.

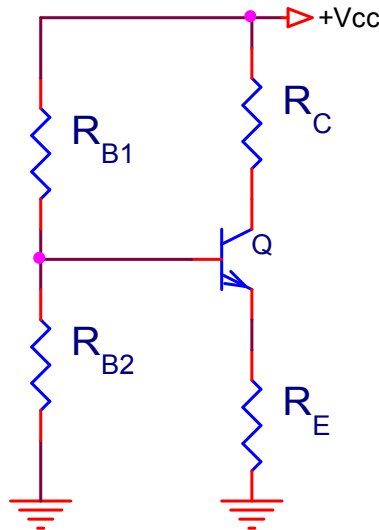
Khi có tín hiệu điều khiển, các Led sáng với dòng 15mA.

c) Vẽ mạch nguyên lý.

d) Tính toán và chọn các đại lượng có trong mạch thiết kế trên.

2.6.7. Bài tập 7

Cho mạch như hình vẽ



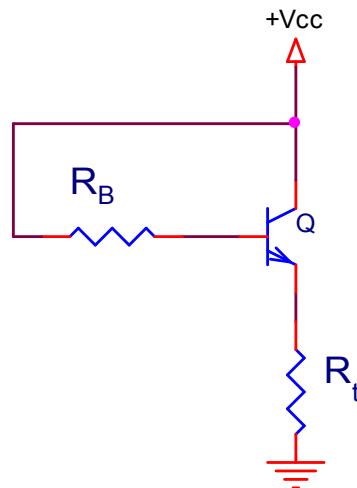
Với $V_{cc} = 12V$; $\beta = 100$; $R_{B2} = 12K\Omega$; $R_C = 1K\Omega$; $R_E = 200\Omega$.

- Người ta đo $V_C = 8V$. Xác định R_{B1}
- Vẽ đường tải DC và xác định điểm làm việc Q trên đồ thị.
- Giả sử hở mạch điện trở R_{B2} , khi đó điểm làm việc Q dịch chuyển như thế nào trên đồ thị?

2.6.8. Bài tập 8

Cho mạch như hình vẽ sau

Điện trở tương đương của tải có giá trị nhỏ nhất là $R_{tmin} = 10\Omega$. Cho $V_{cc} = 30V$, $\beta = 30$



- Xác định R_B sao cho khi $R_t = R_{tmin} = 10\Omega$ thì $V_E = 28V$.

b) Chứng minh rằng với R_B cố định, nếu R_t tăng thì V_E giảm.

Đáp án:

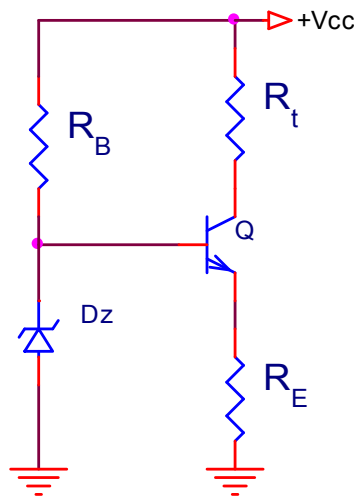
a) $R_B \approx 15\Omega$.

b) Gợi ý: Thiết lập công thức tính I_t theo V_{cc} , V_γ , R_B và R_L . Dựa vào công thức này để biện luận.

2.6.9. Bài tập 9

Cho mạch nguồn dòng như hình vẽ sau:

$V_{cc} = 12V$; $\beta = 100$; $D_Z = 6,8V$; $R_B = 1K\Omega$; $R_E = 1K\Omega$.



a) Chứng minh rằng dòng I_t không phụ thuộc vào tải R_t .

b) Xác định I_B , I_t , I_E , I_{RB} , I_Z và công suất tiêu tán trên Diode Zener.

Đáp án

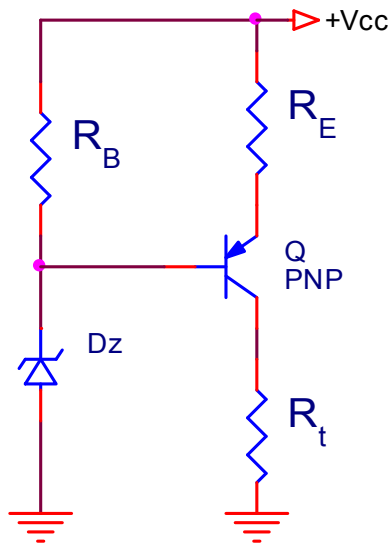
a) $I_t = \beta(V_Z - V_\gamma)/[(\beta + 1).R_E]$

b) $I_B = 0,0604mA$; $I_t = 6,04mA$; $I_E = 6,1mA$; $I_{RB} = 5,2mA$; $I_Z = 5,1396mA$; $P_Z = 34,95mW$.

2.6.10. Bài tập 10

Với mạch nguồn dòng như hình vẽ sau:

$V_{cc} = 12V$; $\beta = 100$; $D_Z = 6,8V$; $R_B = 1K\Omega$; $R_E = 1K\Omega$.



- Chứng minh rằng dòng I_t không phụ thuộc vào tải R_t .
- Xác định I_B , I_t , I_E , I_{RB} , I_Z và công suất tiêu tán trên Diode Zener.

Đáp án

- $I_E = \beta(V_{CC} - V_Z - V_\gamma)/[(\beta + 1).R_E]$
- $I_B = 0,0445\text{mA}$; $I_t = 4,45\text{mA}$; $I_E = 4,49\text{mA}$; $I_{RB} = 5,2\text{mA}$; $I_Z = 5,2445\text{mA}$; $P_Z = 35,66\text{mW}$.

2.6.11. Bài tập 11

Thiết kế mạch bảo vệ quá áp +10% điện áp ngõ vào DC

- Vẽ mạch nguyên lý.
- Tính toán và chọn các đại lượng có trong mạch.

2.6.12. Bài tập 12

Thiết kế mạch bảo vệ quá áp +10% điện áp ngõ vào AC

- Vẽ mạch nguyên lý.
- Tính toán và chọn các đại lượng có trong mạch.

2.6.13. Bài tập 13

Thiết kế mạch bảo vệ quá/thiếu áp $\pm 10\%$ điện áp ngõ vào AC của lưới điện 220V/50Hz

- Vẽ mạch nguyên lý.
- Tính toán và chọn các đại lượng có trong mạch.

Chương 3: KHUẾCH ĐẠI TÍN HIỆU NHỎ DÙNG BJT

MỤC TIÊU CỦA CHƯƠNG

Trong chương này, chúng ta khảo sát sơ đồ khuếch đại tín hiệu nhỏ dùng BJT, xây dựng mô hình BJT tín hiệu nhỏ thông số h (hybrid). Ngoài ra, cách thành lập phương trình đường tải AC (Alternating Current Load line) cũng được trình bày trong chương này.

Chương này còn cung cấp kiến thức về các dạng mạch khuếch đại khác cũng như cách ghép các tầng khuếch đại với nhau.

3.1. SƠ ĐỒ KHUẾCH ĐẠI TÍN HIỆU NHỎ DÙNG BJT

3.1.1. Các chỉ tiêu của tầng khuếch đại

3.1.1.1. Độ lợi điện áp

$$A_v = v_{out}/v_{in}$$

3.1.1.2. Độ lợi dòng điện

$$A_i = i_{out}/i_{in}$$

3.1.1.3. Tổng trở ngõ vào:

Được xác định dựa vào định luật Ohm

$$Z_i = \frac{v_{in}}{i_{in}}$$

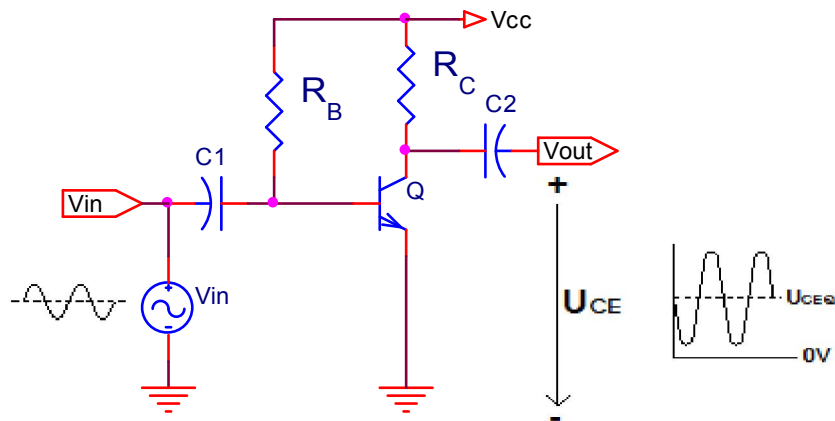
3.1.1.4. Tổng trở ngõ ra

Được xác định khi tín hiệu vào $v_i = 0$, khi đó $i_{in} = i_b = 0$ nên có thể xem là hở mạch nguồn dòng. Tổng quát:

$$Z_o = \frac{v_o}{i_o}$$

3.2. TÀNG KHUẾCH ĐẠI E CHUNG (CE)

3.2.1. Dạng mạch



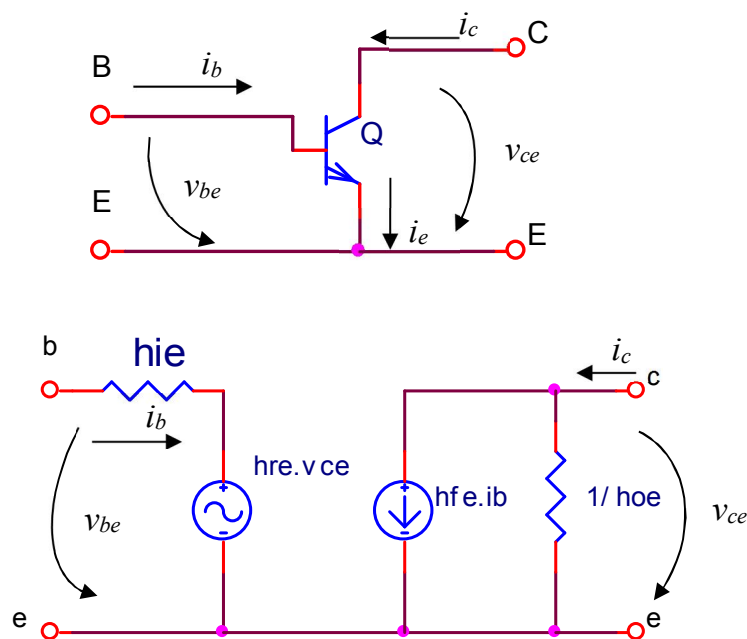
Hình 3-1 Mạch khuếch đại CE

3.2.2. Mô hình mạch khuếch đại CE thông số h (hybrid)

Phương trình của mạch CE:

$$v_{be} = h_{ie}i_b + h_{re}v_{ce}.$$

$$i_c = h_{fe}i_b + h_{oe}v_{ce}.$$



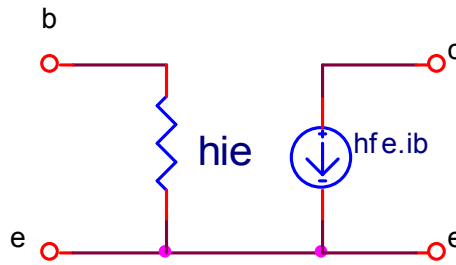
Hình 3-2 Mô hình mạch khuếch đại CE thông số h

Trong đó:

$$h_{ie} = \left. \frac{v_{be}}{i_b} \right|_{v_{ce}=0} \quad h_{re} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b=0}$$

$$h_{fe} = \left. \frac{i_c}{i_b} \right|_{v_{ce}=0} \quad h_{oe} = \left. \frac{i_c}{v_{ce}} \right|_{i_b=0}$$

Các thông số này được xác định dựa vào đồ thị. Trong tính toán, một cách gần đúng, các thông số này được tính như sau:



Hình 3-3 Mô hình mạch khuếch đại CE thông số h đơn giản

$$h_{ie} = \left. \frac{v_{be}}{i_b} \right|_{v_{ce}=0} = \beta \frac{26mV}{I_{EQ}} = \beta r_e \text{ với } r_e = \frac{26mV}{I_{EQ}}$$

$$h_{re} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b=0} \cong 0 \quad h_{fe} = \left. \frac{i_c}{i_b} \right|_{v_{ce}=0} = \frac{\partial i_c}{\partial i_b} = \beta \quad h_{oe} = \left. \frac{i_c}{v_{ce}} \right|_{i_b=0} \cong 0$$

3.2.3. Thông số của mạch khuếch đại CE

- Tín hiệu vào và tín hiệu ra lệch pha 180°.
- Mạch khuếch đại tín hiệu điện áp và dòng điện, tức:

$$A_v = v_{out}/v_{in} = i_c \cdot Z_{out}/i_b \cdot Z_{in} > 1$$

$$A_i = i_{out}/i_{in} = \beta > 1$$

- Tổng trở ngõ vào (được xác định dựa vào định luật Ohm):

$$Z_{in} = R_B // h_{ie}.$$

- Tổng trở ngõ ra:

$$Z_0 = \left. \frac{v_0}{i_0} \right|_{v_{in}=0}$$

$$Z_{out} = R_c$$

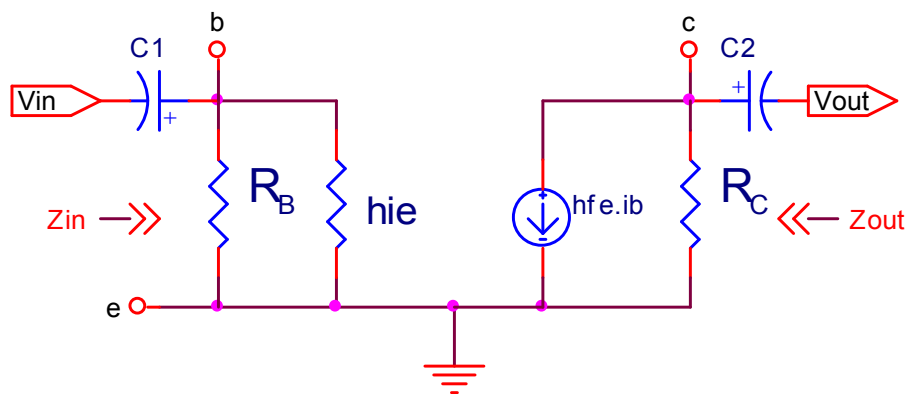
3.2.4. Ví dụ:

Cho mạch như hình 3-1: Với $R_B = 560k$, $R_C = 1k$, $\beta = 100$, $V_{cc} = 12V$.

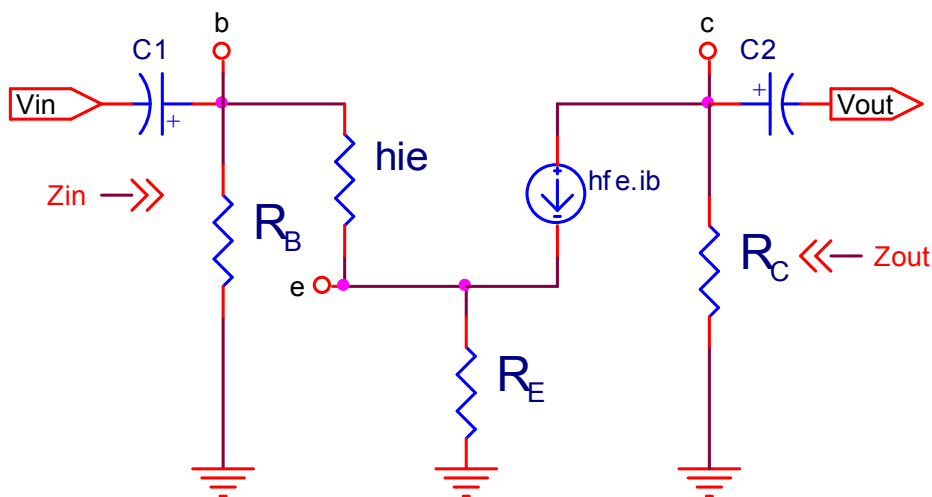
Xác định điểm làm việc Q trên đồ thị đường tải DC. Xác định A_v , A_i , Z_o , Z_{in}

Giải:

Sơ đồ tương đương thông số h của mạch (hình 3-4 trong trường hợp không có R_E hay có tụ CE mắc song song R_E và hình 3-5 trong trường hợp có R_E)



Hình 3-4 Sơ đồ tương đương không R_E



Hình 3-5 Sơ đồ tương đương có R_E

Trong trường hợp không có R_E hay có tụ CE mắc song song R_E

- Tổng trở ngõ vào (được xác định dựa vào định luật Ohm):

$$Z_{in} = R_B // h_{ie}.$$

- Tổng trở ngõ ra:

$$Z_0 = \left. \frac{v_0}{i_0} \right|_{v_i=0} = R_C$$

$$- A_V = \frac{v_0}{v_{in}} = \frac{i_0 Z_0}{i_i Z_{in}} = \frac{-i_c R_C}{i_b h_{ie}} = -\frac{\beta R_C}{h_{ie}}$$

$$- A_i = \frac{i_0}{i_{in}} = -\frac{v_0 / Z_0}{v_{in} / Z_{in}} = -A_V \frac{Z_{in}}{Z_0}$$

Trong trường hợp có R_E

- Tổng trở ngõ vào (được xác định dựa vào định luật Ohm):

$$Z_{in} = R_B // (h_{ie} + \beta R_E)$$

- Tổng trở ngõ ra:

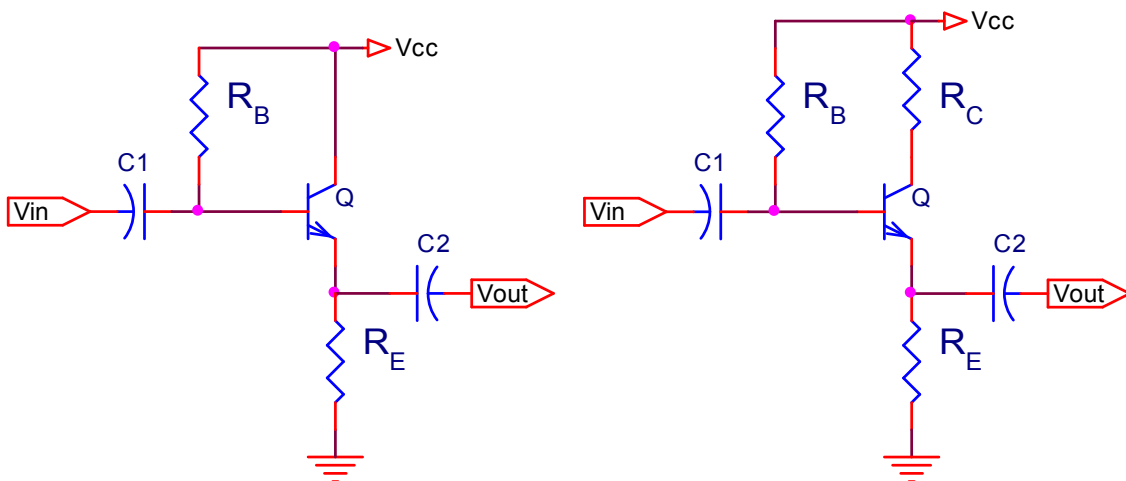
$$Z_0 = \left. \frac{v_0}{i_0} \right|_{v_i=0} = R_C$$

$$- A_V = \frac{v_0}{v_{in}} = \frac{i_0 Z_0}{i_i Z_{in}} = \frac{-i_c R_C}{i_b (h_{ie} + \beta R_E)} = -\frac{\beta R_C}{(h_{ie} + \beta R_E)}$$

$$- A_i = \frac{i_0}{i_{in}} = -\frac{v_0 / Z_0}{v_{in} / Z_{in}} = -A_V \frac{Z_{in}}{Z_0}$$

3.3. TÀNG KHUẾCH ĐẠI C CHUNG (CC)

3.3.1. Dạng mạch



*Hình 3-6 Mạch khuếch đại CC***3.3.2. Mô hình mạch khuếch đại CC thông số h (hybrid)**

Vì mạch CC của BJT ít được sử dụng, nên ở đây không xây dựng mô hình. Mô hình của mạch CC dựa vào mô hình CE.

Phương trình của mạch CC:

$$v_{bc} = h_{ic}i_b + h_{rc}v_{ec}.$$

$$i_e = h_{fc}i_b + h_{oc}v_{ec}.$$

Trong đó:

$$h_{ic} = \left. \frac{v_{bc}}{i_b} \right|_{v_{ec}=0}; \quad h_{re} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b=0}$$

$$h_{fc} = \left. \frac{i_e}{i_b} \right|_{v_{ec}=0}; \quad h_{oc} = \left. \frac{i_c}{v_{ec}} \right|_{i_b=0}$$

3.3.3. Thông số của mạch khuếch đại CC

- Tín hiệu vào và tín hiệu ra cùng pha.
- Mạch khuếch đại tín hiệu dòng điện, tức: $A_i > 1$
- Mạch không khuếch đại tín hiệu điện áp, tức: $A_v \cong 1$
- Tổng trở ngõ vào:
- Tổng trở ngõ ra: $Z_{out} = R_E // r_e$

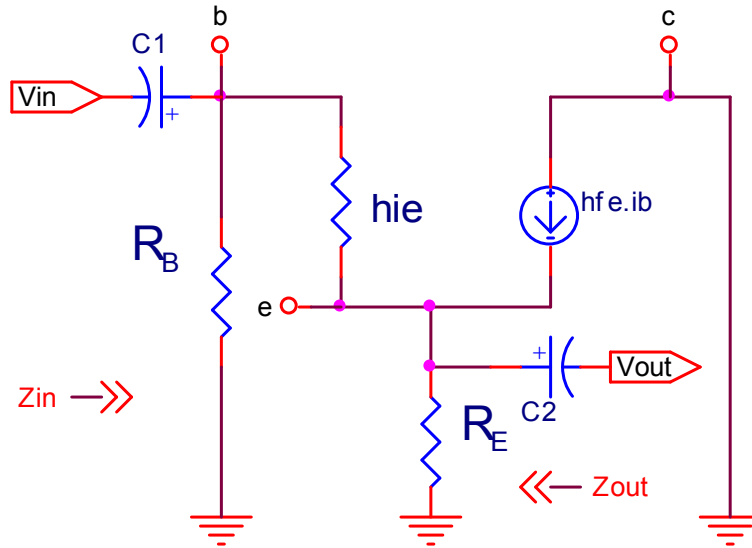
3.3.4. Ví dụ:

Cho mạch như hình 3-6b: Với $R_B = 330k$, $R_C = 1.2k$, $R_E = 300$, $\beta = 120$, $V_{cc} = 12V$.

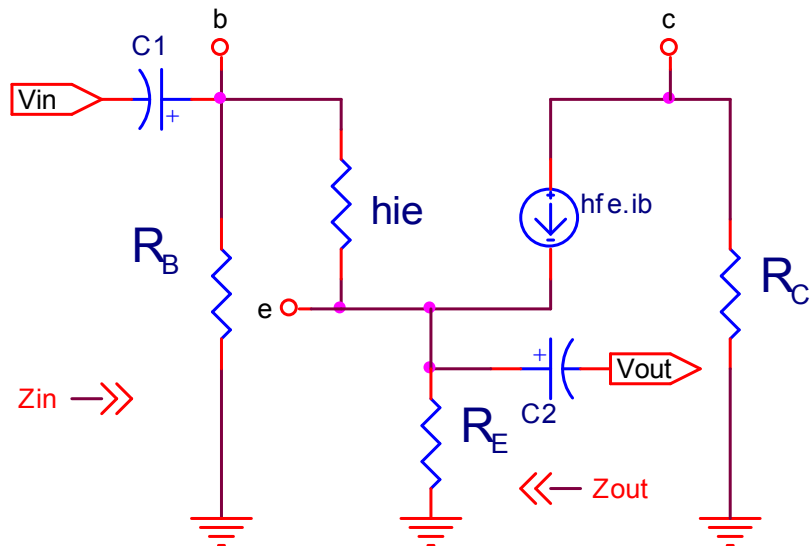
- Xác định điểm làm việc Q trên đồ thị đường tải DC.
- Xác định A_v , A_i , Z_o , Z_i

Giải:

Sơ đồ tương đương thông số h của mạch (hình 3-7 trong trường hợp không có R_C và hình 3-8 trong trường hợp có R_C)



Hình 3-7 Sơ đồ tương đương mạch CC không có R_C



Hình 3-8 Sơ đồ tương đương mạch CC có R_C

Tổng trở ngõ vào (được xác định dựa vào định luật Ohm):

$$Z_{in} = R_B // (h_{ie} + \beta R_E)$$

- Tổng trở ngõ ra:

$$Z_{out} = \left. \frac{V_0}{I_0} \right|_{V_i=0} = R_E // \frac{h_{ie}}{\beta + 1}$$

$$- A_V = \frac{v_0}{v_{in}} = \frac{i_0 Z_0}{i_{in} Z_{in}} = \frac{(\beta + 1) i_b R_E}{i_b h_{ie} + (\beta + 1) i_b R_E} = \frac{(\beta + 1) R_E}{h_{ie} + (\beta + 1) R_E} \approx 1$$

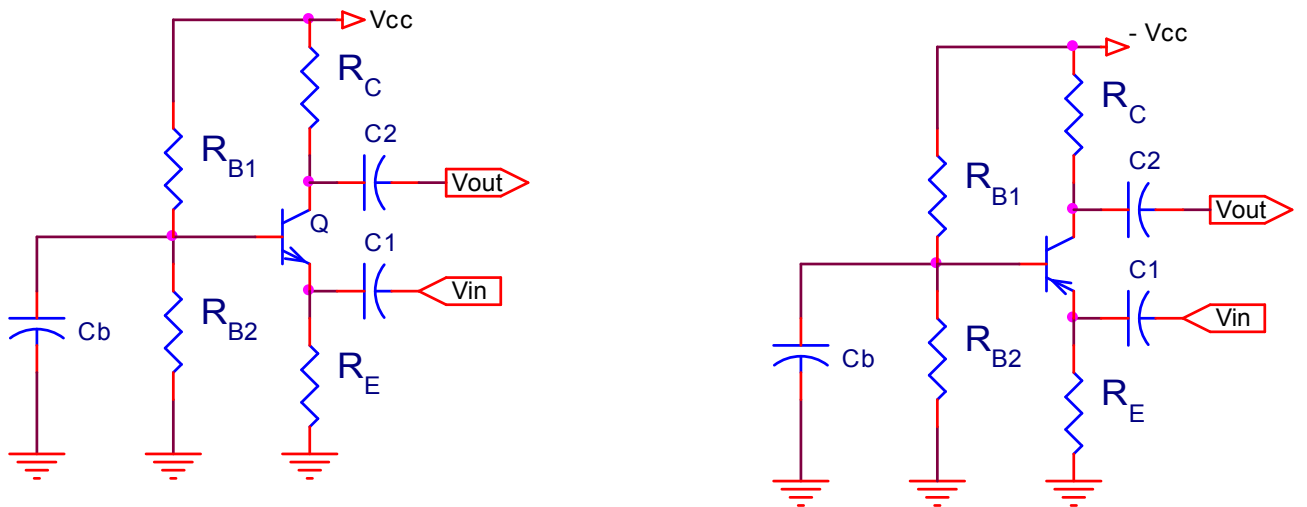
$$- A_i = \frac{i_0}{i_{in}} = \frac{i_0 i_b}{i_b i_{in}} = (\beta + 1) \frac{R_B}{R_B + [h_{ie} + (\beta + 1) R_E]}, \text{ do:}$$

$$i_b = \frac{R_B}{R_B + [h_{ie} + (\beta + 1) R_E]} i_{in}$$

$$i_0 = i_e = (\beta + 1) i_b$$

3.4. TÀNG KHUẾCH ĐẠI B CHUNG (CB)

3.4.1. Dạng mạch



Hình 3-9 Mạch khuếch đại CB

3.4.2. Mô hình mạch khuếch đại CB thông số h (hybrid)

Phương trình của mạch CB:

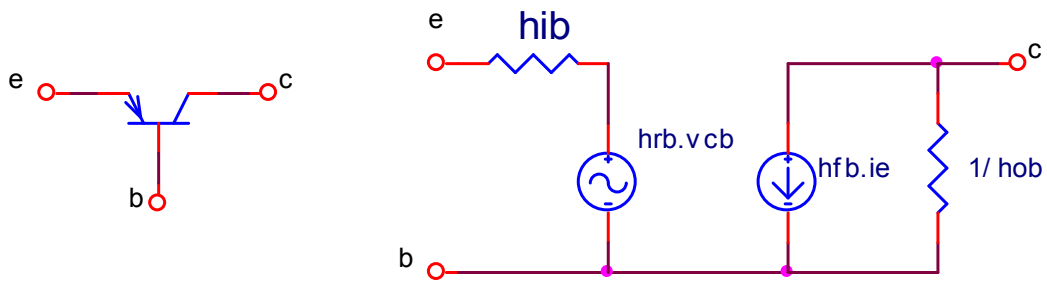
$$v_{eb} = h_{ib} i_e + h_{rb} v_{cb}.$$

$$i_c = h_{fb} i_e + h_{ob} v_{cb}.$$

Trong đó:

$$h_{ib} = \left. \frac{v_{eb}}{i_e} \right|_{v_{cb}=0} ; h_{rb} = \left. \frac{v_{eb}}{v_{cb}} \right|_{i_e=0}$$

$$h_{fb} = \left. \frac{i_c}{i_e} \right|_{v_{cb}=0} ; h_{ob} = \left. \frac{i_c}{v_{cb}} \right|_{i_e=0}$$



Hình 3-10 Mô hình mạch khuếch đại CB thông số h

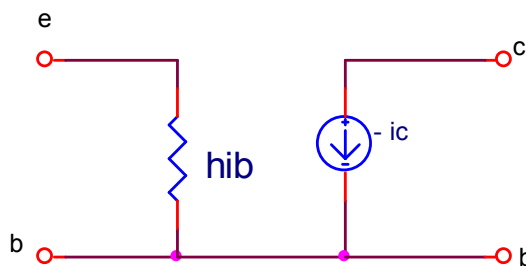
Bảng chuyển đổi thông số giữa các dạng mạch CB và CE cùng BJT

$$h_{ib} = \frac{h_{ie}}{1 + h_{fe}} \cong r_e \text{ với } r_e = \frac{26mV}{I_{EQ}}$$

$$h_{rb} = \frac{h_{ie} \cdot h_{oe}}{1 + h_{fe}} - h_{re} \cong 0$$

$$h_{fb} = -\frac{h_{fe}}{1 + h_{fe}} = -\alpha \cong -1$$

$$h_{ob} = \frac{h_{oe}}{1 + h_{fe}} \cong 0$$



Hình 3-11 Mô hình mạch khuếch đại CB thông số h đơn giản

Thông thường, transistor loại PNP được sử dụng trong mạch khuếch đại mắc CB.

3.4.3. Thông số của mạch khuếch đại CB

- Tín hiệu vào và tín hiệu ra cùng pha .
- Mạch không khuếch đại tín hiệu dòng điện, tức: $A_i \cong 1$
- Mạch khuếch đại tín hiệu điện áp, tức: $A_v = v_{out}/v_{in} = i_e \cdot Z_{out}/i_c \cdot Z_{in} > 1$
- Tổng trở ngõ vào: $Z_{in} = R_E // h_{ib}$
- Tổng trở ngõ ra: $Z_{out} = R_C$

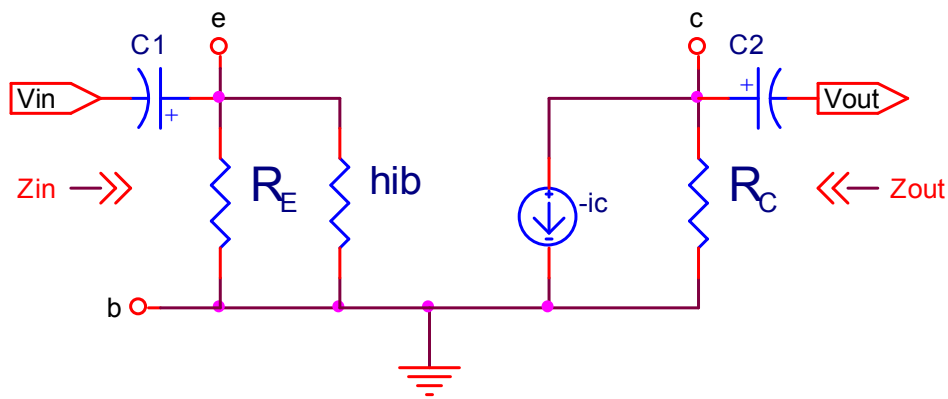
3.4.4. Ví dụ

Cho mạch như hình 3-9b: Với $R_{B1} = 47k$, $R_{B2} = 10k$, $R_C = 1k$, $R_E = 200$, $\beta = 100$, $V_{cc} = 12V$.

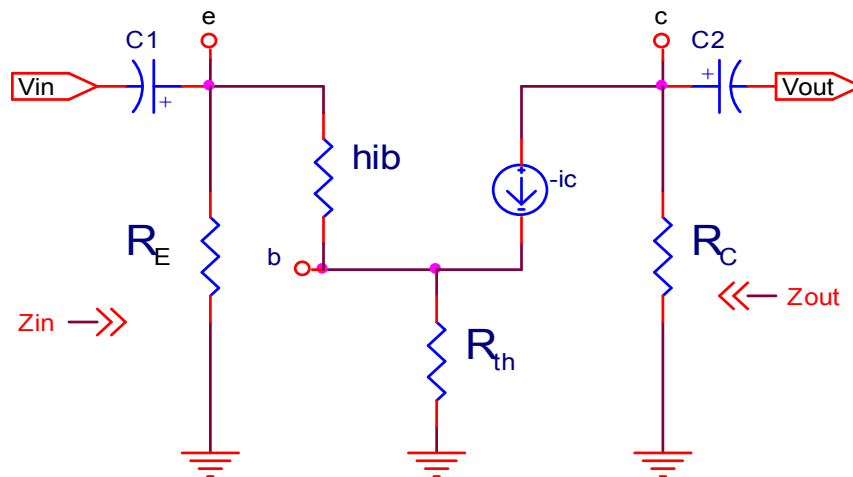
Vẽ đồ thị đường tải DC và AC. Xác định A_v , A_i , Z_o , Z_i

Giải:

Sơ đồ tương đương thông số h (hình 3-12 có tụ C_b , hình 3-13 không có tụ C_b)



Hình 3-12 Sơ đồ tương đương mạch CB có C_b



Hình 3-13 Sơ đồ tương đương mạch CB không có C_b

Các thông số A_v , A_i , Z_{in} , Z_o tính tương tự như các trường hợp trên.

3.5. ĐƯỜNG TẢI AC

3.5.1. Khái niệm

Khi Transistor làm việc, ngoài nguồn điện một chiều (DC) ảnh hưởng đến điểm làm việc thì BJT còn chịu ảnh hưởng bởi nguồn xoay chiều do tín hiệu cần khuếch đại. Tín hiệu này làm điểm làm việc Q không còn ổn định như lúc chưa có nó. Sự dịch chuyển điểm Q này làm cho tín hiệu khuếch đại có thể bị xén. Điểm Q lúc này nằm trên cả 2 đường tải: Một đường do tín hiệu 1 chiều (DC) và một đường do tín hiệu xoay chiều (AC) tạo nên, hai đường tải này cắt nhau tại điểm làm việc Q.

Tương tự như phân tích tín hiệu một chiều, khi cấp tín hiệu xoay chiều thì các chân BJT chịu đồng thời về điện áp và dòng điện của cả 2 tín hiệu. Do đó:

$$i_B = I_B + i_b$$

$$i_C = I_C + i_c$$

$$v_{CE} = V_{CE} + v_{ce}$$

(các chỉ số chữ thường và nhỏ chỉ tín hiệu xoay chiều)

3.5.2. Phương trình đường tải AC

Khi xét tín hiệu xoay chiều thì tín hiệu 1 chiều xem như nối tắt. Để viết phương trình đường tải AC ta dựa vào phương trình ngõ ra của mạch chỉ với tín hiệu AC.

$$i_c(R_C + R_E) + v_{ce} = 0$$

(nếu mạch không có tụ C_E , R_t)

$$i_c(R_C // R_t) + v_{ce} = 0 (*)$$

(nếu mạch có R_t , không có R_E hay có tụ C_E mắc song song R_E)

$$i_c[(R_C // R_t) + R_E] + v_{ce} = 0$$

(nếu mạch có R_t , có R_E , không có tụ C_E)

$$i_c = i_c - I_{CQ}$$

$$v_{ce} = v_{CE} - V_{CEQ}$$

Thế vào (*) ta có:

$$(i_C - I_{CQ}) = -\frac{1}{(R_C // R_t)} * (v_{CE} - V_{CEQ}), \text{ hay:}$$

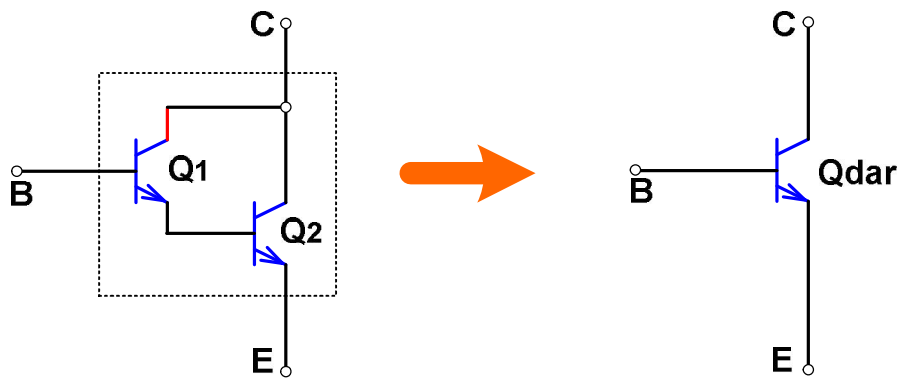
$$i_C = -\frac{1}{(R_C // R_t)} * v_{CE} + \frac{1}{(R_C // R_t)} * V_{CEQ} + I_{CQ}$$

Đây là phương trình đường tải AC, cách vẽ đường tải AC cũng tương tự như DC.

3.6. MỘT SỐ MẠCH KHUẾCH ĐẠI KHÁC

3.6.1. Mạch khuếch đại Darlington

3.6.1.1. Dạng mạch



Hình 3-14 Mạch khuếch đại Darlington

3.6.1.2. Thông số của mạch

$$I_B = I_{B1}$$

$$I_C = I_{C1} + I_{C2} = \beta_1 \cdot I_{B1} + \beta_2 \cdot I_{B2}$$

$$= \beta_1 \cdot I_{B1} + \beta_2 \cdot I_{E1} = \beta_1 \cdot I_{B1} + \beta_2 (\beta_1 + 1) \cdot I_{B1}$$

$$= (\beta_1 + \beta_2 + \beta_1 \cdot \beta_2) \cdot I_{B1} = (\beta_1 + \beta_2 + \beta_1 \cdot \beta_2) \cdot I_B$$

Đặt $\beta = (\beta_1 + \beta_2 + \beta_1 \cdot \beta_2)$ ta có:

$$I_C = \beta \cdot I_B$$

$$I_E = I_C + I_B = (\beta + 1) \cdot I_B$$

Nhận thấy quan hệ của các dòng điện I_C , I_E theo I_B giống như trường hợp Transistor đơn. Vì vậy, khi ghép 2 Transistor cho ta một Transistor tương đương cùng loại có các thông số như sau:

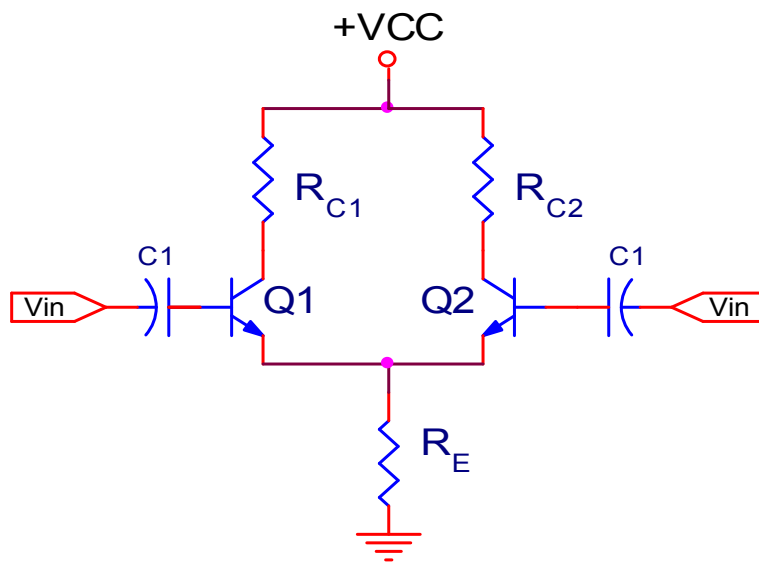
$$\beta = (\beta_1 + \beta_2 + \beta_1 \cdot \beta_2)$$

$$U_{BE} = U_{BE(Q1)} + U_{BE(Q2)} \approx 1,4V$$

$$U_{CE} = U_{CE(Q2)}$$

3.6.2. Mạch khuếch đại vi sai

3.6.2.1. Dạng mạch



Hình 3-15 Mạch khuếch đại vi sai

3.6.2.2. Thông số của mạch

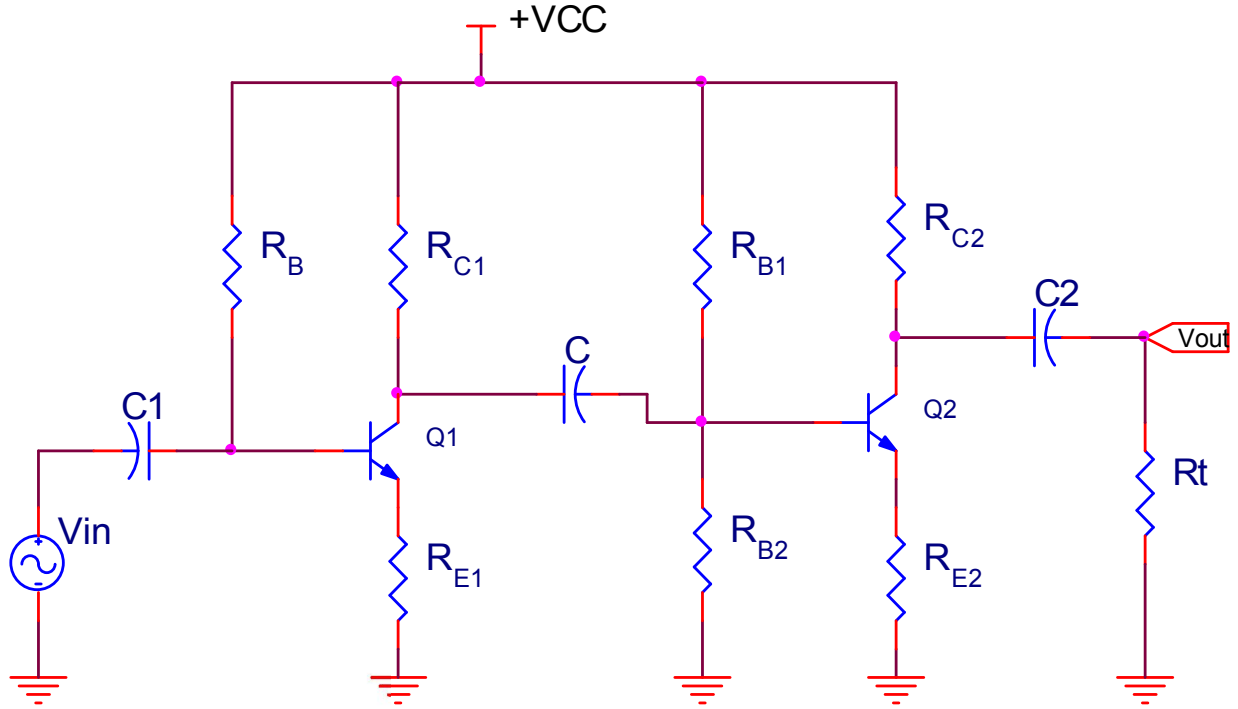
Thông thường, khi mạch khuếch đại mắc kiểu này thì $Q1 = Q2$; $R_{C1} = R_{C2}$; $R_E = 2R_{E1} = 2R_{E2}$.

Lúc này, mạch trên được xem là 2 mạch giống nhau về các thông số. Ta tính toán cho 1 mạch rồi suy ra mạch còn lại.

3.7. **PHƯƠNG PHÁP GHÉP CÁC TẦNG KHUẾCH ĐẠI**

3.7.1. Ghép tầng bằng tụ điện

3.7.1.1. Dạng mạch



Hình 3-16 Ghép tầng bằng tụ điện

3.7.1.2. Đặc điểm của mạch

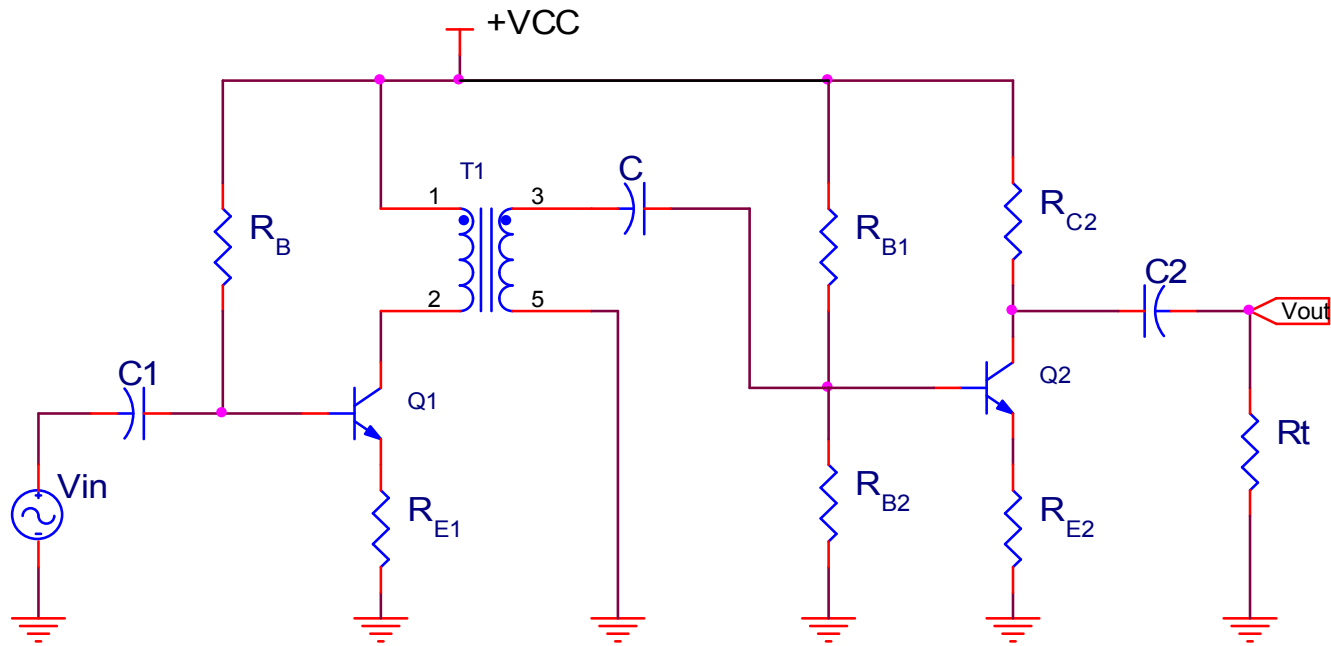
Dễ dàng tính toán phân cực giữa các tầng khuếch đại.

Dễ nối mạch.

Bị giới hạn tần số bởi tụ điện liên lạc C .

3.7.2. Ghép tầng bằng MBA

3.7.2.1. Dạng mạch



Hình 3-17 Ghép tầng bằng MBA

3.7.2.2. Đặc điểm của mạch

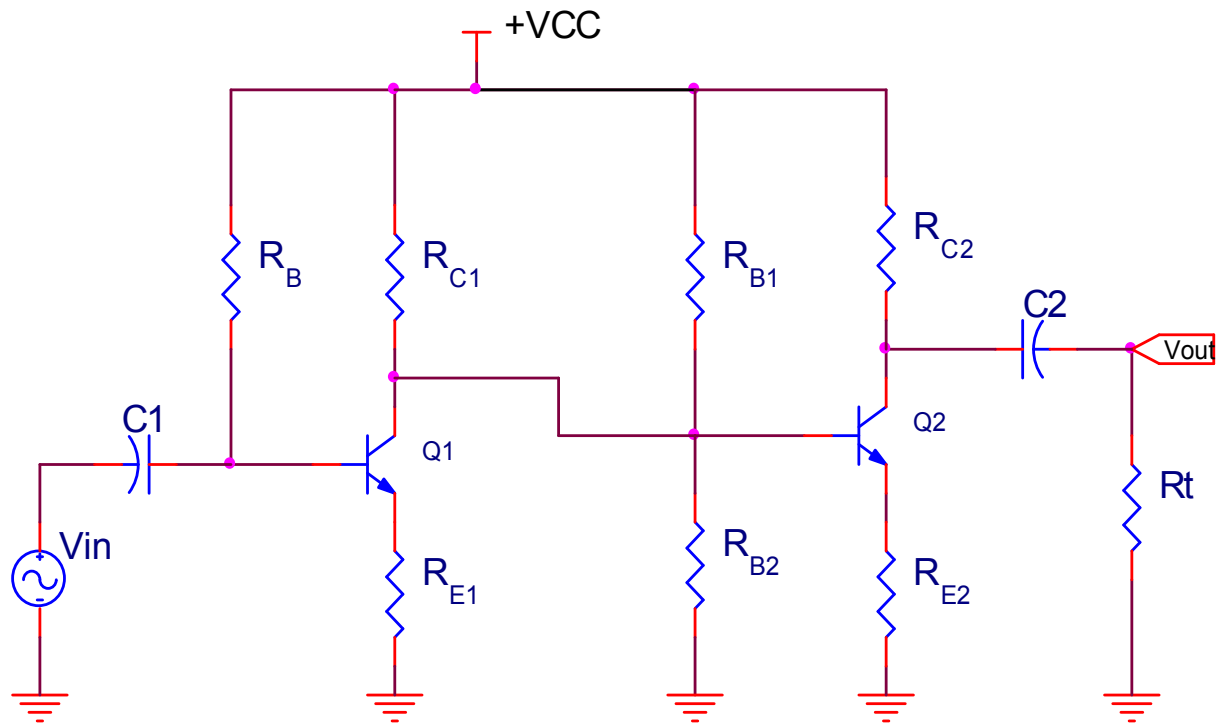
Việc tính toán giữa các tầng khuếch đại gặp khó khăn.

Mạch công kênh, đắt tiền.

Phối hợp được trở kháng giữa các tầng nhờ máy biến áp.

3.7.3. Ghép tầng trực tiếp

3.7.3.1. Dạng mạch



Hình 3-18 Ghép tầng trực tiếp

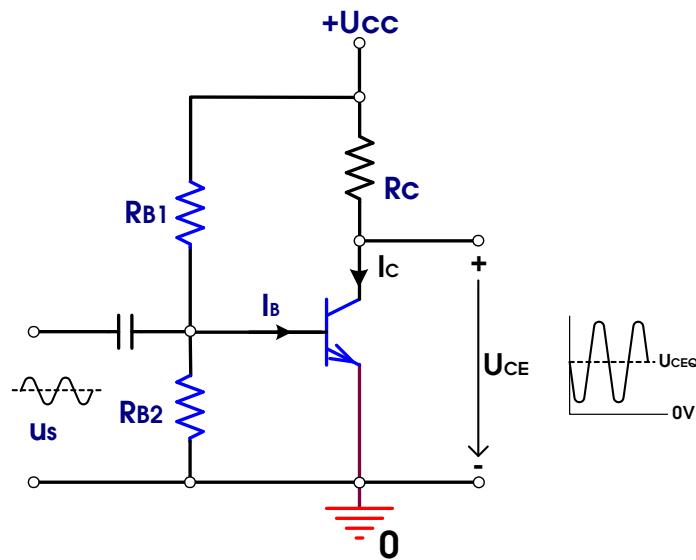
3.7.3.2. Đặc điểm của mạch

Mạch đơn giản, dễ lắp ráp.

Phân cực giữa các tầng khó khăn, việc phối hợp trở kháng giữa các tầng khó thực hiện.

3.8. TĂNG KHUẾCH ĐẠI CÔNG SUẤT

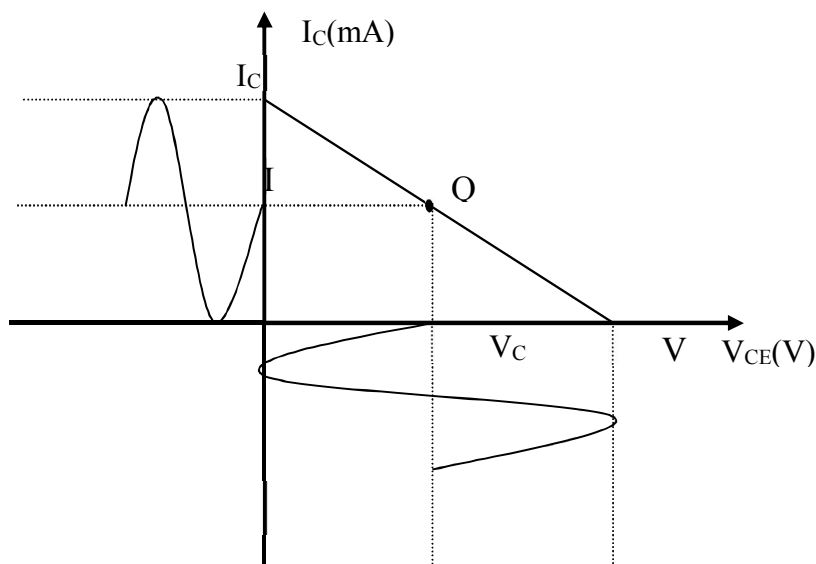
3.8.1. Tầng khuếch đại công suất chế độ A



Hình 3-19 Mạch khuếch đại lớp A

3.8.1.1. Đặc điểm

Như ở các bài trước chúng ta phân cực cho transistor đó chỉ là điều kiện cho việc khuếch đại một tín hiệu nào đó về điện. Ở phân cực lớp A người ta phân cực sao cho điểm làm việc Q nằm trong vùng khuếch đại và điểm Q nằm càng gần giữa đường tải càng tốt, điều này làm cho tín hiệu cần khuếch đại càng tốt. Ở đây chúng ta khảo sát mạch khuếch đại E chung và phân cực theo dạng dùng cầu phân áp như hình 3-19.



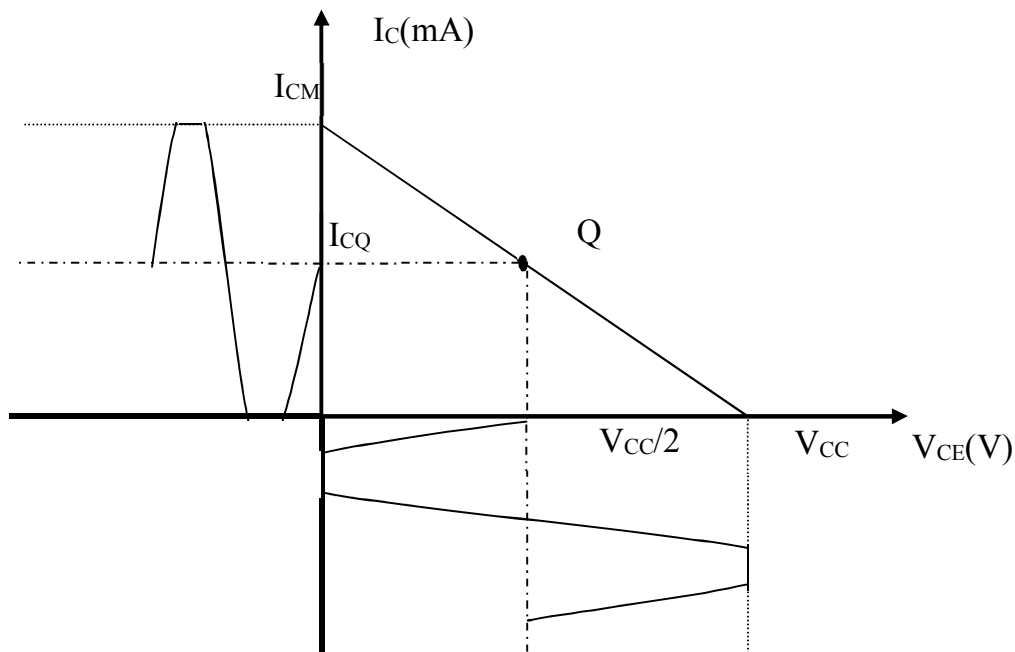
Hình 3-20 Tín hiệu mạch khuếch đại lớp A

Trong phần này ta qui ước các chữ V hay I chỉ điện áp và dòng phân cực DC, còn v và i chỉ áp và dòng AC (tín hiệu). Khi đã có tín hiệu vào thì trên transistor xuất hiện cùng lúc hai thành phần DC (phân cực tĩnh) và AC (tín hiệu).

Khi chưa có tín hiệu vào, chỉ xét phần phân cực tĩnh thì điểm Q coi như nằm giữa đường tải (điều kiện tối ưu), khi đó Q có tọa độ là $Q(V_{CC}/2; V_{CC}/(2.R_C))$.

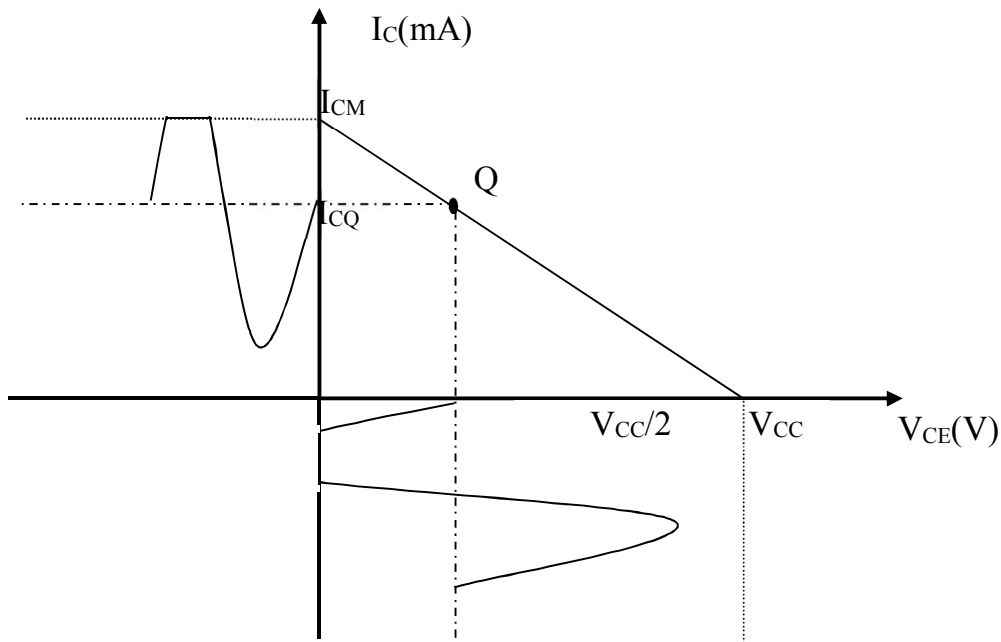
Khi có tín hiệu vào, để dễ khảo sát ta giả sử tín hiệu vào có dạng hình sine, dòng i_B tổng (gồm DC và tín hiệu) sẽ biến đổi theo tín hiệu dẫn đến điểm Q cũng thay đổi vị trí trên đường tải cũng có nghĩa là điện áp v_{CE} cũng biến đổi theo sự biến đổi của tín hiệu nhưng ngược pha với tín hiệu vào vì khi v_{in} tăng thì i_B tăng $\rightarrow i_C$ tăng $\rightarrow v_{CE}$ giảm và ngược lại. Để rõ hơn ta khảo sát biểu đồ dạng sóng sau:

Trong trường hợp này ta bỏ qua điện áp V_{CE} khi bão hòa là $0,2V$ và điểm Q nằm giữa đường tải. Rõ ràng từ tín hiệu vào rất nhỏ làm cho ngõ ra có tín hiệu khá lớn có điện áp đỉnh-đỉnh chính bằng V_{CC} (khi có chế độ khuếch đại hợp lý). Dòng I_C cũng vậy có giá trị đỉnh-đỉnh (I_{p-p}) chính bằng V_{CC}/R_C . khi tín hiệu vào lớn mà điện áp phân cực V_{CC} nhỏ sẽ dẫn đến hiện tượng hai đầu của tín hiệu sẽ bị cắt như hình 3-21:



Hình 3-21 Tín hiệu mạch khuếch đại lớp A bị xén

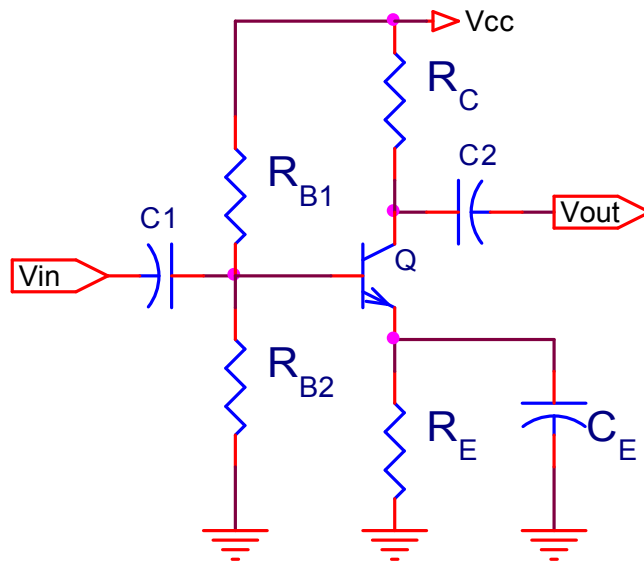
Hoặc khi điểm Q không được phân cực đúng giữa đường tải thì có khả năng dạng sóng ngõ ra bị cắt một bán kỳ như hình 3-22



Hình 3-22 Tín hiệu mạch khuếch đại lớp A bị xén bán kì

Như vậy đối với chế độ lớp A nếu có một chế độ phân cực hợp lý và tín hiệu ngõ vào vừa đủ với V_{CC} thì tín hiệu ngõ ra sẽ không bị méo. Nhưng trong trường hợp này trong transistor luôn tồn tại dòng phân cực I_C khá lớn mặc dù tín hiệu có hay không, như vậy transistor luôn tiêu tốn một năng lượng vô ích, do đó hiệu suất không cao. Người ta tính hiệu suất cho lớp khuếch đại này cao nhất là 25%.

Như nói ở phần phân cực ổn định nhiệt người ta dùng một điện trở R_E để hồi tiếp âm nhằm ổn định điểm làm việc Q . Khi mắc R_E thì tính ổn định tăng lên như hệ số khuếch đại áp A_V giảm xuống. Khi mắc R_E bình thường thì R_E đóng vai trò hồi tiếp điện áp DC và hồi tiếp cả tín hiệu (điện AC). Hồi tiếp DC để ổn định điểm Q thì hợp lý nhưng đối với tín hiệu thì không cần hồi tiếp (nhằm để cho khả năng khuếch đại tín hiệu lớn), để làm điều này người ta mắc thêm một tụ điện C_E song song với R_E như hình 3-23.



Hình 3-23 Phân cực ổn định mạch khuếch đại

Khi có tụ C_E như hình vẽ, tín hiệu sẽ qua tụ xuống GND mà không bị hồi tiếp về do đó hệ số khuếch đại được cải thiện (lớn hơn so với khi không có C_E)

3.8.1.2. Thông số của mạch khuếch đại lớp A

Điểm Q nằm giữa đường tải.

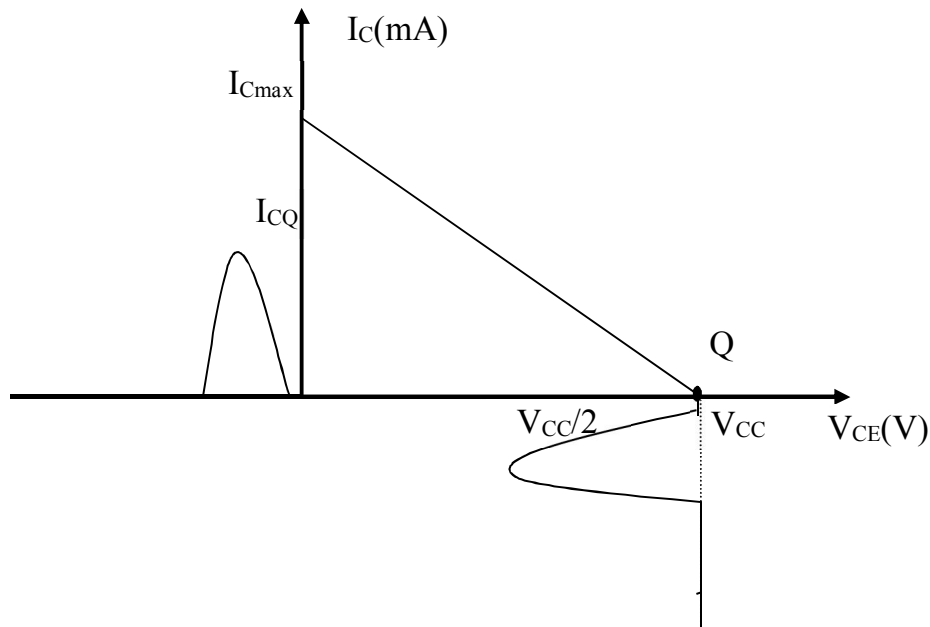
Hiệu suất thấp: $\eta \leq 25\%$

3.8.2. Tầng khuếch đại công suất đẩy kéo chế độ B và AB có biến áp

3.8.2.1. Đặc điểm

Để nâng cao hiệu suất người ta còn dùng phương cách khuếch đại lớp B, ở cách này người ta phân cực sao cho điểm làm việc Q nằm trong vùng tắt.

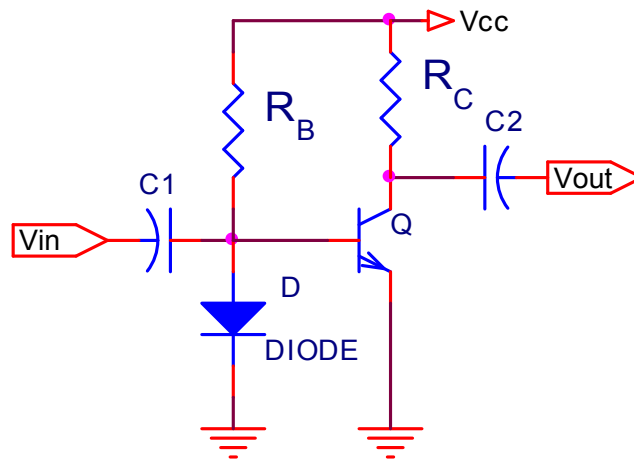
Như vậy khi chưa có tín hiệu transistor hoàn toàn không làm việc (transistor tắt) do đó không có dòng I_C qua transistor. Khi có tín hiệu vào, bán kỳ dương của tín hiệu sẽ phân cực cho transistor và transistor làm việc, ở bán kỳ âm của tín hiệu transistor được phân cực ngược mỗi nối BE nên transistor ở trạng thái tắt. Như vậy transistor tắt trong suốt bán kỳ âm của tín hiệu hình 3-24 dưới đây cho thấy điều này.



Hình 3-24 Tín hiệu mạch khuếch đại lớp B

Một điều lưu ý khác: vì điểm làm việc nằm ở vùng tắt nên ở bán kỳ dương transistor chỉ dẫn được khi biên độ tín hiệu lớn hơn 0,7V, với điện áp này điểm Q được đưa từ vùng tắt sang vùng khuếch đại. Như vậy ở bán kỳ dương tín hiệu ngõ ra bị méo trong thời gian chờ tín hiệu lên đủ điện áp cho transistor dẫn, để khắc phục hiện tượng méo này người ta sử dụng phương pháp cho transistor làm việc ở chế độ khuếch đại lớp AB.

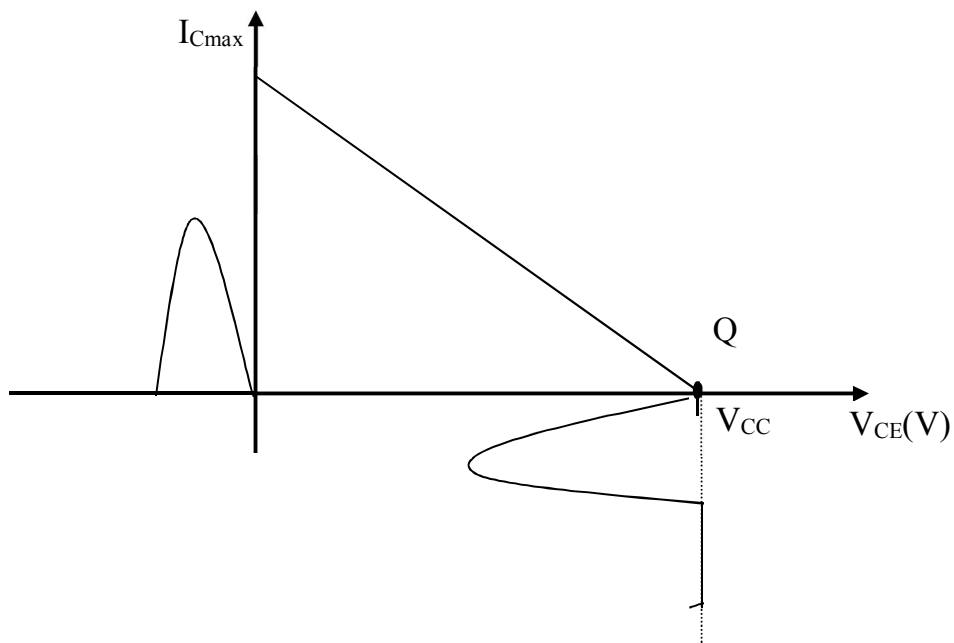
Trong lớp khuếch đại này người ta phân cực sao cho điểm làm việc Q sao cho nằm ở vùng giáp ranh giữa vùng tắt và vùng khuếch đại nhằm để khi có tín hiệu vào transistor làm việc ở chế độ khuếch đại ngay mà không phải chờ điện áp tín hiệu lên đủ 0,7 V. Điều này loại trừ được hiện tượng méo như ở lớp B. Để transistor làm việc ở vị trí này người ta thường mắc một diode vào giữa hai chân B và E của transistor như hình 3-25



Hình 3-25 Phân cực mạch khuếch đại lớp AB

Diode trên ghim một điện áp 0,7V đủ làm cho transistor rơi vào trạng thái ngưỡng dẫn để chờ tín hiệu.

Dạng sóng ngõ ra như hình 3-26 cho thấy tín hiệu ngõ ra của mạch khuếch đại làm việc ở lớp AB.



Hình 3-26 Tín hiệu mạch khuếch đại lớp AB

Trong khuếch đại điều cần thiết là tín hiệu ngõ ra phải hoàn toàn giống tín hiệu ngõ vào chỉ có điều là phải khuếch đại lớn hơn. Nhưng rõ ràng ở chế độ khuếch đại lớp B hay AB đều chỉ khuếch đại một bán kỳ còn một bán kỳ thì không có tín hiệu

ngõ ra. Để khắc phục vấn đề này người ta sử dụng phương pháp khuếch đại đẩy kéo như trình bày ở phần sau.

3.8.2.2. Thông số của mạch khuếch đại lớp AB

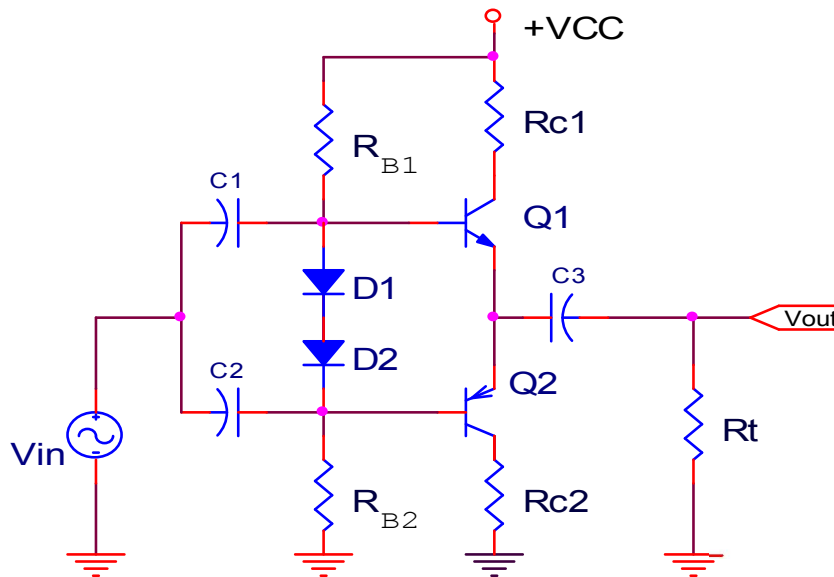
Transistor chỉ dẫn bán kì tín hiệu ngõ vào.

Điểm Q nằm giữa ở biên giới vùng tắt và dẫn.

Hiệu suất thấp: $\eta \approx 78\%$.

3.8.3. Mạch khuếch đại công suất đẩy kéo không dùng MBA

3.8.3.1. Dạng mạch

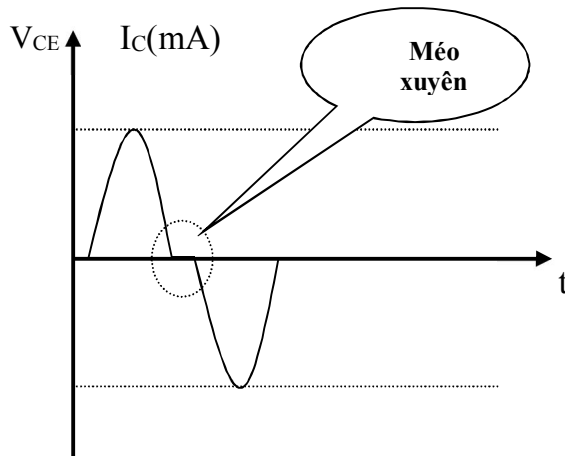


Hình 3-27 Mạch khuếch đại đẩy kéo

3.8.3.2. Hoạt động

Qua hai điện trở R_{B1} và R_{B2} điện áp rơi trên hai diode là 1.4V đủ làm cho hai transistor hoạt động ở chế độ AB, tức điểm làm việc Q của Q1 và Q2 đều nằm ở vùng ranh của vùng khuếch đại và vùng tắt. Ở bán kỳ dương của tín hiệu Q1 hoạt động, Q2 tắt xuất hiện dòng đi qua $R_{C1} \rightarrow Q1 \rightarrow$ tụ C3 $\rightarrow R_L \rightarrow$ GND. Tụ C3 được nạp điện (đường đi của dòng điện như hình vẽ). Ở bán kỳ âm của tín hiệu Q1 tắt, Q2 hoạt động, nguồn VCC không cấp điện cho Q2 được, lúc này tụ C3 đóng vai trò như nguồn điện VCC đối với Q2. Tụ xả điện qua $Q2 \rightarrow R_{C2} \rightarrow$ GND $\rightarrow$ bản cực âm của tụ, dòng điện đi như hình vẽ.

Như vậy toàn bộ chu kỳ tín hiệu đều được khuếch đại đưa đến ngõ ra. Hai tụ C1 và C2 làm nhiệm vụ lọc tín hiệu (nhiều và thành phần DC của tín hiệu) ngoài ra nó còn ngăn cản thành phần DC, không cho dòng điện từ VCC đi vào nguồn tín hiệu (nếu hiện tượng này xảy ra thì sẽ không có dòng phân cực DC). Nếu không có hai diode như trên (phân cực lớp B) thì tín hiệu ra sẽ bị méo vì transistor phải cần điện áp tín hiệu để phân cực, méo này được gọi là méo xuyên tâm. Hình 3-28 sau cho ta thấy thể nào là méo xuyên tâm.

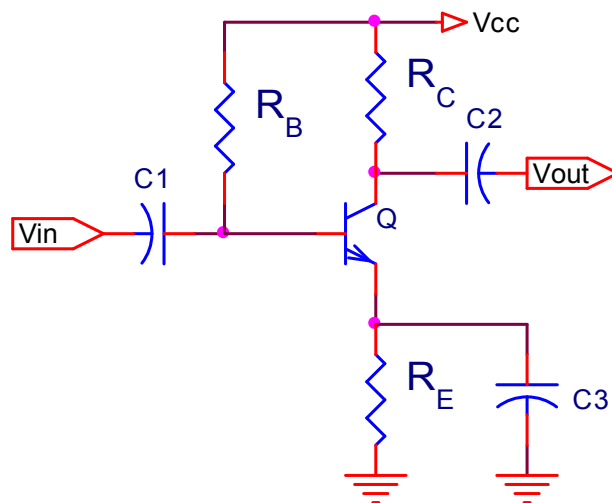


Hình 3-28 Hiện tượng méo xuyên tâm

3.9. **BÀI TẬP**

3.9.1. **Bài tập 1**

Mạch khuếch đại mắc E chung như hình

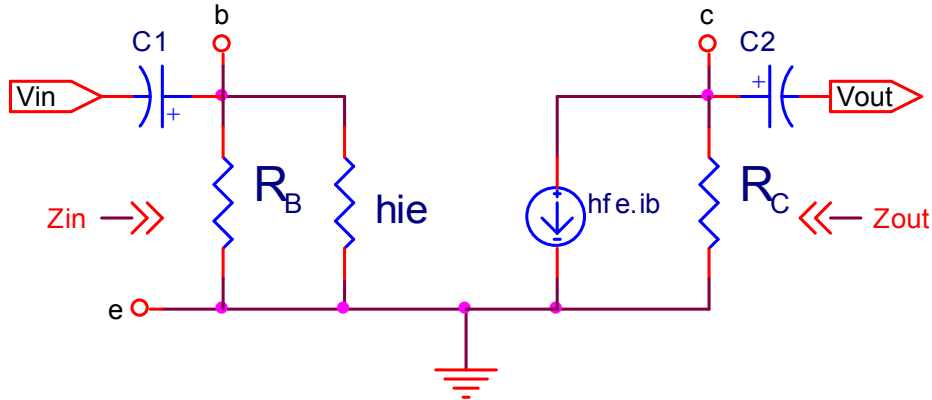


Với $R_B = 470k\Omega$; $R_C = 1k\Omega$; $R_E = 200\Omega$; $\beta = 120$; $V_{cc} = 12V$. Bỏ qua ảnh hưởng trở kháng của tụ điện.

- Xác định điểm làm việc Q trên đồ thị đường tải DC và AC.
- Xác định A_v , A_i , Z_0 , Z_{in}

Giải:

Sơ đồ tương đương thông số h của mạch



- Tổng trở ngõ vào (được xác định dựa vào định luật Ohm):

$$Z_{in} = R_B // h_{ie}$$

- Tổng trở ngõ ra:

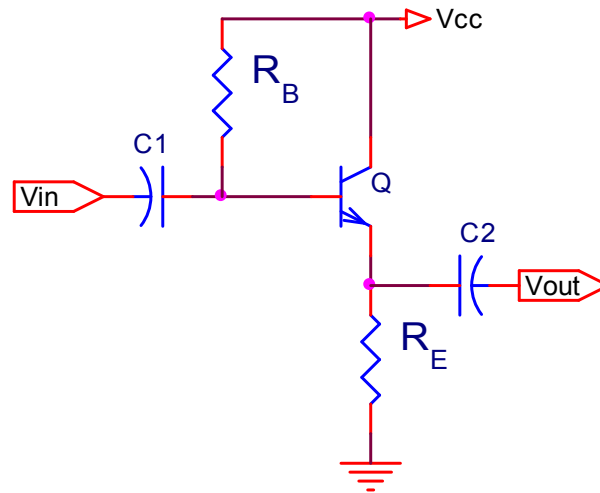
$$Z_0 = \left. \frac{v_0}{i_0} \right|_{v_i=0} = R_C$$

$$- A_v = \frac{v_0}{v_{in}} = \frac{i_0 Z_0}{i_i Z_{in}} = \frac{-i_c R_C}{i_b h_{ie}} = -\frac{\beta R_C}{h_{ie}}$$

$$- A_i = \frac{i_0}{i_{in}} = -\frac{v_0 / Z_0}{v_{in} / Z_{in}} = -A_v \frac{Z_{in}}{Z_0}$$

3.9.2. Bài tập 2

Mạch khuếch đại mắc C chung như hình

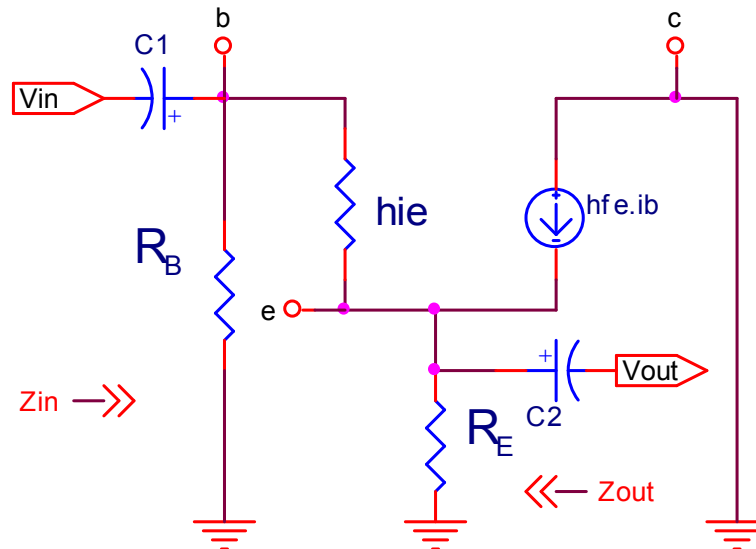


Với $R_B = 330\text{k}\Omega$, $R_E = 1.2\text{k}\Omega$, $\beta = 120$, $V_{CC} = 12\text{V}$.

- Xác định điểm làm việc Q trên đồ thị đường tải DC và AC.
- Xác định A_v , A_i , Z_0 , Z_{in}

Giải:

Sơ đồ tương đương thông số h của mạch:



Tổng trở ngõ vào (được xác định dựa vào định luật Ohm):

$$Z_{in} = R_B // (h_{ie} + \beta R_E)$$

- Tổng trở ngõ ra:

$$Z_0 = \left. \frac{V_0}{I_0} \right|_{V_i=0} = R_E // \frac{h_{ie}}{\beta + 1}$$

$$- A_v = \frac{v_0}{v_{in}} = \frac{i_0 Z_0}{i_{in} Z_{in}} = \frac{(\beta + 1) i_b R_E}{i_b h_{ie} + (\beta + 1) i_b R_E} = \frac{(\beta + 1) R_E}{h_{ie} + (\beta + 1) R_E} \approx 1$$

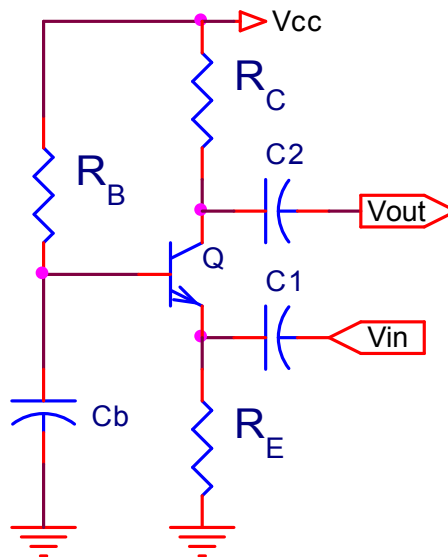
$$- A_i = \frac{i_0}{i_{in}} = \frac{i_0 i_b}{i_b i_{in}} = (\beta + 1) \frac{R_B}{R_B + [h_{ie} + (\beta + 1) R_E]}, \text{ do:}$$

$$i_b = \frac{R_B}{R_B + [h_{ie} + (\beta + 1) R_E]} i_{in}$$

$$i_0 = i_e = (\beta + 1) i_b$$

3.9.3. Bài tập 3

Mạch khuếch đại mắc B chung như hình

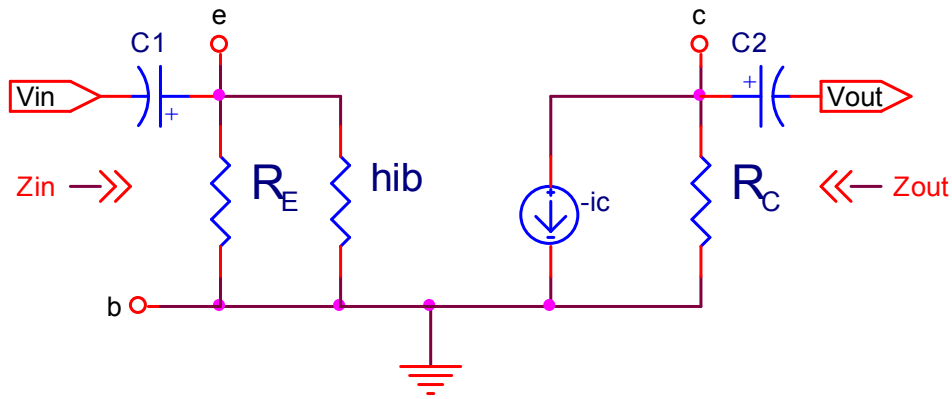


Với $R_B = 390k\Omega$, $R_C = 1k\Omega$, $R_E = 200$, $\beta = 100$, $V_{cc} = 12V$.

- Xác định điểm làm việc Q trên đồ thị đường tải DC và AC.
- Xác định A_v , A_i , Z_0 , Z_{in}

Giải:

Sơ đồ tương đương thông số h

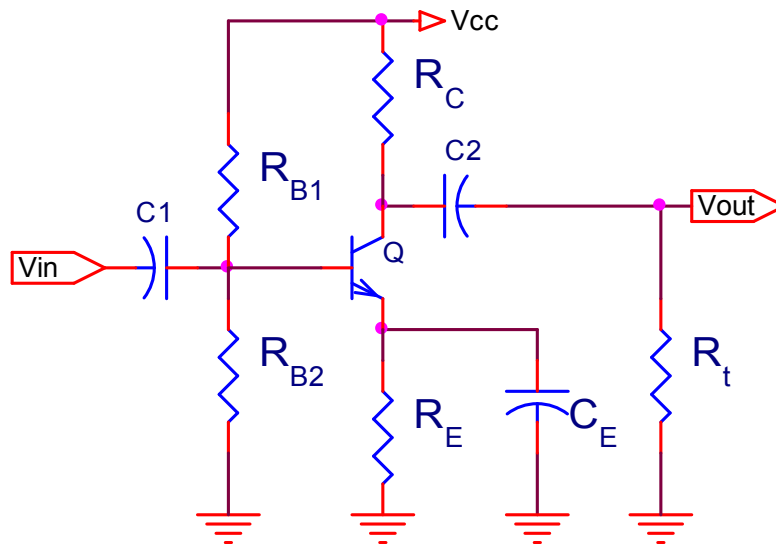


Các thông số A_v , A_i , Z_{in} , Z_o tính tương tự như các trường hợp trên.

3.9.4. Bài tập 4

Cho mạch khuếch tán hiệu E chung như sau

$V_{cc} = 12V$; $\beta = 100$; $R_{B1} = 430K\Omega$; $R_{B2} = 220K\Omega$; $R_C = 2K\Omega$; $R_E = 1K\Omega$; $R_t = 1K\Omega$;
 $C_1 = C_2 = 10\mu F$; $C_E = 100\mu F$.



- Tính trở kháng của các tụ C_1 , C_2 và C_E đối với thành phần tín hiệu có tần số $f = 10KHz$.
- Vẽ đường tải DC và AC. Xác định điểm làm việc tĩnh Q của Transistor.
- Tính tổng trở vào Z_{in} , tổng trở ra Z_o , độ lợi dòng A_i và độ lợi áp A_v của tầng khuếch đại (bỏ qua ảnh hưởng trở kháng của tụ).
- Giả sử tín hiệu (v_{in}) có dạng sine với $V_{in} = 0,1 (V_p)$, vẽ đồ thị quan hệ giữa v_o và V_{in} .

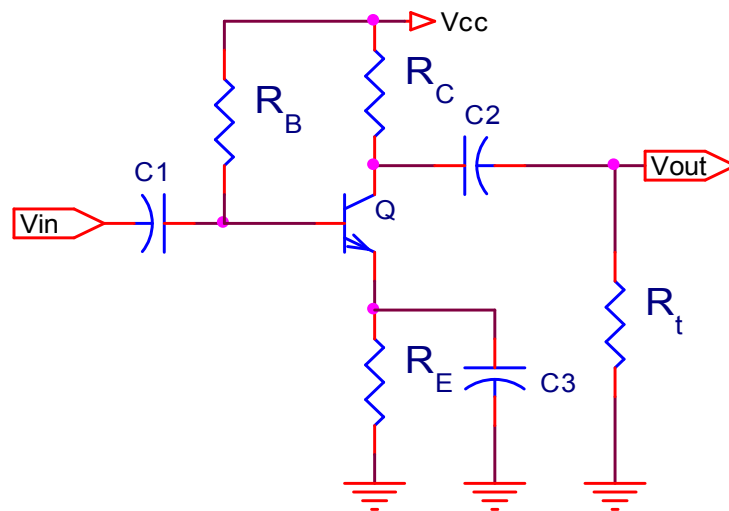
Đáp án:

- a) $Z_{ci} = Z_{co} \approx 1,59\Omega$. $Z_{CE} \approx 0,159\Omega$.
- b) $Q(7,91V; 1,36mA)$.
- c) $Z_{in} = 1,8K\Omega$; $Z_o = 2K$; $A_i \approx -65,84$; $A_v \approx -36,58$.
- d) Tín hiệu ra ngược pha so với tín hiệu vào và có trị đỉnh $V_m \approx 1,829V$.

3.9.5. Bài tập 5

Cho mạch khuếch đại tín hiệu như hình vẽ sau

$V_{cc} = 20V$; $\beta = 100$; $R_B = 430K\Omega$; $R_C = 2K\Omega$; $R_E = 1K\Omega$; $R_t = 1K\Omega$; $C_1 = C_2 = 10\mu F$; $C_3 = 100\mu F$.



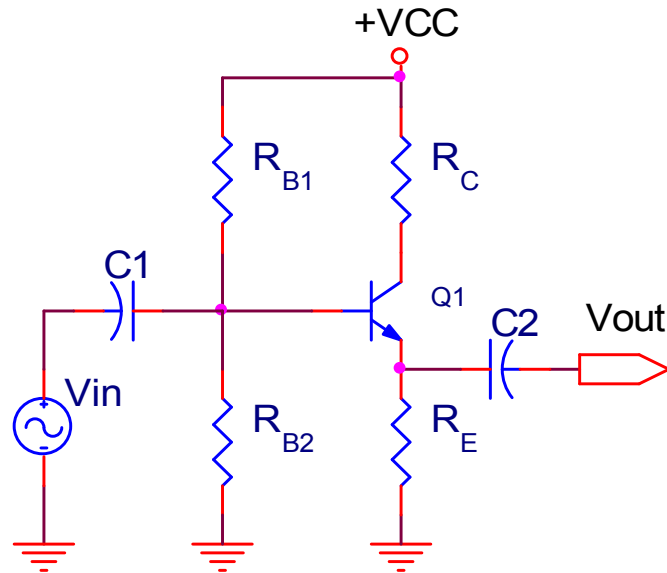
- a) Vẽ đường tải DC và AC. Xác định điểm làm việc tĩnh Q của Transistor.
- b) Tính tổng trở vào Z_{in} , Tổng trở ra Z_o , độ lợi dòng A_i và độ lợi áp A_v của tầng khuếch đại (bỏ qua ảnh hưởng trở kháng của tụ).

Đáp án:

- a) $Q(9V; 3,63mA)$.
- b) $Z_{in} \approx 707\Omega$; $Z_o = 2K$; $A_i = -66,56$; $A_v = -95,2$.

3.9.6. Bài tập 6

Cho mạch khuếch đại tín hiệu như hình vẽ sau



Với $R_{B1} = 39\text{K}\Omega$, $R_{B2} = 12\text{K}\Omega$, $R_C = 100\Omega$, $R_E = 2\text{K}\Omega$, $\beta = 100$, $V_{cc} = 12\text{V}$; $C1 = C2 = 10\mu\text{F}$

a/ Xác định điểm Q trên đường tải DC và AC.

b/ Tính A_v ; A_i ; Z_{in} ; Z_o của mạch (bỏ qua ảnh hưởng trở kháng của tụ).

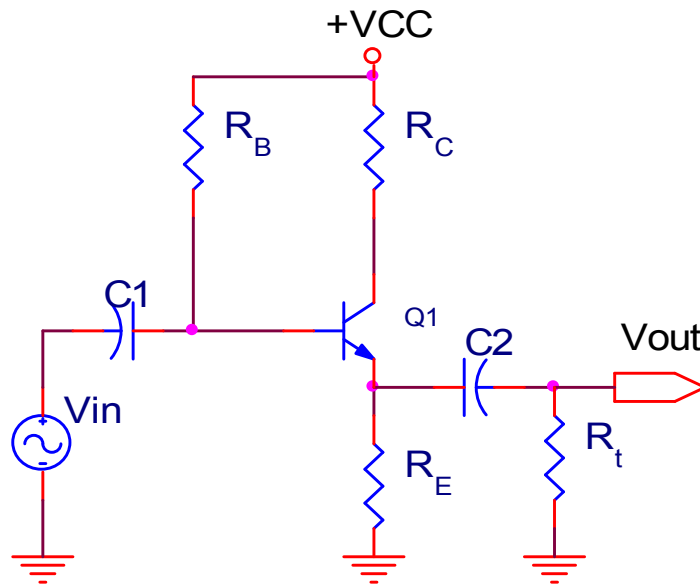
Đáp số:

a/ Xác định điểm Q (9,9V, 1mA).

b/ $Z_{in} = 8,8\text{K}\Omega$; $Z_o = 26\Omega$; $A_v = 2/2,026 \approx 1$; $A_i \approx 4,3$;

3.9.7. Bài tập 7

Cho mạch khuếch đại tín hiệu như hình vẽ sau



Với $R_B = 270\text{K}\Omega$; $R_C = 100\Omega$, $R_E = 2\text{K}\Omega$, $R_t = 1\text{K}$; $\beta = 100$, $V_{cc} = 12\text{V}$; $C_1 = C_2 = 10\mu\text{F}$

a/ Xác định điểm Q trên đường tải DC và AC.

b/ Tính A_v ; A_i ; Z_{in} ; Z_o của mạch (bỏ qua ảnh hưởng trở kháng của tụ).

Chương 4: TRANSISTOR TRƯỜNG

MỤC TIÊU CỦA CHƯƠNG

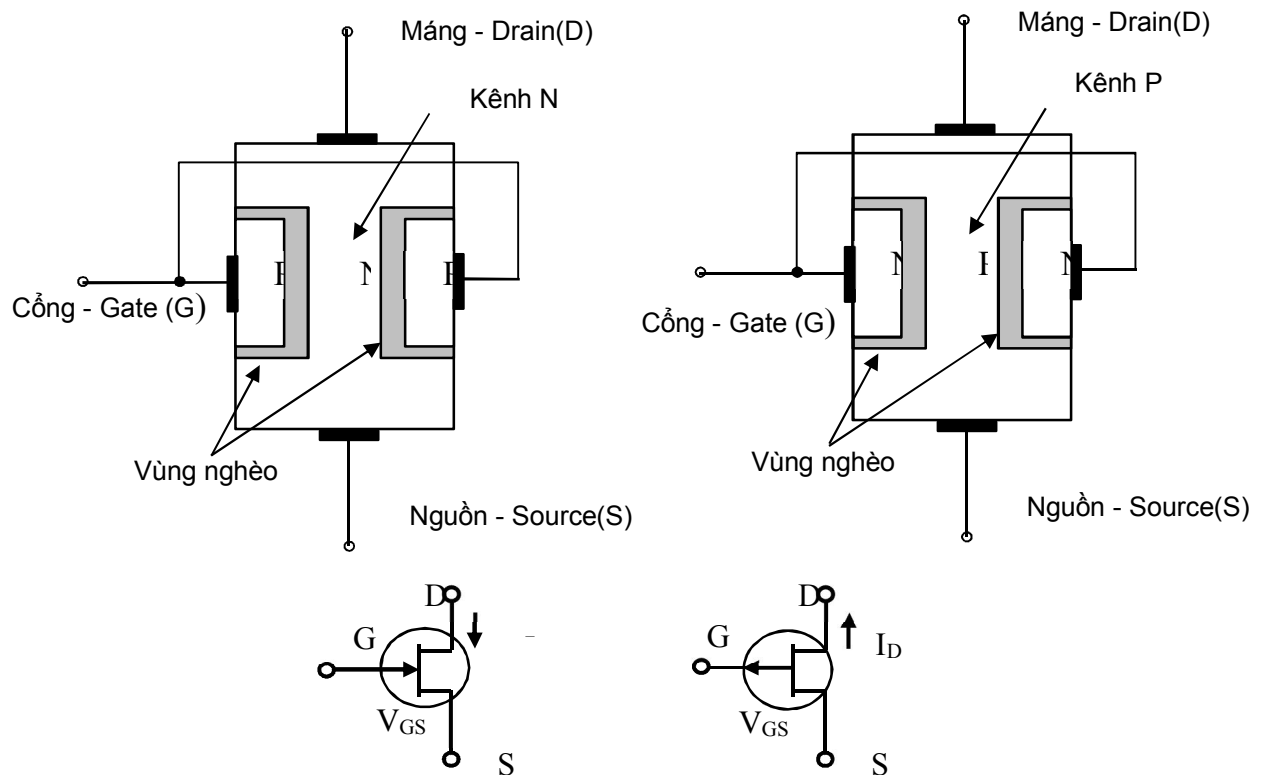
Trong chương này, chúng ta tìm hiểu Transistor đơn cực: Phân loại, phân cực, các chế độ làm việc của FET. Ngoài ra, cách viết phương trình đường tải tĩnh (Đường tải DC) cũng được trình bày trong chương này.

Chương này cũng so sánh giữa BJT và FET và ứng dụng của FET trong việc khuếch đại tín hiệu AC.

4.1. TRANSISTOR TRƯỜNG – JFET

4.1.1. Cấu tạo

JFET(JUNCTION FIELD EFFECT TRANSISTOR) là linh kiện bán dẫn 3 cực có cấu trúc và ký hiệu của JFET kênh N và JFET kênh P như hình 4-1.



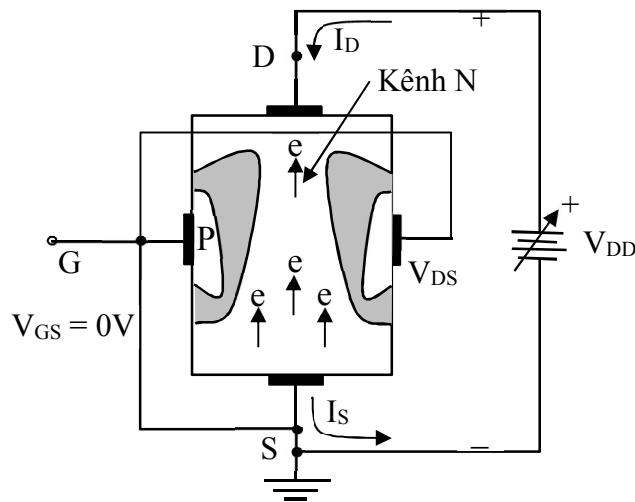
Hình 4-1 Cấu trúc và ký hiệu của JFET kênh N và JFET kênh P.

4.1.2. Hoạt động

Do có 2 loại JFET nên để giải thích nguyên tắc hoạt động cơ bản của transistor trường ta dùng JFET kênh N.

Thành phần chủ yếu trong cấu trúc là lớp bán dẫn N hình thành một kênh dẫn nằm chính giữa 2 lớp bán dẫn loại P. Đỉnh trên của kênh bán dẫn N được nối với điện cực và đưa ra ngoài tạo thành một cực là D (Drain: cực máng), phía bên dưới tạo thành một cực là S (Source: cực nguồn). Hai lớp bán dẫn loại P được nối chung với nhau tạo thành một cực là G (Gate: cực cổng).

4.1.2.1. Trường hợp $V_{GS} = 0$, V_{DS} có giá trị dương

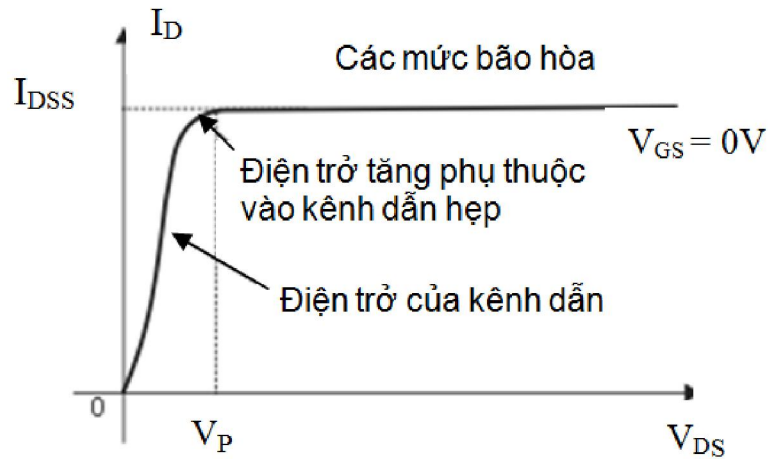


Hình 4-2 Hoạt động của FET khi $V_{GS}=0$

Ngay khi có điện áp $V_{DD} = V_{DS}$, các điện tử sẽ di chuyển từ cực nguồn S đến cực máng D, thiết lập nên dòng điện I_D với chiều được xác định như hình 4-2. Dòng điện chạy vào cực D cũng chính là dòng điện chạy ra khỏi cực S, kết quả được $I_D = I_S$.

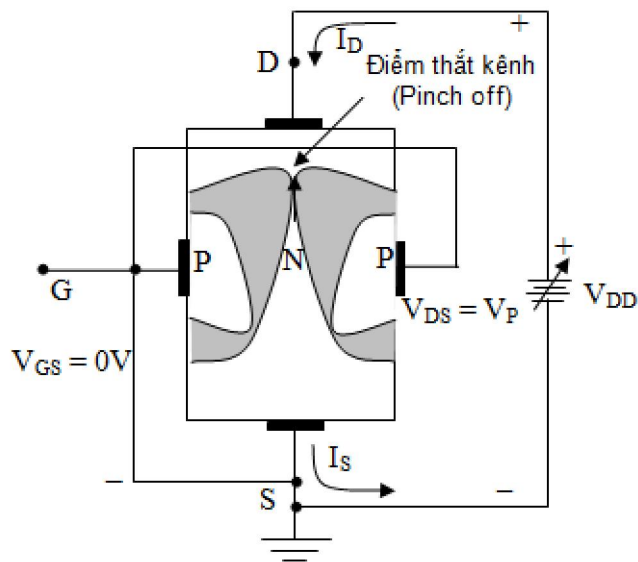
Ta thấy rằng vùng nghèo rộng ra ở gần đỉnh của 2 lớp bán dẫn P do tiếp giáp PN bị phân cực ngược suốt cả chiều dài của kênh và kết quả dòng điện $I_G = 0$.

Khi điện áp V_{DS} tăng từ 0 Volt đến vài Volt, dòng điện sẽ tăng và xác định theo định luật Ohm và kết quả vẽ được dòng điện I_D theo V_{DS} như hình 4-3.



Hình 4-3 Quan hệ dòng điện với điện áp

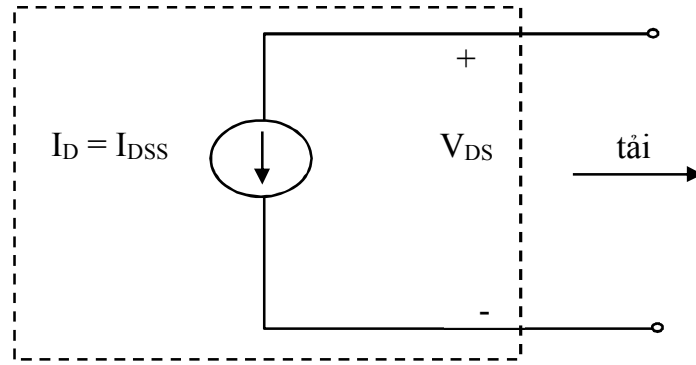
Khi V_{DS} tăng và đạt đến giá trị V_P , các vùng nghèo trong hình 4-4 sẽ rộng ra làm giảm độ rộng của của kênh dẫn. Việc giảm kênh dẫn làm cho điện trở kênh tăng.



Hình 4-4 Quan hệ dòng điện với điện áp khi điện áp tăng

Nếu V_{DS} tăng đến giá trị V_P làm 2 vùng nghèo đụng vào nhau – điểm đụng nhau này gọi là điểm thắt kênh (Pinch off). Giá trị điện áp V_{DS} thiết lập nên điểm thắt gọi là điện áp thắt ký hiệu là V_P .

Khi V_{DS} tăng vượt qua một giá trị của V_P , điểm thắt sẽ dài ra nhưng dòng I_D vẫn không đổi. Do đó có thể nói khi điện áp $V_{DS} > V_P$ thì JFET có đặc tính như một nguồn dòng. Hình 4-5 trình bày một nguồn dòng cố định $I_D = I_{DSS}$ nhưng điện áp V_{DS} được xác định bởi điện áp tải cung cấp.



Hình 4-5 FET có đặc tính như nguồn dòng

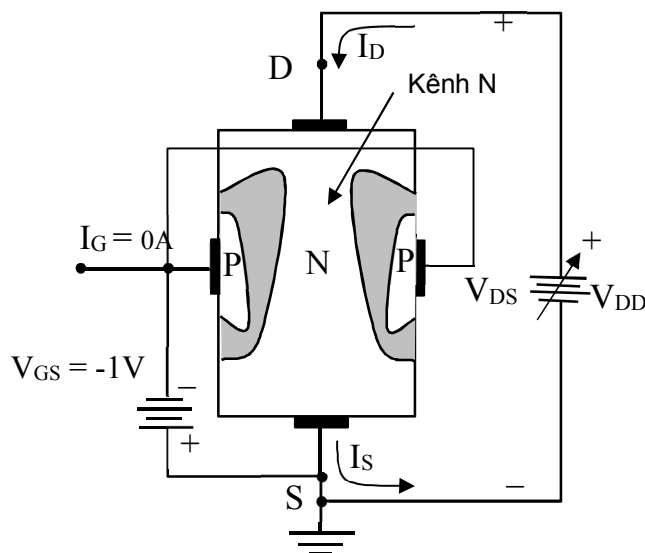
Ký hiệu I_{DSS} chính là dòng điện từ cực máng D đến cực nguồn S trong trường hợp ngắn mạch (Short) G-S. Quan sát đường cong đặc tính cho ta thấy:

I_{DSS} là dòng điện cực máng cực đại của JFET và được xác định bởi điều kiện $V_{GS} = 0$ và $V_{DS} > |V_P|$

Lưu ý trên hình 4-3, điện áp $V_{GS} = 0$ trên toàn bộ đường cong của đặc tính .

4.1.2.2. Trường hợp $V_{GS} < 0$, V_{DS} có giá trị dương:

Điện áp giữa cực G và cực S ký hiệu là V_{GS} chính là điện áp điều khiển của JFET. Nếu như các giá trị khác nhau của đường cong dòng điện I_C theo V_{CE} được thiết lập từ các giá trị khác nhau của dòng I_B đối với BJT, thì đối với JFET, đường cong của dòng điện I_D theo V_{DS} được thiết lập từ các giá trị khác nhau của điện áp V_{GS} .



Hình 4-6 Hoạt động của FET khi $V_{GS} = -1V$.

Trong hình 4-6, một điện áp âm ($-1V$) được cung cấp cho cực GS. Ảnh hưởng của điện áp phân cực ($-V_{GS}$) đến việc thiết lập các vùng nghèo giống như khi $V_{GS} = 0V$, nhưng giá trị của V_{DS} khi xảy ra hiện tượng thắt kênh bây giờ sẽ nhỏ hơn V_P (do 2 tiếp giáp PN bị phân cực ngược nên vùng nghèo được nói rộng hơn). Kết quả của việc cung cấp điện áp âm phân cực cho GS, để đạt giá trị bão hòa tại mức thấp của điện áp V_{DS} được trình bày trong hình 4-7, (với giá $V_{GS} = -1V$). Dòng điện bão hòa I_D sẽ giảm và sẽ tiếp tục giảm khi V_{GS} càng âm. Ta thấy điện áp tại điểm thắt giảm theo đường cong parabol khi V_{GS} âm và càng âm.

Tóm lại: Giá trị của điện áp âm V_{GS} làm cho dòng $I_D = 0mA$ được xác định khi $V_{GS} = V_P$, đối với JFET kênh N thì V_P là âm và đối với JFET kênh P thì V_P là dương.

4.1.2.3. Điện trở được điều khiển bởi điện áp

Vùng bên trái của điểm thắt trong hình 4-7 được xem như vùng điện trở điều khiển bởi điện áp. Trong vùng này JFET thực sự có vai trò như là một biến trở (có thể sử dụng cho hệ thống tự động điều khiển độ lợi) mà giá trị điện trở có thể được điều khiển bởi điện áp cung cấp V_{GS} . Ta thấy trong hình độ dốc của từng đường cong và do đó điện trở của JFET giữa cực D và S khi $V_{DS} < V_P$ là một hàm của V_{GS} . Khi V_{GS} trở nên âm hơn thì độ dốc của đường cong trở nên nằm ngang tương ứng với các mức điện trở đang tăng.

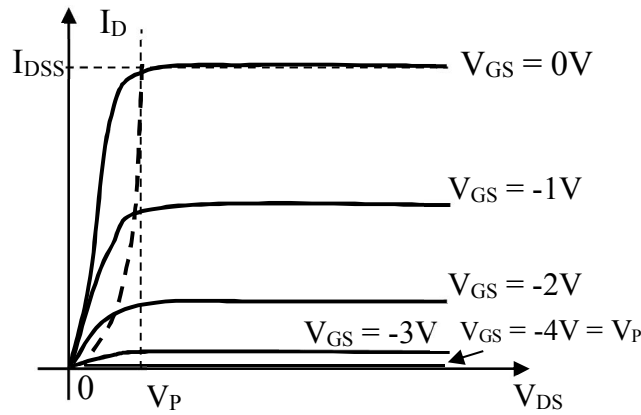
Phương trình sau sẽ cho phép tính giá trị điện trở theo điện áp V_{GS} :
$$r_d = \frac{r_0}{\left(1 - \frac{V_{GS}}{V_P}\right)^2}$$

Trong đó r_0 là điện trở khi $V_{GS} = 0V$ và r_d là điện trở tại một giá trị xác định của V_{GS} .

Đối với BJT dòng điện ngõ ra I_C và dòng điện điều khiển ngõ vào I_B có mối quan hệ với nhau theo hệ số β và nó được xem là hằng số. $I_C = f(I_B) = \beta I_B$

β là hằng số còn I_B là biến điều khiển. Phương trình trên diễn tả mối quan hệ tuyến tính giữa dòng điện I_B và I_C . Còn đối với JFET thì mối quan hệ giữa dòng điện I_D và

V_{GS} được xác định bởi phương trình Shockley:
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

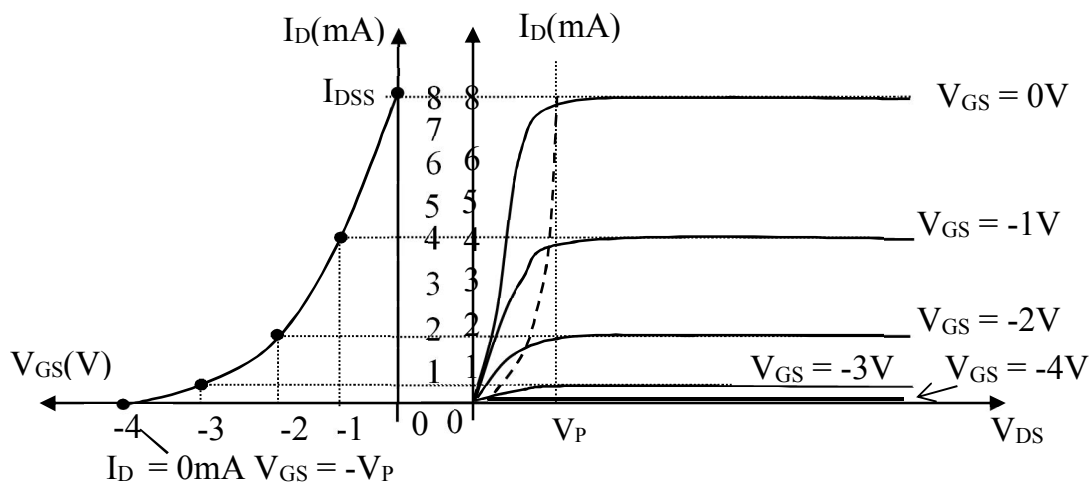


Hình 4-7 Đặc tuyến V - A .

Dấu mũ 2 trong phương trình cho thấy mối liên hệ giữa I_D và V_{GS} là không tuyến tính, tạo ra một đường cong I_D tăng theo hàm mũ khi tăng giá trị của V_{GS} .

4.1.3. Đặc tính của JFET

Các đường cong đặc tính truyền có thể có được bằng cách khảo sát phương trình Shockley.



Hình 4-8 Đặc tuyến truyền đạt và đặc tuyến ngõ ra của JFET kênh N.

4.1.4. Các thông số của JFET

- Điện áp cực đại.
- Dòng điện cực đại.
- Công suất tiêu tán cực đại $P_D = V_{DS} I_D$.
- Và các thông số đối với V_{GS} và V_{DS} .

Các thông số được xác định trong sổ tay tra cứu linh kiện điện tử.

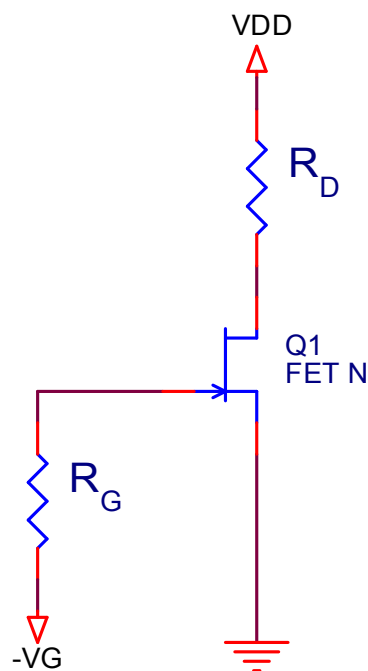
4.2. PHÂN CỰC CHO JFET

4.2.1. Mạch phân cực cực nguồn

Tương tự như mạch phân cực định dòng cực B, mạch phân cực cực nguồn cho JFET được trình bày trong hình 4-9. Nguồn -VG chính là nguồn V_{GS} . Sử dụng công

thức $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$, chúng ta có thể tính được I_D (Với V_{DD} , R_D đã có). Khi đã có

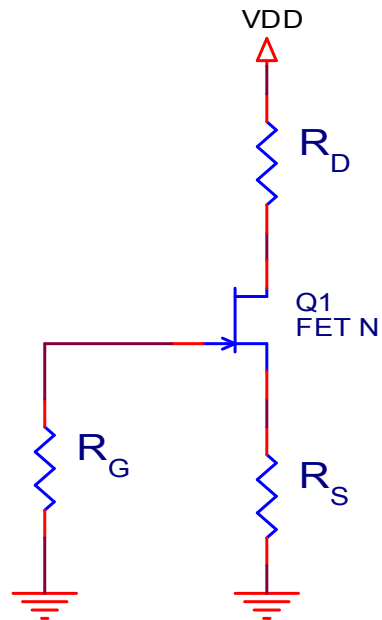
I_D , V_{DS} có thể được tính như sau: $V_{DS} = V_{DD} - I_D R_D$



Hình 4-9 Mạch phân cực cực nguồn

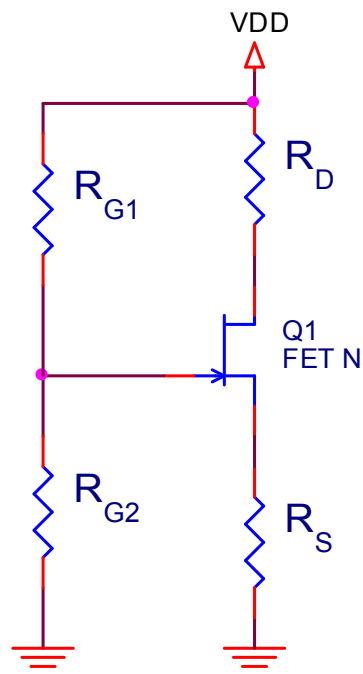
4.2.2. Mạch tự phân cực

Mạch tự phân cực thay thế nguồn V_{GS} tại cực G bằng một điện trở như trong hình 4-10.



Hình 4-10 Mạch tự phân cực

Ngoài ra ta cũng có thể thực hiện mạch phân cực bằng cầu phân áp như đối với BJT như hình 4-11.



Hình 4-11 Mạch phân cực dùng cầu phân áp

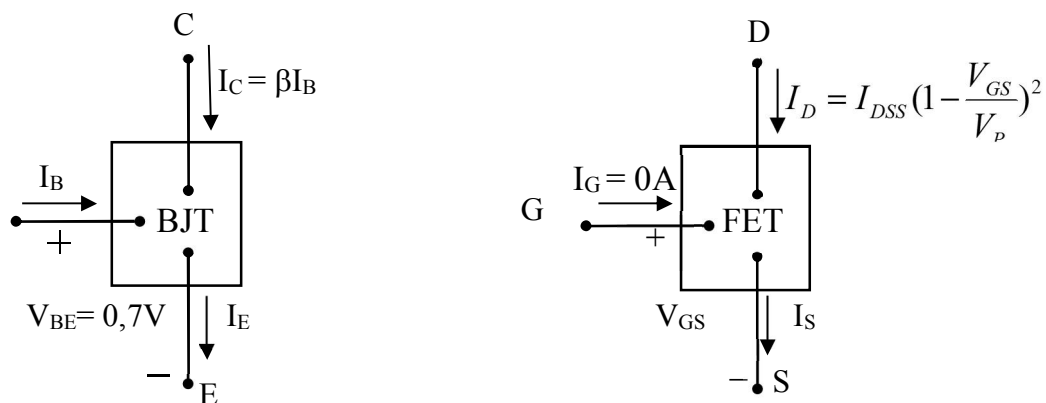
4.3. SO SÁNH GIỮA BJT VÀ JFET

Sự khác nhau cơ bản giữa 2 loại transistor là: BJT là linh kiện được điều khiển bằng dòng trong khi đó JFET là linh kiện được điều khiển bằng áp. Ngoài ra dòng điện I_C là hàm của dòng I_B còn dòng I_D của JFET là hàm của V_{GS} .

Nếu như BJT có 2 loại là NPN và PNP thì JFET cũng có 2 loại JFET kênh N và JFET kênh P. Tuy nhiên điều quan trọng cần phải lưu ý là BJT là linh kiện có cực tính (bipolar: lưỡng cực), trong đó dòng điện là dòng của các hạt tải đa số: điện tử và lỗ trống. Còn JFET là một linh kiện không có cực tính (unipolar) hay còn gọi là đơn cực, dòng tải là dòng các điện tử (kênh N) hoặc các lỗ trống (kênh P).

Một trong những đặc tính quan trọng nhất của JFET là tổng trở vào rất cao. Tổng trở vào của JFET có thể đạt tới vài trăm $M\Omega$, lớn hơn rất nhiều điện trở vào của BJT, đây chính là một đặc tính quan trọng của JFET trong thiết kế các hệ thống khuếch đại AC tuyến tính. Tần số hoạt động của JFET cao hơn BJT.

Ngược lại transistor BJT có độ nhạy cao hơn về sự thay đổi tín hiệu cung cấp ngõ vào. Sự thay đổi dòng điện ngõ ra của BJT thường lớn hơn nhiều so với JFET với cùng một điện áp tín hiệu vào. Chính vì lý do này mà độ lợi điện áp trung bình của mạch khuếch đại BJT lớn hơn JFET. Thường thì JFET có độ ổn định nhiệt cao hơn BJT và JFET có cấu trúc nhỏ hơn BJT nên rất thích hợp cho việc chế tạo IC.



Hình 4-12 So sánh giữa BJT và JFET.

Các phương trình của JFET và BJT được xác định như sau:

JFET

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

$$I_D = I_S$$

$$I_G = 0A$$

BJT

$$I_B = \frac{V_B - V_{BE}}{R_B}$$

$$I_C \cong I_E$$

$$V_{BE} = 0,7V$$

$\Leftrightarrow$

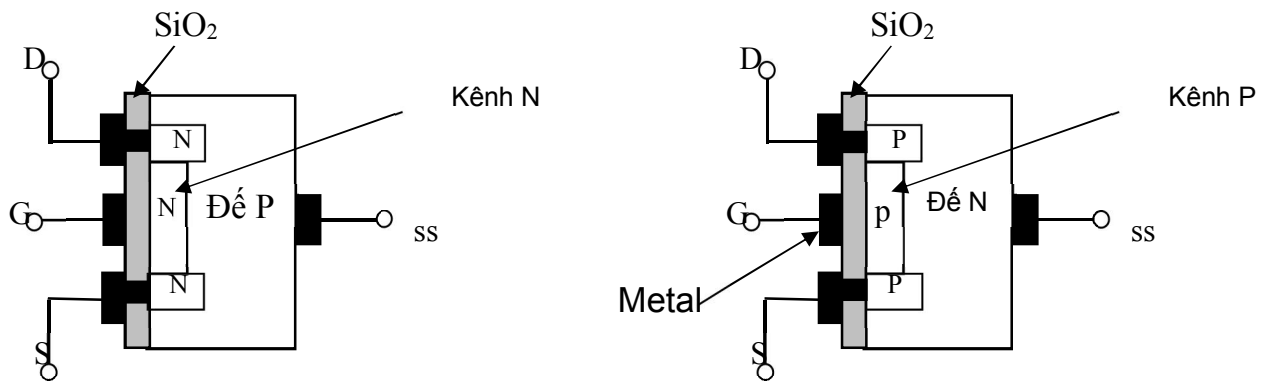
$\Leftrightarrow$

$\Leftrightarrow$

4.4. **MOSFET KÊNH CÓ SẴN (D-MOSFET: DEPLETION MOSFET)**

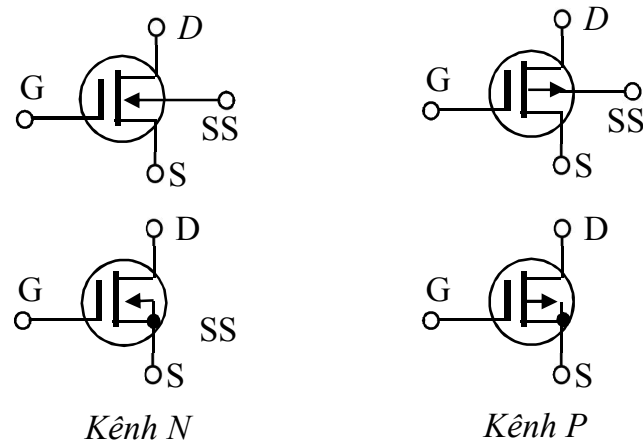
4.4.1. **Cấu tạo, Ký hiệu**

Cấu tạo của MOSFET (METAL OXIDE SEMICONDUCTOR FET) hoặc IGFET (ISOLATED GATE FET) là transistor trường có cực cửa cách ly kênh N được trình bày như hình 4-13.



Hình 4-13 Cấu tạo D-MOSFET

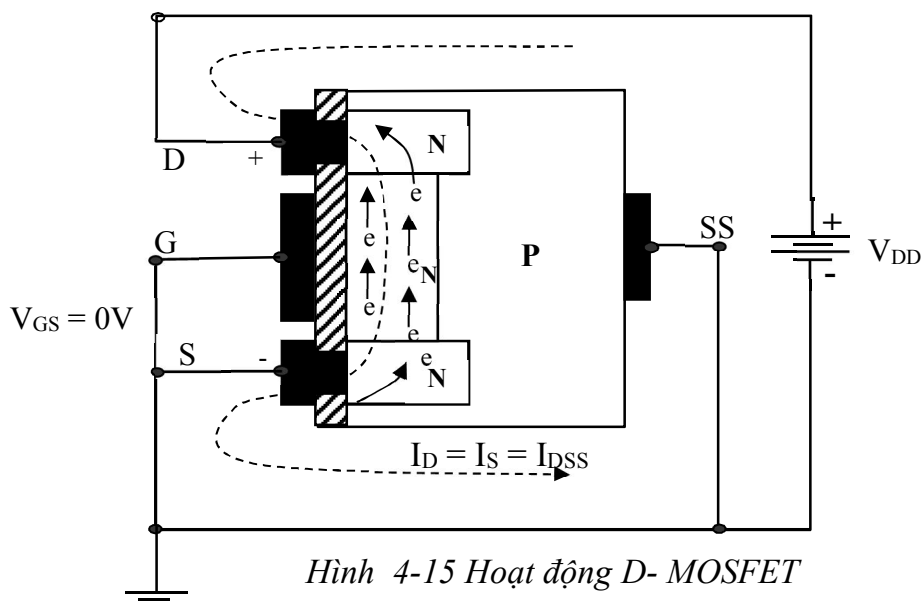
Ký hiệu của MOSFET – hoặc IGFET có cực cửa cách ly kênh N được trình bày như hình 4-14.



Hình 4-14 Ký hiệu của D-MOSFET kênh N và P

Lớp bán dẫn nền loại P hay N được nối ra ngoài tạo thành một cực tính có tên là SS (Substrate) – cực đế, cực D và cực S được kết nối đến lớp bán dẫn loại N hay P. Cực G được nối đến bề mặt tiếp xúc kim loại nhưng được ngăn cách với lớp bán dẫn kênh N hay P bằng một lớp dioxide silicon (SiO_2). SiO_2 là một vật liệu đặc biệt cách điện được xem như là chất điện môi.

Không có sự kết nối điện trực tiếp giữa cực G và kênh dẫn của MOSFET. Lớp cách điện SiO_2 trong cấu trúc của MOSFET có thể làm thay đổi tổng trở vào của MOSFET theo ý muốn.



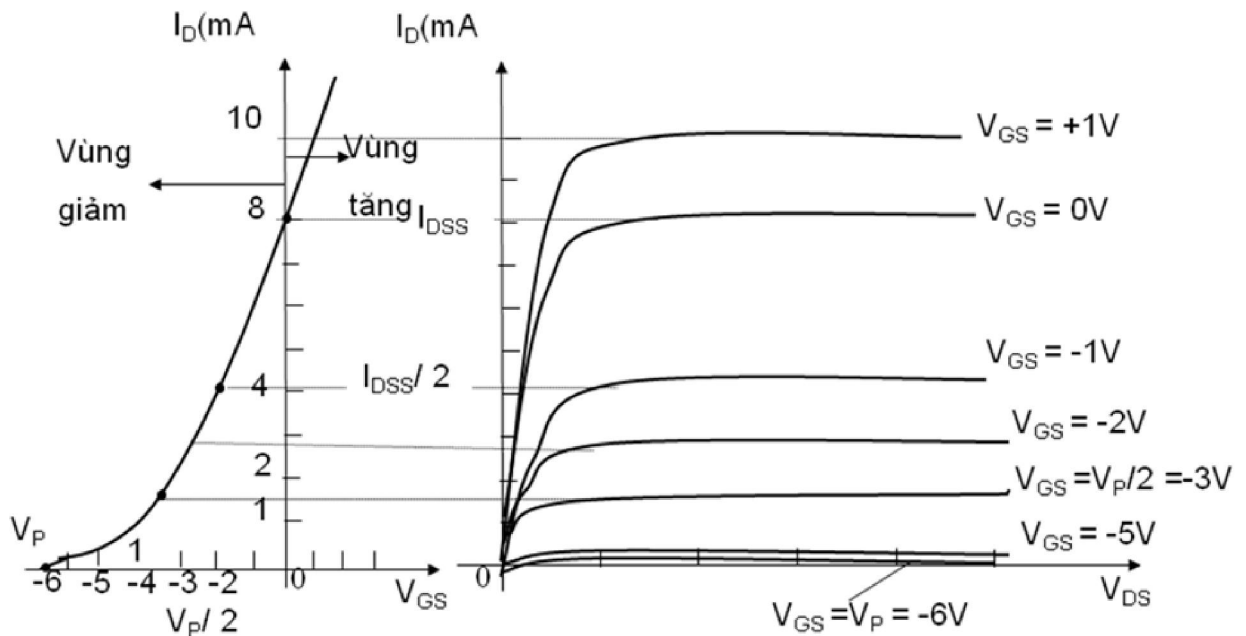
Hình 4-15 Hoạt động D- MOSFET

4.4.2. Nguyên lý hoạt động

Khi cho điện áp $V_{GS} = 0V$, điện áp cung cấp V_{DD} được đưa đến 2 cực D và S. Kết quả các điện tử tự do của kênh N di chuyển tạo nên dòng điện I_D giống như JFET. (hình 4-15)

4.4.3. Đặc tuyến của D-MOSFET

Thay đổi các giá trị khác nhau của V_{GS} ta được một họ đặc tuyến như hình 4.16.



Hình 4-16 Đặc tuyến D-MOSFET

Tùy thuộc vào giá trị điện áp âm V_{GS} mà mức độ tái hợp giữa các điện tử và lỗ trống sẽ xảy ra. Sự tái hợp này sẽ làm giảm các điện tử tự do di chuyển trong kênh dẫn, làm ảnh hưởng đến dòng điện chạy trong kênh dẫn. Điện áp phân cực càng âm thì tốc độ tái hợp càng tăng. Kết quả dòng điện cực máng càng giảm, với các giá trị điện áp $V_{GS} = -1V; V_{GS} = -2V \dots$ cho đến khi đạt giá trị điện áp thắt kênh $V_P = -6V$ và cuối cùng ta thấy đặc tuyến truyền đạt giống như đặc tuyến của JFET.

Khi giá trị điện áp V_{GS} dương sẽ làm tăng thêm số lượng điện tử lấy từ lớp bán dẫn nền loại P, làm tiết diện kênh dẫn N tăng. Điện áp V_{GS} tiếp tục tăng theo chiều dương sẽ làm cho dòng điện cực máng I_D tăng theo.

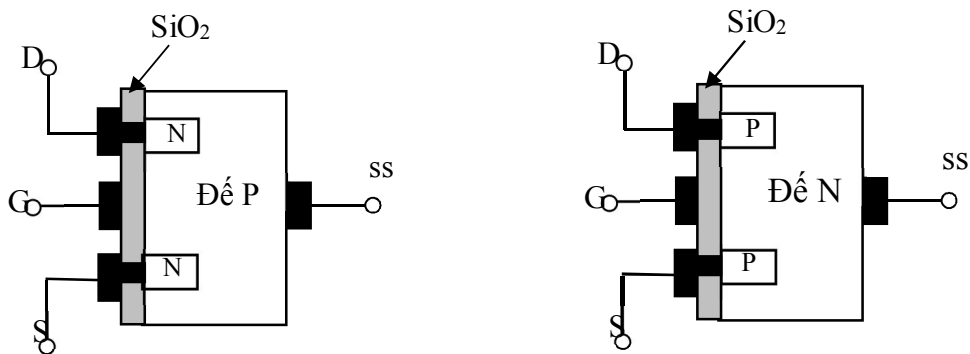
Khi điện áp $V_{GS} > 0$, các hạt tải tự do trong kênh dẫn sẽ tăng nếu so sánh với khi điện áp $V_{GS} = 0V$. Chính vì lý do này vùng điện áp dương trên GS hoặc trên đặc

tuyến truyền thường được xem như là vùng tăng (enhancement region): $I_D > I_{DSS}$. Còn vùng tương ứng với điện áp âm trên GS gọi là vùng hiếm hay vùng giảm (depletion region): $I_D < I_{DSS}$.

4.5. MOSFET CHƯA CÓ SẴN KÊNH (E-MOSFET)

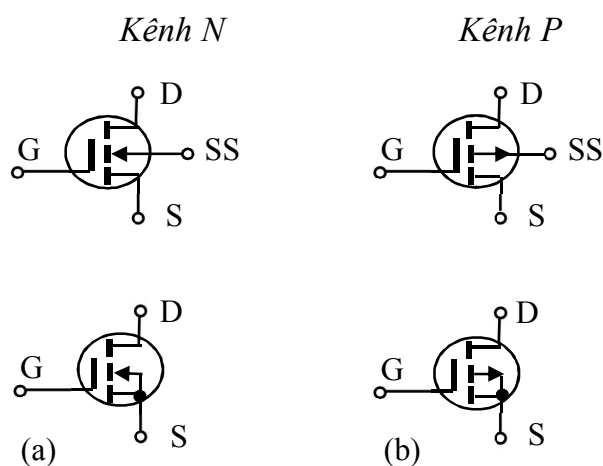
4.5.1. Cấu tạo

Cấu tạo của E-MOSFET (ENHANCEMENT – MOSFET: kênh cảm ứng) kênh N và P được trình bày như hình 4-17. Ở đây cực D và cực S không được nối với nhau. Do đó về cấu trúc thì E-MOSFET cũng giống như D-MOSFET nhưng thiếu kênh dẫn nối giữa 2 cực D và S.



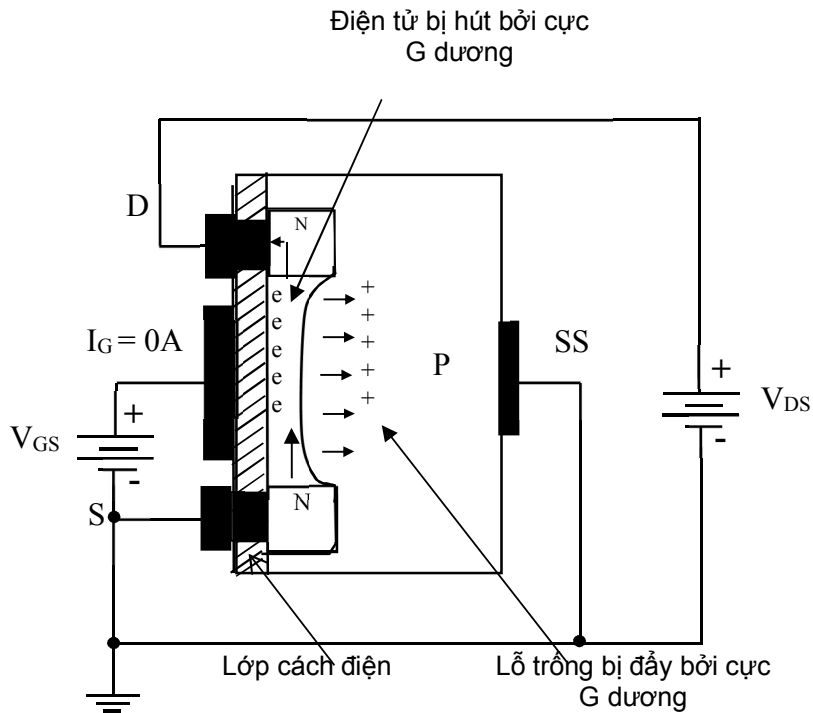
Hình 4-17 Cấu tạo của E-MOSFET

4.5.2. Ký hiệu



Hình 4-18 Ký hiệu của E-MOSFET

4.5.3. Nguyên lý hoạt động và đặc tuyến V – A



Hình 4-19 Hình thành kênh dẫn trong E-MOSFET kênh N ($V_{GS} > 0$).

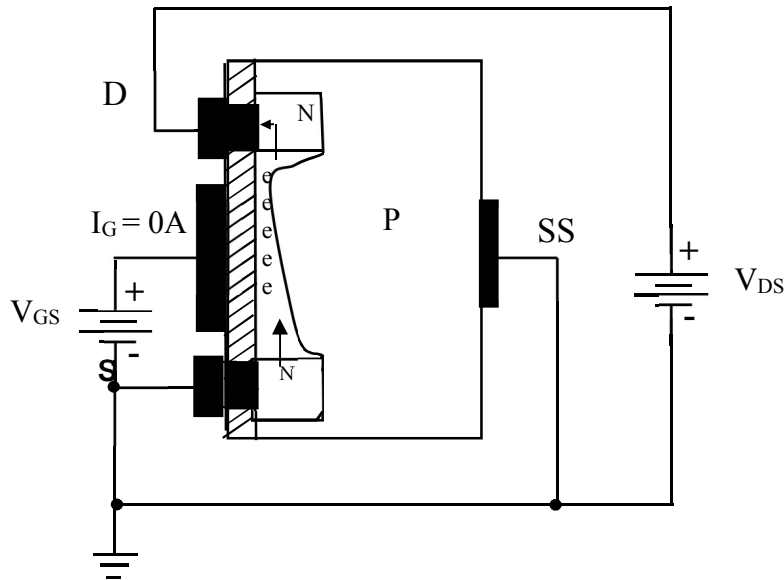
Nếu điện áp $V_{GS} = 0V$ và chỉ có điện áp cung cấp cho 2 cực D và S, do thiếu kênh dẫn giữa 2 cực D và S nên $I_D = 0$ – điều này khác hẳn với JFET vì ở JFET ta có $I_D = I_{DSS}$. Khi điện áp V_{GS} và V_{DS} được thiết lập ở giá trị dương lớn hơn $0V$ – dẫn đến có một sự chênh lệch điện áp giữa cực G và D so với cực S. Điện áp dương tại cực G sẽ tác động lên các lỗ trống trong lớp bán dẫn nền loại P nằm dọc theo lớp oxide SiO_2 . Các lỗ trống sẽ rời khỏi vùng này và đi sâu hơn về phía đế như hình 4-19 ở trên.

Kết quả tạo nên một vùng nghèo nằm gần lớp ngăn cách điện SiO_2 không có lỗ trống. Tuy nhiên các điện tử trong lớp nền P (thuộc hạt tải thiểu số) sẽ bị hút về phía cực G, tạo thành một vùng chứa điện tử gần bề mặt của lớp SiO_2 . Lớp SiO_2 và đặc tính cách điện của nó sẽ ngăn chặn các hạt tải mang điện tích âm di chuyển về cực G.

Khi điện áp V_{GS} tăng thì sự số lượng các điện tử tập trung gần mặt phẳng lớp SiO_2 cũng tăng, cho đến khi nó có thể tạo thành một kênh dẫn nối giữa 2 cực D và S. Điện áp V_{GS} đạt đến giá trị này gọi là điện áp ngưỡng V_T . Do kênh dẫn không tồn tại khi điện áp $V_{GS} = 0V$ và nó sẽ xuất hiện khi cung cấp điện áp dương $V_{GS} \geq V_T$ chính vì thế người ta gọi là MOSFET loại tăng.

Khi điện áp V_{GS} tăng vượt qua điện áp ngưỡng thì mật độ của các hạt tải tự do chứa trong kênh dẫn sẽ tăng, dẫn đến dòng điện cực máng tăng. Tuy nhiên nếu V_{GS} là hằng số và tăng điện áp V_{DS} , dòng điện cực máng sẽ tăng đến giá trị bão hòa giống như đã xảy ra đối với JFET và MOSFET có sẵn kênh.

Dòng điện I_D sẽ giảm dần về 0 khi đi vào vùng thắt, do kênh dẫn hẹp tại đầu cực máng như hình 4-20.



Hình 4-20 Sự thay đổi bề rộng kênh dẫn khi V_{DS} tăng và V_{GS} được cố định.

Khi giá trị điện áp V_{GS} nhỏ hơn điện áp ngưỡng (V_T) thì dòng điện cực máng của MOSFET loại kênh chưa có sẵn bằng 0.

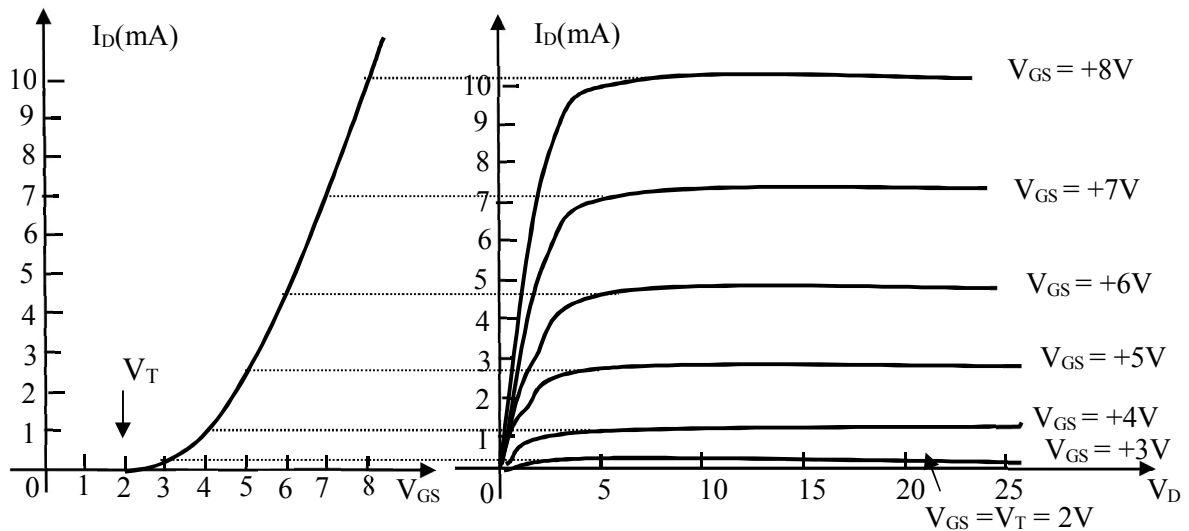
Khi giá trị điện áp V_{GS} lớn hơn V_T thì dòng điện cực máng quan hệ không tuyến tính với điện áp V_{GS} bằng phương trình: $I_D = k(V_{GS} - V_T)^2$

Trong đó k là hằng số và có thể suy ra giá trị của k từ phương trình (4.1) với $I_{D(on)}$ và $V_{GS(on)}$ là các giá trị tại các điểm đặc biệt trên đường cong đặc tuyến của

E-MOSFET trong hình 4-21: $k = \frac{I_{D(on)}}{(V_{GS(on)} - V_T)^2}$

4.5.4. Đặc tuyến của E-MOSFET

Tương tự như JFET và D-MOSFET ứng với các giá trị V_{GS} khác nhau ta được họ đặc tuyến của E-MOSFET.



Hình 4-21 Đặc tuyến truyền đạt và đặc tuyến ngõ ra của E_MOSFET kênh N.

Do có điện trở vào rất lớn, tần số hoạt động cao nên MOSFET được sử dụng rất phổ biến trong các mạch điện tử công suất và rất thích hợp cho việc chế tạo các mạch tích hợp IC.

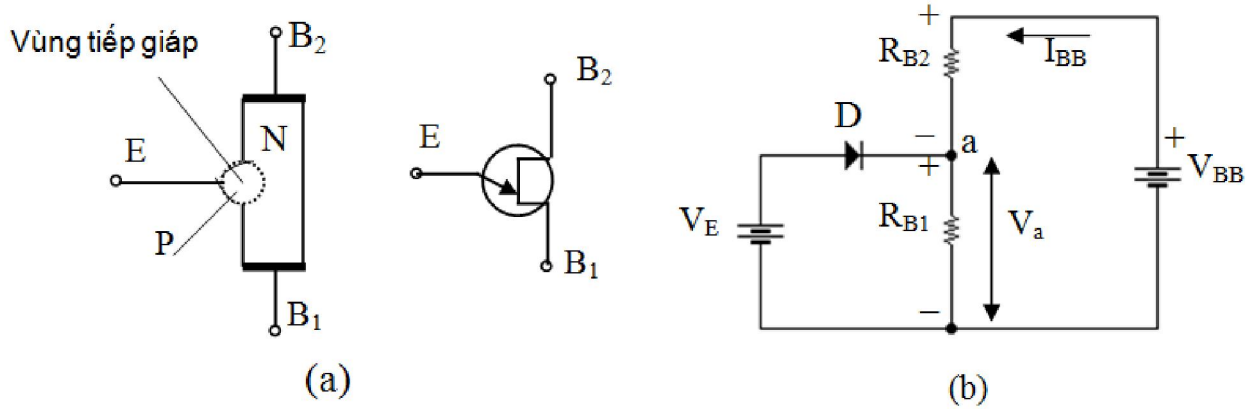
Các mạch phân cực cho MOSFET tương tự như JFET.

4.6. TRANSISTOR ĐƠN NÓI UJT (UNIJUNCTION TRANSISTOR)

Transistor đơn nối hay còn được gọi là transistor một tiếp giáp thuộc loại linh kiện điện trở âm bởi vì trên đường đặc tuyến $V - A$ có vùng điện trở âm. Dòng điện I tăng còn điện áp V giảm. UJT hoạt động ở chế độ đóng ngắt, được sử dụng phổ biến trong các mạch dao động tạo xung điều khiển cho SCR hoặc TRIAC.

4.6.1. Cấu tạo

Gồm một thanh bán dẫn loại N chứa ít tạp chất được dùng làm lớp nền, ở hai đầu có hai điện cực kim loại tạo thành 2 cực nền B_1, B_2 . Dùng phương pháp nóng chảy để gắn vào một tinh thể bán dẫn khác loại là P. Tinh thể bán dẫn này sẽ khuếch tán vào thanh bán dẫn ban đầu tạo ra một vùng tiếp giáp PN giống như diode, người ta lấy ra một điện cực ký hiệu E cực phát như hình 4-22(a). Tương tự ta cũng có UJT khác loại.



Hình 4-22 Cấu tạo, ký hiệu UJT

4.6.2. Nguyên tắc hoạt động

Để giải thích nguyên tắc hoạt động của UJT ta coi nó như một diode có 3 đầu ra với các điện trở R_{B1} , R_{B2} sơ đồ kết cấu tương đương như hình 4-22(b).

Để UJT hoạt động cần đặt nguồn V_{BB} và V_E có cực tính như hình vẽ, điện áp đặt vào R_{B1} sẽ được tính : $I_{BB} = \frac{V_{BB}}{R_{B1} + R_{B2}}$

$$V_{RB1} = V_a = I_{BB} \cdot R_{B1} = \frac{R_{B1}}{R_{B1} + R_{B2}} \cdot V_{BB}$$

hay $V_{RB1} = \eta \cdot V_{BB}$ với $\eta = \frac{R_{B1}}{R_{B1} + R_{B2}}$

η : Hệ số kết cấu hay còn gọi là hệ số điện trở liên nền $\eta \approx 0,5 \div 0,8$.

Khi $V_E < V_{RB1}$, diode phân cực ngược không dẫn khi đó có dòng điện ngược I_{E0} gọi là dòng rò khoảng vài μA đi qua tiếp giáp EB_1 , UJT ở trạng thái ngắt.

Tăng điện áp V_E tới một giá trị $V_E \geq V_a + 0,6$ gọi là điện áp mở UJT khi đó diode D phân cực thuận và dẫn điện. Sẽ có dòng của các phân tử dẫn điện đa số là lỗ trống di chuyển từ cực phát E vào cực nền. Dưới tác dụng của điện trường nguồn V_a – các lỗ trống tương đương dòng điện thuận của diode tiếp tục bị đẩy về phía B_1 làm cho độ dẫn điện của tiếp giáp EB_1 tăng. Tương ứng điện trở tiếp giáp này giảm tức là R_{B1} giảm một cách đột ngột. Còn điện trở R_{B2} vẫn giữ nguyên giá trị cũ bởi vì EB_2 phân cực ngược.

Kết quả ta được đoạn đặc tính có điện trở âm như trên hình 4-23.

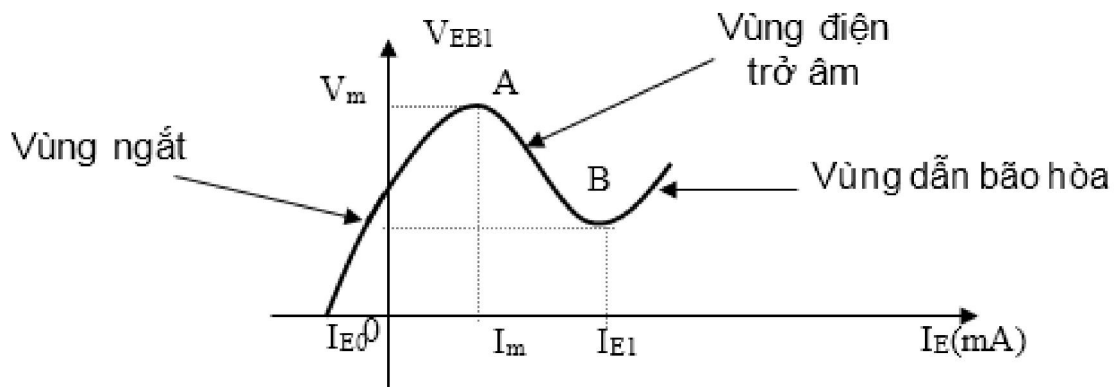
$$I_E = \frac{V_E - (V_D + V_a)}{R_D + R_{B1}}$$

Trong trường hợp này tiếp giáp EB_1 dẫn điện như một diode và UJT chuyển từ trạng thái ngắt sang trạng thái dẫn. Khi điện trở R_{B1} giảm đến trị số ổn định thì dòng I_E lại tăng theo V_E , tương tự như đặc tính thuận của diode.

4.6.3. Đặc tuyến của UJT

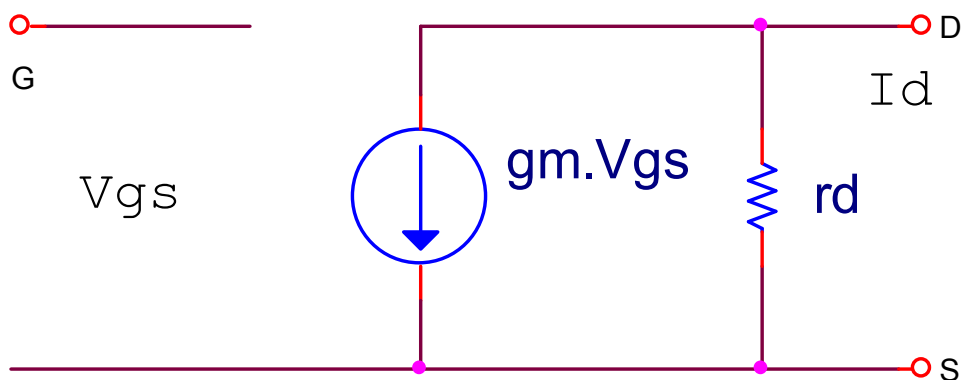
A: Điểm đỉnh (peak point); B: Điểm kết thúc giai đoạn quá độ UJT chuyển sang chế độ dẫn bão hòa.

Điện áp tại điểm A ($V_m = V_P$ - điện áp mở) còn được gọi là điện thế đỉnh, nơi mà UJT bắt đầu dẫn.



Hình 4-23 Đặc tuyến UJT

4.7. MÔ HÌNH FET



Hình 4-24 Mô hình FET

4.7.1. JFET

Với g_m được định nghĩa là độ xuyên dẫn:

$$g_m = \frac{\Delta I_d}{\Delta V_{gs}} = \frac{\partial i_d}{\partial v_{gs}} = g_{mo} \left(1 - \frac{V_{GS}}{V_P}\right) = g_{mo} \sqrt{\frac{I_D}{I_{DSS}}}$$

Với g_{mo} là độ xuyên dẫn của JFET tại $V_{GS} = 0$

$$g_{mo} = \frac{2I_{DSS}}{|V_P|}$$

và r_d là điện trở cực máng nguồn:

$$r_d = \left. \frac{\Delta V_{ds}}{\Delta I_d} \right|_{V_{GSQ}} = \frac{1}{y_{os}}; \text{ với } y_{os} \text{ là điện dẫn ngõ ra}$$

4.7.2. MOSFET

4.7.2.1. D-MOSFET

Tương tự như JFET do có phương trình truyền đạt giống nhau

4.7.2.2. E-MOSFET:

$$g_m = \frac{\Delta I_d}{\Delta V_{gs}} = \frac{\partial i_d}{\partial v_{gs}} = 2K(V_{GS} - V_T), \text{ với } K \text{ hệ số NSX cho.}$$

4.8. THÔNG SỐ CỦA FET

4.8.1. Tổng trở vào

$$Z_i = \frac{V_i}{I_i}$$

4.8.2. Tổng trở ra

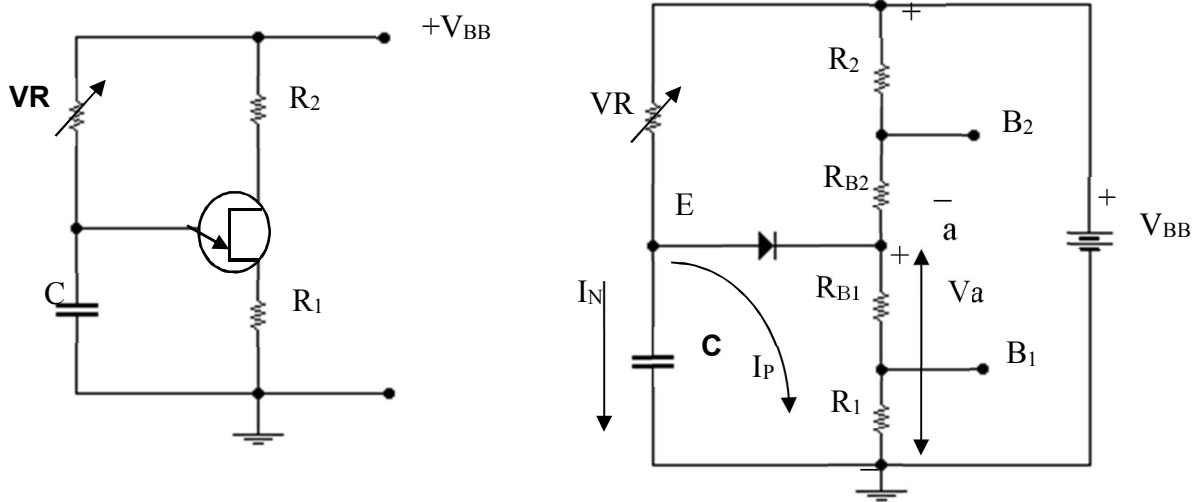
$$Z_o = \frac{V_o}{I_o}$$

4.8.3. Độ lợi điện áp

$$A_v = \frac{V_o}{V_i}$$

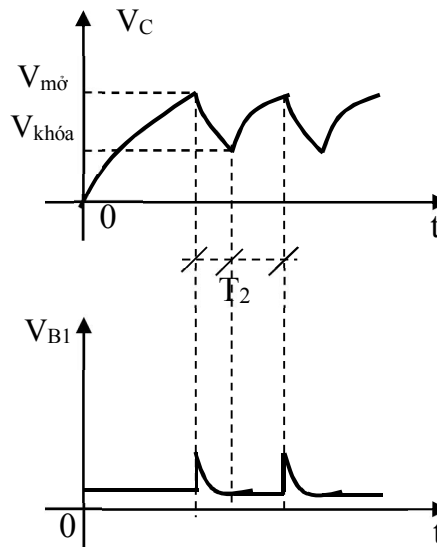
4.9. ỨNG DỤNG UJT TRONG MẠCH DAO ĐỘNG TẠO XUNG

Do UJT có tính chất đặc biệt khi $V_E < V_{mở}$ dòng $I_E \approx 0$ là dòng của các phân tử dẫn điện thiểu số có trị số rất nhỏ. Khi $V_E \geq V_{mở}$ thì I_E sẽ tăng nhanh, dòng I_{BB} cũng tăng gấp 2 lần, chính vì vậy UJT được ứng dụng trong các mạch dao động tạo xung để kích cho SCR, TRIAC vv...mạch tạo xung ở hình 4-25.



Hình 4-25 Mạch tạo xung dùng UJT

Khi vừa cấp nguồn, điện áp trên tụ C là $V_C = V_E = 0$ do tụ C chưa nạp nên điện áp $V_a > V_E$. Diode phân cực ngược không dẫn, dòng I_{B1} là dòng điện ngược. Tụ C bắt đầu nạp điện áp trên tụ tăng dần khi tới trị số $V_E = V_a + 0,7V$ thì diode chuyển sang trạng thái phân cực thuận và dẫn điện. Điện trở R_{B1} giảm đột ngột, tụ điện C bắt đầu phóng điện và đặt trên R_1 một xung điện áp. Điện áp trên tụ C giảm dần, khi V_E giảm tới trị số nhỏ hơn V_a , diode lại phân cực ngược ngưng dẫn. Tụ C lại nạp, điện áp trên $R_1 \approx 0$. Khi điện áp trên tụ tăng thì quá trình được lặp lại theo chu kỳ như ban đầu. Dạng xung điện áp trên R_1 như hình 4-26.



Hình 4-26 Dạng xung điện áp trên R_1

Chu kỳ dao động được tính đơn giản:

$$T = T_1 + T_2$$

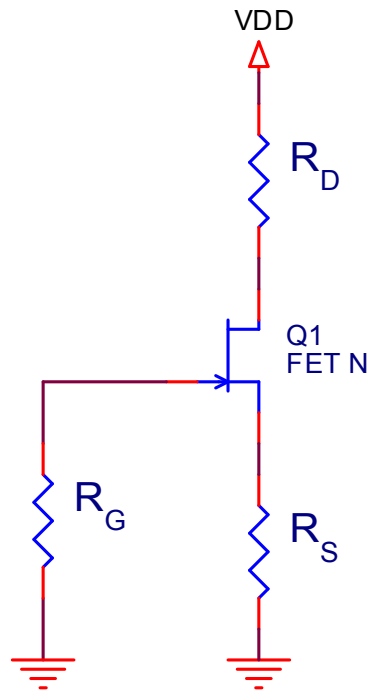
- T_1 : Thời gian UJT tắt, C nạp từ VC đến $U_{mở} = V_P$;
- T_2 : Thời gian UJT mở, C phóng nhanh qua D, RB1, R1 điện áp tụ C giảm về Vkhóa.
- Chu kỳ dao động được tính gần đúng theo công thức:

$$T \cong R_{VR} C \ln \frac{V_{BB}}{V_{BB} - V_P} = R_{VR} C \ln \left(\frac{1}{1 - \eta} \right)$$

4.10. **BÀI TẬP**

4.10.1. **Bài tập 1**

Cho mạch FET tự phân cực như hình vẽ: Với $V_{DD} = 12V$; $R_G = 250K\Omega$; $R_D = 2,7K\Omega$; $R_S = 1K\Omega$. Tính V_S ; V_D ; V_{DS} ; I_D ; I_S . Giả thuyết rằng $V_{GS} = -2V$.



Hướng dẫn:

$$V_G = 0V$$

$$V_S = V_G - V_{GS} = 0 - (-2V) = 2V$$

$$I_D = I_S = V_S / R_S = 2V / 1K\Omega = 2mA$$

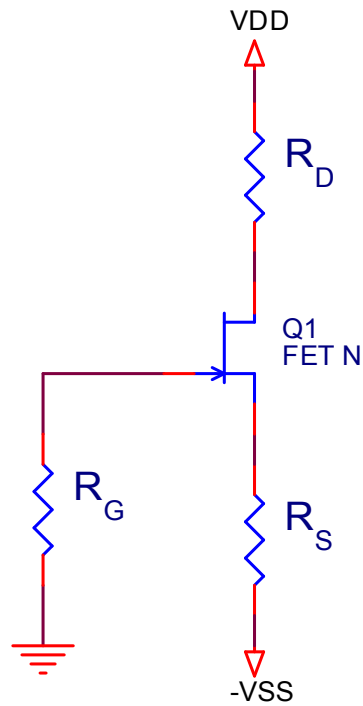
$$V_{RD} = R_D \cdot I_D = 2,7K\Omega \cdot 2mA = 5,4V$$

$$V_D = V_{DD} - V_{RD} = 12 - 5,4 = 6,6V$$

$$V_{DS} = V_D - V_S = 6,6 - 2 = 4,6V$$

4.10.2. Bài tập 2

Cho mạch FET phân cực với nguồn như hình vẽ: Với $V_{DD} = 12V$; $V_{SS} = -12V$; $R_G = 1M\Omega$; $R_D = 6,8K\Omega$; $R_S = 14K\Omega$. Tính V_S ; V_D ; V_{DS} ; I_D ; I_S . Giả thuyết rằng $V_{GS} = -2V$.



Hướng dẫn:

$$V_G = 0V \text{ (Vì không có dòng qua cực G)}$$

$$V_S = V_G - V_{GS}$$

$$V_{RS} = V_S - V_{SS}$$

$$I_D = I_S = V_{RS}/R_S$$

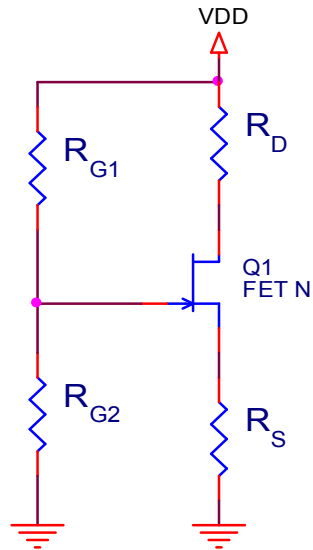
$$V_{RD} = R_D \cdot I_D$$

$$V_D = V_{DD} - V_{RD}$$

$$V_{DS} = V_D - V_S$$

4.10.3. Bài tập 3

Cho mạch FET tự phân cực dùng cầu phân áp như hình vẽ: Với $V_{DD} = 18V$; $R_{G1} = 1M\Omega$; $R_{G2} = 1M\Omega$; $R_D = 2K\Omega$; $R_S = 5K\Omega$. Tính V_S ; V_D ; V_{DS} ; I_D ; I_S . Giả thuyết rằng $V_{GS} = -2V$.



Hướng dẫn:

$$V_G = V_{DD} \cdot R_{G2} / (R_{G1} + R_{G2})$$

$$V_S = V_G - V_{GS}$$

$$I_D = I_S = V_S / R_S$$

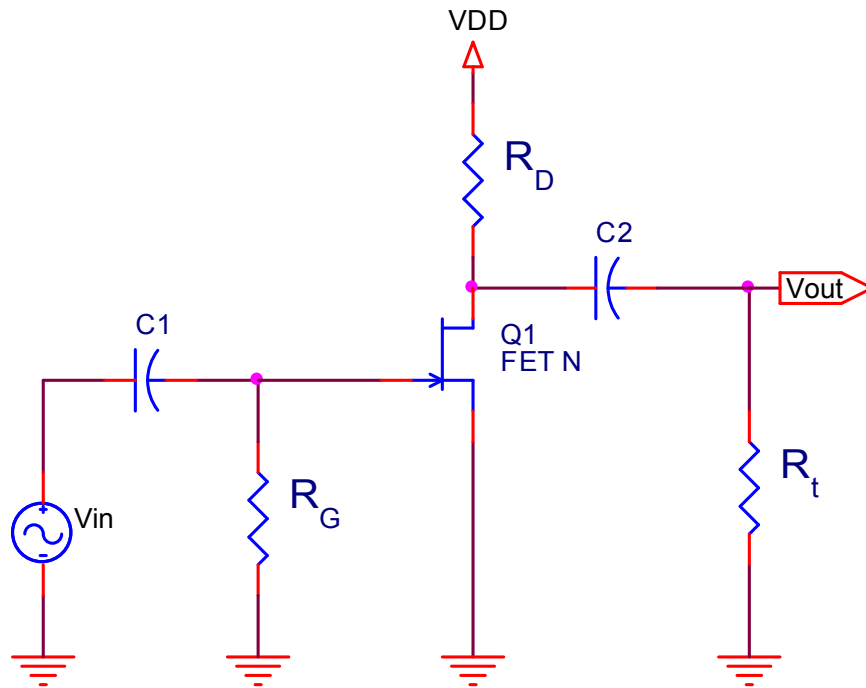
$$V_{RD} = R_D \cdot I_D$$

$$V_D = V_{DD} - V_{RD}$$

$$V_{DS} = V_D - V_S$$

4.10.4. Bài tập 4

Cho mạch khuếch đại cực nguồn chung với FET tự phân cực như hình vẽ: Với $V_{DD} = 12V$; $R_G = 100K\Omega$; $R_D = 2K\Omega$; $R_S = 500K\Omega$; $R_t = 4K\Omega$; $V_{in} = 200mV$. Tính V_{out} ; Z_{in} ; Z_{out} . Giả thuyết rằng $g_m = 3,6mS = \Delta i_d / \Delta v_{gs}$.



Hướng dẫn:

Công thức:

$$A_v = V_{out} / V_{in}$$

$$V_{in} = \Delta v_{gs}$$

$$V_{out} = \Delta i_d \cdot R_0$$

$$\text{Suy ra: } A_v = g_m \cdot R_0$$

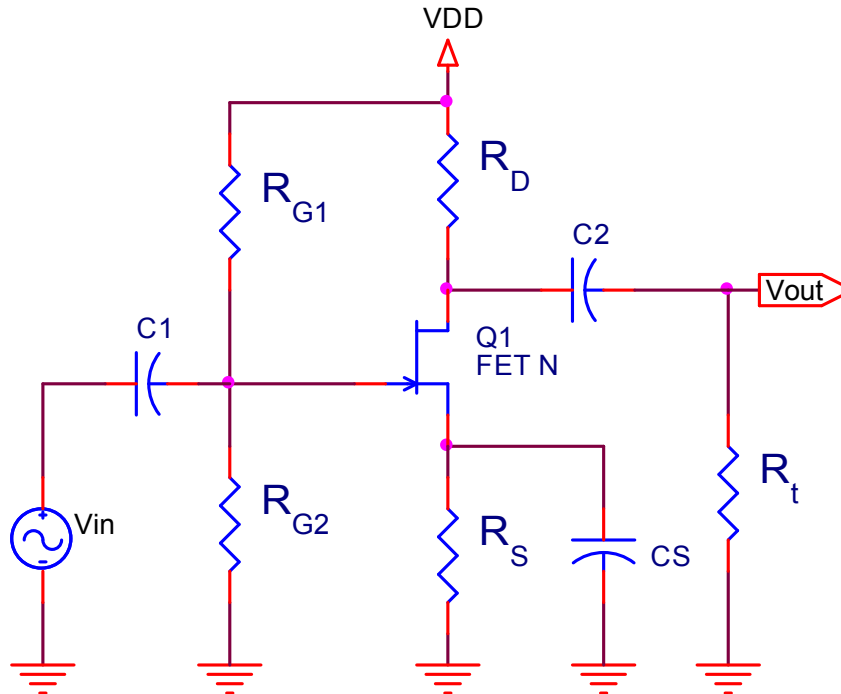
$$Z_{in} = R_G$$

$$Z_{out} = R_D$$

$$R_0 = R_D // R_t$$

4.10.5. Bài tập 5

Cho mạch khuếch đại cực nguồn chung với FET phân cực dùng cầu phân áp như hình vẽ: Với $V_{DD} = 15V$; $R_{G1} = 1M\Omega$; $R_{G2} = 800K\Omega$; $R_D = 3,3K\Omega$; $R_S = 10K\Omega$; $R_t = 8,2K\Omega$; $V_{in} = 20mV$. Tính V_G ; V_D ; V_{DS} ; I_D ; I_S ; V_{out} ; Z_{in} ; Z_{out} . Giả thuyết rằng: $V_{GS} = -2V$; $g_m = 3mS = \Delta i_d / \Delta v_{gs}$.



Hướng dẫn:

Công thức:

$$A_v = V_{out} / V_{in}$$

$$V_{in} = \Delta v_{gs}$$

$$V_{out} = \Delta i_d \cdot r_0$$

$$\text{Suy ra: } A_v = g_m \cdot r_0$$

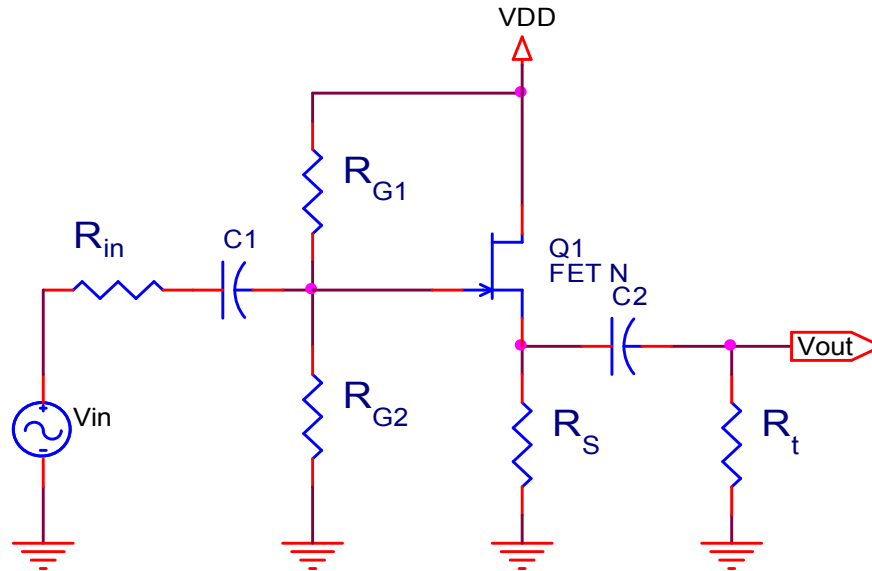
$$Z_{in} = R_{G1} // R_{G2}$$

$$Z_{out} = R_D$$

$$r_0 = R_D // R_t$$

4.10.6. Bài tập 6

Cho mạch khuếch đại cực máng chung với FET phân cực dùng cầu phân áp như hình vẽ: Với $V_{DD} = 12V$; $R_{G1} = 2,2M\Omega$; $R_{G2} = 2,2K\Omega$; $R_S = 4,7K\Omega$; $R_t = 5K\Omega$; $V_{inNL} = 1V_p$; điện trở nguồn không tải là $R_{in} = 100K\Omega$. Tính V_S ; V_D ; V_{DS} ; I_D ; I_S ; V_{out} ; Z_{in} ; Z_{out} và P_{out} . Giả thuyết rằng: $V_{GS} = -2V$; $g_m = 3mS = \Delta i_d / \Delta v_{gs}$.



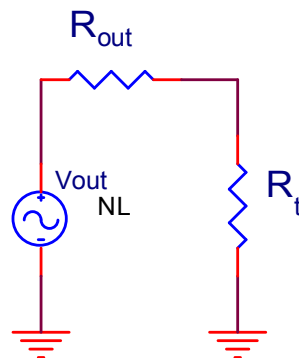
Hướng dẫn:

Công thức:

$$A_v = 1$$

$$Z_{out} = R_S$$

$$Z_{in} = R_{G1} // R_{G2}$$



$$V_{inL} = V_{inNL} \cdot Z_{in} / (R_{in} + Z_{in})$$

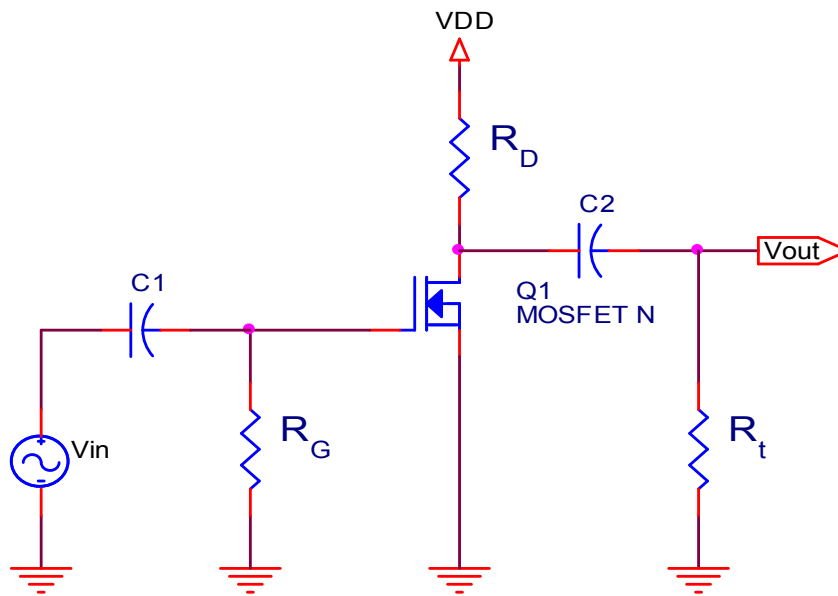
$$V_{outNL} = V_{inL}$$

$$V_{out}(R_t) = V_{in}.Z_{out}/(R_t + Z_{out})$$

$$P_{out} = (V_{out,rms})^2/R_t$$

4.10.7. Bài tập 7

Cho mạch khuếch đại cực nguồn chung với MOSFET tự phân cực như hình vẽ: Với $V_{DD} = 12V$; $R_G = 1,2M\Omega$; $R_D = 4,7K\Omega$; $R_t = 8,6K\Omega$; $V_{in} = 100mV$. Tính V_S ; V_D ; V_{DS} ; V_{out} ; Z_{in} ; Z_{out} và A_v . Giả thuyết rằng: MOSFET làm việc lớp A ($V_D = (25\% - 75\%)V_{DD}$; $g_{m0} = 3mS$).



Hướng dẫn:

$$V_G = 0V \text{ (Vì không có dòng qua cực G)}$$

$$V_S = 0V$$

$$V_D = 50\% V_{DD} = 6V \text{ (tự chọn)}$$

$$V_{GS} = 0; g_m = g_{m0} = 3mS$$

$$r_0 = R_D // R_t$$

$$A_v = g_m \cdot r_0$$

$$V_{out} = A_v \cdot V_{in}$$

$$Z_{in} = R_G$$

$$Z_{out} = R_D$$

Chương 5: KHUẾCH ĐẠI THUẬT TOÁN

MỤC TIÊU CỦA CHƯƠNG

Trong chương này, chúng ta khảo sát tính chất của Op - Amp và các chế độ hoạt động của Op - Amp. Ngoài ra, ứng dụng của các linh kiện này cũng được trình bày trong chương này.

Chương này còn cung cấp kiến thức về các dạng mạch khuếch đại dùng Op - Amp cũng như ứng dụng của nó vào thực tế. Cho nên, sinh viên phải thực hiện lại được các ví dụ và bài tập. Từ đó, tự cho mình các ví dụ, bài tập tương tự và giải chúng để tự khám phá tri thức.

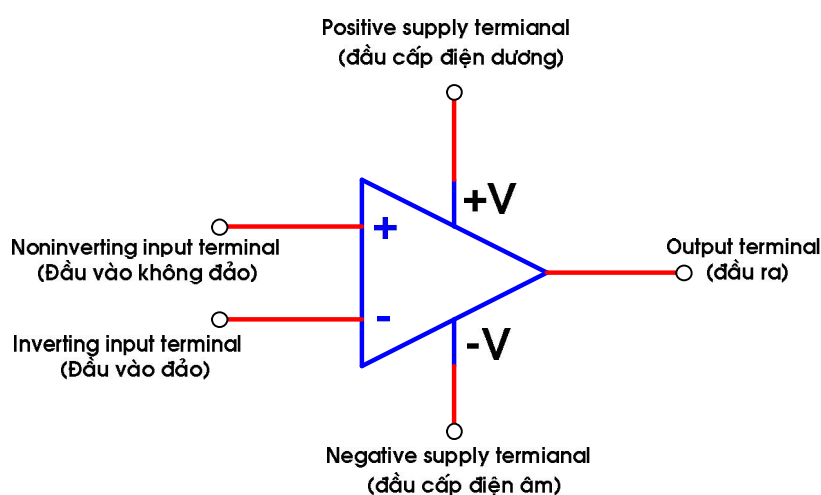
5.1. CÁC TÍNH CHẤT CHUNG CỦA BỘ KHUẾCH ĐẠI THUẬT TOÁN

5.1.1. Tổng quan về Op-Amp

Op-Amp (Operational Amplifier) còn gọi là khuếch đại thuật toán là một mạch khuếch đại được chế tạo ở dạng tích hợp (Integrated Circuit – IC). Các vi mạch Op-Amp thuộc thế hệ đầu tiên là 702, 709 và 741 do hãng Fairchild chế tạo trong khoảng thời gian từ 1964 đến 1968. Trong thời gian này hãng National Semiconductor cũng cho ra đời các Op-Amp số hiệu 101 và 301.

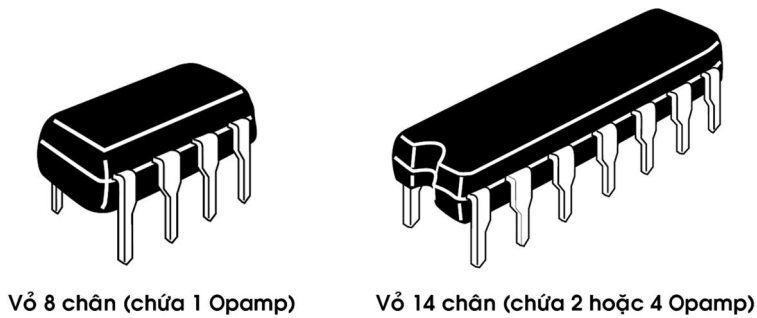
Các Op-Amp thuộc thế hệ đầu như 741, 301 ngày nay vẫn còn được sử dụng khá phổ biến. Op-Amp là một linh kiện không thể thiếu trong hầu hết các thiết bị điện tử. Vì vậy việc khảo cứu các tính năng và ứng dụng của vi mạch Op-Amp là cần thiết.

5.1.2. Ký hiệu của Op-amp



Hình 5-1 Ký hiệu của Op-Amp và các ngõ vào, ra, cấp điện.

5.1.3. Một số kiểu vỏ phổ biến

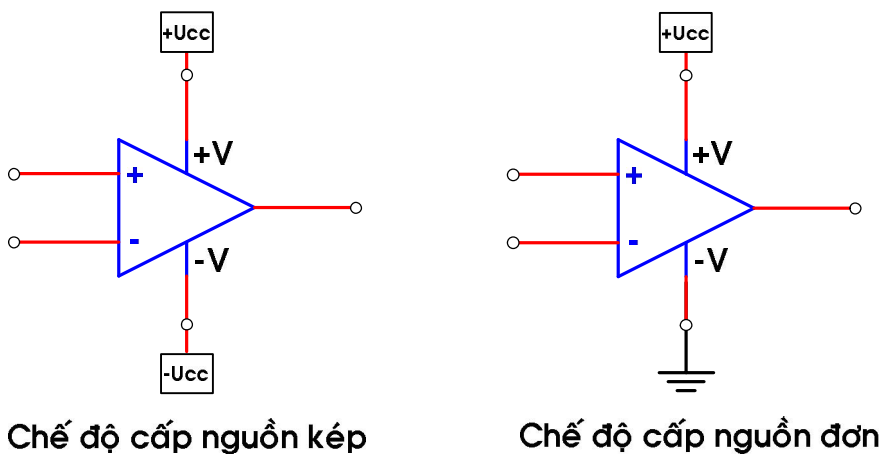


Hình 5-2 Một số kiểu vỏ phổ biến của vi mạch Op-Amp.

5.1.4. Chế độ cấp nguồn cho Op-Amp

Các Op-Amp nói chung hoạt động ở chế độ cấp nguồn kép tức là phải cấp nguồn (+) vào chân (Positive supply terminal) và nguồn (-) vào chân (Negative supply terminal), nguồn điện (+) và (-) phải bằng nhau về trị tuyệt đối. Ví dụ có thể dùng nguồn kép đối xứng: $\pm 5\text{V}$, $\pm 9\text{V}$, $\pm 12\text{V}$.

Tuy nhiên, trong một số trường hợp Op-Amp có thể làm việc với nguồn cấp điện đơn tức là cấp điện (+) vào chân (Positive supply terminal) trong khi chân (Negative supply terminal) nối mass. Xem Hình 5-3. Việc chọn chế độ cấp nguồn đơn hay kép tùy thuộc vào khuyến cáo của nhà sản xuất Op-Amp và tín hiệu ở các ngõ vào đảo và không đảo ở một mạch điện cụ thể.

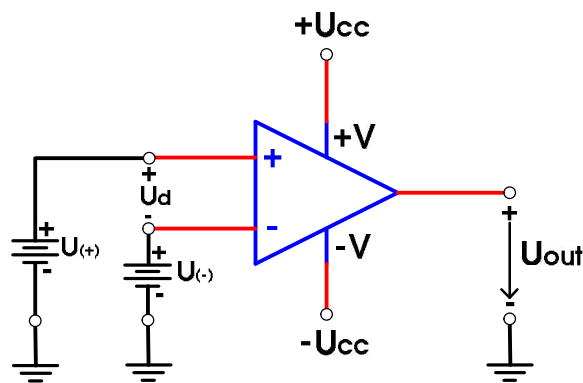


Hình 5-3 Cấp nguồn kép hoặc nguồn đơn cho Op-Amp.

Điện áp các ngõ vào/ ra và điện áp vi sai:

- ✓ Điện áp tác động lên ngõ vào **không đảo** ký hiệu là $U_{(+)}$
- ✓ Điện áp tác động lên ngõ vào **đảo** ký hiệu là $U_{(-)}$
- ✓ Hiệu điện thế : $U_d = U_{(+)} - U_{(-)}$ gọi là điện áp vi sai (Differential Voltage).
- ✓ Điện áp ngõ ra ký hiệu là U_o .

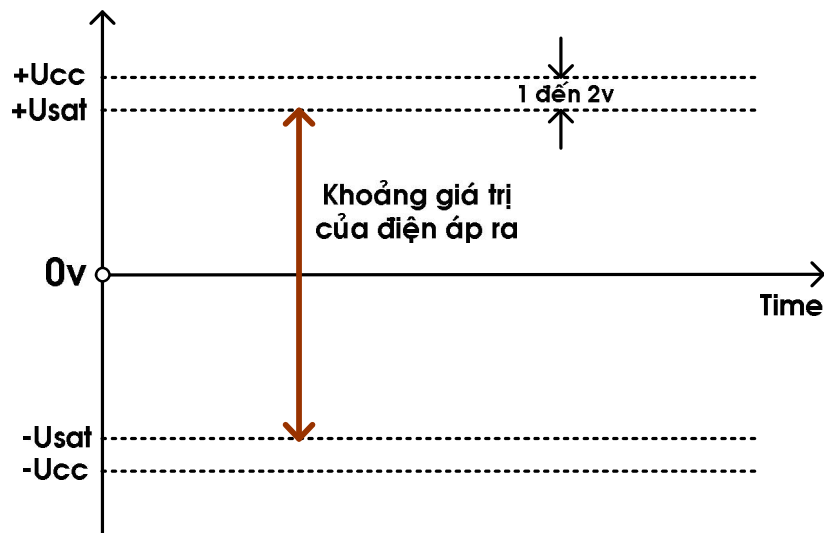
Các chữ in hoa trong ký hiệu các điện áp trên được viết bằng chữ thường nếu chúng là các giá trị tức thời.



Hình 5-4 Điện áp các ngõ vào, ra và điện áp vi sai.

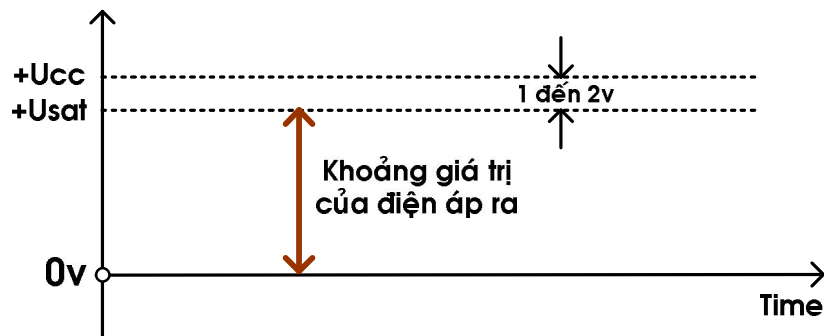
Theo đặc điểm thiết kế của nhà sản xuất, nguồn cấp điện cho Op-Amp được giới hạn ở một mức nhất định (ví dụ đối với IC 741 thì nguồn cấp điện tối đa cho phép là $\pm 18V$). Các điện áp ngõ vào cũng được giới hạn. Điện áp ngõ ra của Op-Amp có đặc điểm là luôn nhỏ hơn điện áp cấp nguồn trong mọi trường hợp. Giá trị dương tối đa của điện áp ra được gọi là mức bão hoà dương, mức này thường thấp hơn mức cấp nguồn (+) từ 0,5 đến 2V. Tương tự như vậy, giá trị âm tối đa của điện áp ra gọi là mức bão hoà âm, mức này cao hơn mức cấp nguồn (-) từ 0,5 đến 2V. Mức bão hoà dương và âm thường có giá trị tuyệt đối khác nhau. Ví dụ với IC 741 hoạt động ở chế độ nguồn cấp điện kép $\pm 15V$ thì mức bão hoà dương là $+U_{sat} = 14V$ và mức bão hoà âm là $-U_{sat} = -13V$.

5.1.4.1. Khi Op-Amp hoạt động ở chế độ cấp nguồn kép.



Hình 5-5 Điện áp ngõ ra của Op-Amp giới hạn giữa mức $-U_{sat}$ và $+U_{sat}$

5.1.4.2. Khi Op-Amp hoạt động ở chế độ cấp nguồn đơn.



Hình 5-6 Điện áp ngõ ra của Op-Amp giới hạn giữa mức $0v$ và $+U_{sat}$

Ví dụ về các thông số giới hạn của Op-Amp

Absolute Maximum Ratings ($T_a = 25^{\circ}C$) of HA17741

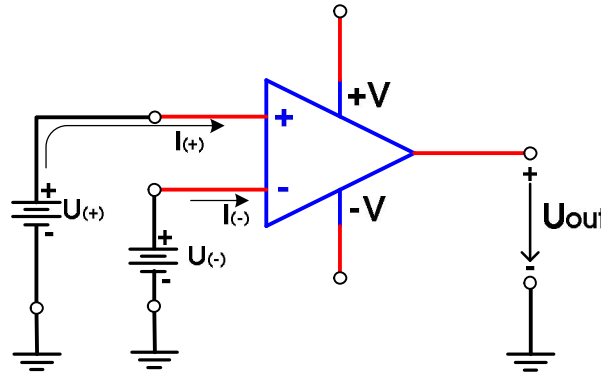
- Power-supply voltage (điện áp cấp nguồn) : $\pm 18v$
- Input voltage (điện áp ngõ vào) : $\pm 15v$
- Differential input voltage (điện áp vi sai) : $\pm 15v$
- Allowable power dissipation (tiêu tán công suất cho phép) : $670mW$
- Operating temperature (nhiệt độ làm việc) : -20 to $+75^{\circ}C$

- Storage temperature (nhiệt độ lưu trữ) : -55 to $+125^{\circ}\text{C}$

5.1.5. Đặc tính các ngõ vào, ra và các chế độ làm việc của Op-Amp

1.1.1.1. Đặc tính ngõ vào

Ngõ vào của Op-Amp có tổng trở rất lớn. Khi đặt lên ngõ vào một điện áp, dòng điện tại ngõ vào có trị số rất bé và trong các tính toán ta có thể xem gần đúng các dòng này bằng 0.



Hình 5-7 Tổng trở ngõ vào

Tổng trở ngõ vào được định nghĩa là:

$$Z_{in(+)} = \frac{U_{(+)}}{I_{(+)}}; Z_{in(-)} = \frac{U_{(-)}}{I_{(-)}}$$

$Z_{in(+)}$ và $Z_{in(-)}$ đều rất lớn, có giá trị từ vài $\text{M}\Omega$ trở lên. Vì vậy các dòng điện $I_{in(+)}$ và $I_{in(-)}$ có giá trị không đáng kể. Đây là một ưu điểm của Op-Amp, nhờ có tổng trở ngõ vào lớn mà các nguồn áp tác động lên ngõ vào không bị sụt áp.

5.1.5.1. Đặc tính ngõ ra

Ngõ ra của Op-Amp có tổng trở rất nhỏ. Vì vậy điện áp ngõ ra của Op-Amp rất ít thay đổi theo tải mắc ở ngõ ra. Khi có tải hay không tải, điện áp ngõ ra hầu như chỉ phụ thuộc vào các tín hiệu tác động ở ngõ vào và cách mắc các phần tử phụ xung quanh mạch Op-Amp. Tuy nhiên, điều này chỉ đúng nếu dòng điện ngõ ra còn nhỏ hơn giới hạn tối đa cho phép do nhà sản xuất quy định.

Chế độ vòng hở và Op-Amp hoạt động với nguồn cấp điện kép đối xứng:

Chế độ vòng hở là chế độ hoạt động không có hồi tiếp, không có bất kỳ đường hồi tiếp nào từ ngõ ra về ngõ vào (không tính đường nguồn và mass). Ở chế độ này có đặc điểm là điện áp ngõ ra bằng độ lợi vòng hở nhân với điện áp vi sai:

$$U_o = A_{v0}.U_d$$

Trong đó, độ lợi vòng hở A_{v0} thường có giá trị cực lớn (20000 lần trở lên).

Như vậy chỉ cần một điện áp vi sai rất nhỏ (ví dụ $100\mu V$) thì điện áp ngõ ra U_o cũng có giá trị đáng kể ($20000 \times 100\mu V = 2V$). Nếu tính bình thường như thế thì khi điện áp vi sai tăng lên $1000\mu V = 1mV$, điện áp ngõ ra là $U_o = 20V$. Tuy nhiên, vì điện áp ngõ ra không thể lớn hơn mức bão hoà (+) hoặc (-) nên điện áp ngõ ra lúc đó không phải là 20V mà chỉ bằng mức bão hoà dương của Op-Amp (tức $U_o = +U_{sat}$) nếu mức $+U_{sat} < 20V$. Tương tự như vậy nếu điện áp vi sai có giá trị $-1mV$ thì $U_o = -U_{sat}$.

Một cách gần đúng khi phân tích mạch Op-Amp ở chế độ vòng hở là xem:

$$U_o = +U_{sat} \text{ khi } U_d > 0 \text{ (thực tế thì phải có } U_d > \frac{+U_{sat}}{A_{v0}} \text{ ; khoảng vài chục } \mu V).$$

$$U_o = -U_{sat} \text{ khi } U_d < 0 \text{ (thực tế thì phải có } U_d < \frac{-U_{sat}}{A_{v0}} \text{ ; khoảng âm vài chục } \mu V).$$

Như vậy, việc phân tích gần đúng như trên sẽ không đúng nếu điện áp vi sai có giá trị bé trong khoảng $\pm$ vài chục μV . Tuy nhiên, khi Op-Amp hoạt động ở chế độ vòng hở thì trường hợp này thường ít gặp trong thực tế hoặc chỉ xảy ra trong thời gian rất ngắn. Vì vậy, vẫn có thể áp dụng phương pháp phân tích gần đúng nêu trên.

Theo định nghĩa điện áp vi sai là : $U_d = U_{(+)} - U_{(-)}$ thì:

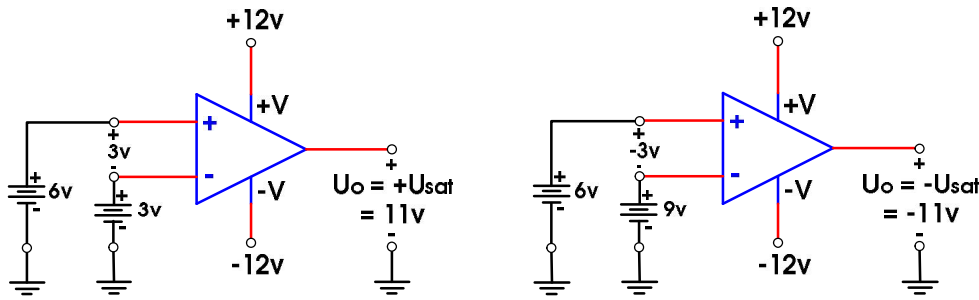
$$U_d > 0 \Leftrightarrow U_{(+)} > U_{(-)}$$

$$U_d < 0 \Leftrightarrow U_{(+)} < U_{(-)}.$$

Do đó, ta viết theo nguyên tắc gần đúng là:

$$\begin{aligned} U_o &= +U_{sat} \text{ khi } U_{(+)} > U_{(-)} \\ U_o &= -U_{sat} \text{ khi } U_{(+)} < U_{(-)}. \end{aligned}$$

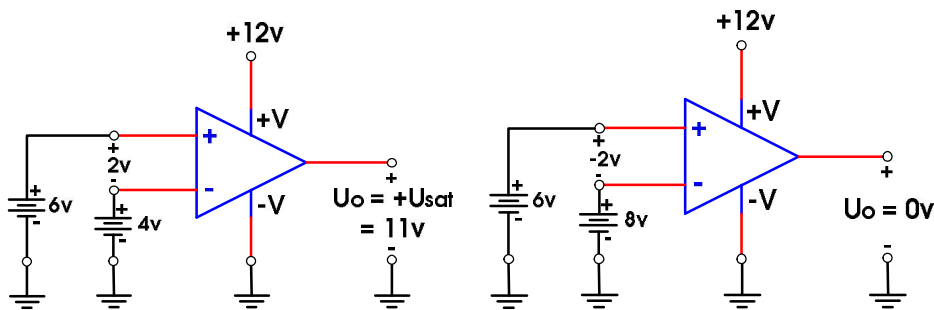
Nguyên tắc gần đúng trên đây được áp dụng với điều kiện các tín hiệu $U_{(+)}$ và $U_{(-)}$ có giá trị nằm trong khoảng cấp nguồn từ $-U_{cc}$ đến $+U_{cc}$.



Hình 5-8 Hoạt động ở chế độ vòng hở của Op-Amp

Chế độ vòng hở và Op-Amp hoạt động với nguồn cấp điện đơn

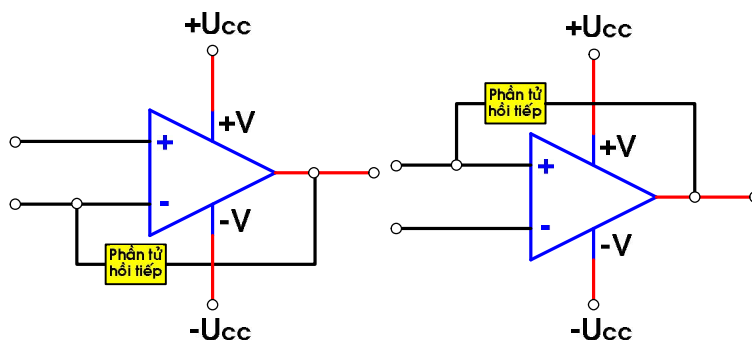
Trong trường hợp Op-Amp làm việc ở chế độ vòng hở với nguồn cấp điện đơn, điện áp ngõ ra sẽ tiến tới giá trị bão hoà dương ($+U_{sat}$) khi $U_{(+)} > U_{(-)}$ và tiến tới 0V khi $U_{(+)} < U_{(-)}$. Ở đây cũng có một điều kiện là các điện áp $U_{(+)}$ và $U_{(-)}$ phải có giá trị trong khoảng cấp nguồn tức là từ 0V đến $+U_{cc}$.



Hình 5-9 Hoạt động của Op-Amp ở chế độ vòng hở nguồn đơn.

Chế độ vòng kín

Chế độ vòng kín là chế độ có hồi tiếp từ ngõ ra về ngõ vào. Phần tử hồi tiếp thông thường là điện trở, tụ điện hoặc R mắc nối tiếp C , $R // C$.v.v. Nếu mạch hồi tiếp nối từ ngõ ra ngược về ngõ vào (-), ta có hồi tiếp âm, ngược lại là hồi tiếp dương (xem [Hình 5-10](#)).



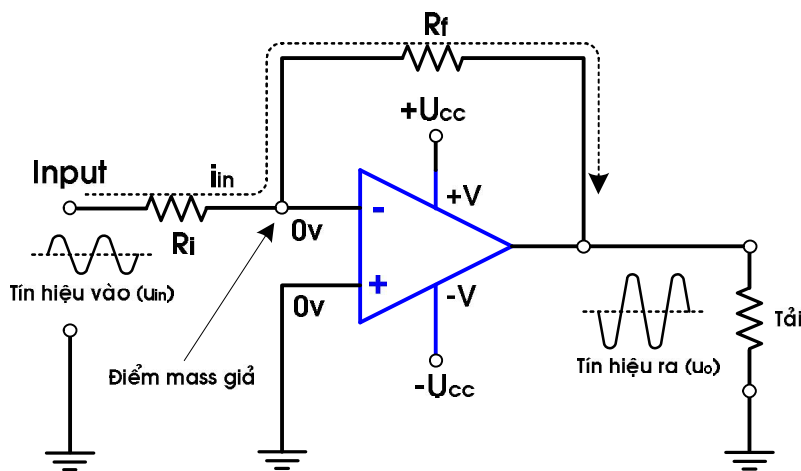
Hình 5-10 Hồi tiếp âm và dương trong chế độ vòng kín của Op-Amp.

Khi Op-Amp làm việc ở chế độ vòng kín, độ lợi vòng hở có ảnh hưởng không đáng kể. Lúc này, hoạt động của mạch chủ yếu do mạch hồi tiếp quyết định. Điện áp giữa ngõ vào đảo và không đảo có giá trị bằng nhau: $U_{(+)} = U_{(-)}$. Đây là một đặc điểm quan trọng cần nhớ khi phân tích mạch Op-Amp vòng kín (có hồi tiếp). Ngoài ra do tổng trở các ngõ vào của Op-Amp rất lớn nên hầu như không có dòng điện chảy vào các ngõ vào này, trong tính toán ta xem các dòng $I_{(+)}$ và $I_{(-)}$ bằng 0.

5.2. MẠCH KHUẾCH ĐẠI DÙNG OP - AMP

5.2.1. Mạch khuếch đại đảo

5.2.1.1. Sơ đồ mạch



Hình 5-11 Mạch khuếch đại điện áp đảo dấu

5.2.1.2. Đặc điểm

Mạch khuếch đại điện áp đảo dấu có sơ đồ nguyên lý trên Hình 5-11. Điện áp ngõ ra của mạch là:

$$U_o = A_v \cdot U_{in}$$

Trong đó A_v có giá trị âm (-) và do mạch hồi tiếp quyết định, độ lợi vòng hở của Op-Amp ảnh hưởng không đáng kể và có thể bỏ qua. Trong mạch này, điện trở hồi tiếp cũng được nối từ ngõ ra về ngõ vào đảo (hồi tiếp âm giống như mạch KĐ không đảo). Tín hiệu cần được khuếch đại được đưa đến ngõ vào đảo qua điện trở R_i . Ngõ vào (+) được nối mass. Chú ý là nếu nhầm lẫn lấy hồi tiếp dương thì mạch sẽ không làm việc và ngõ ra nhanh chóng bị bão hoà.

Điện áp tại ngõ vào (-) luôn bằng điện áp tại ngõ vào (+) và do ngõ vào (+) nối mass nên ta có: $u(+)=0v$ dẫn đến $u(-)=0v$, ngõ vào (-) do đó gọi là điểm mass giả.

Dòng điện i_{in} do tín hiệu u_{in} cung cấp sẽ qua R_i và sau đó qua R_f đến ngõ ra. Dòng này không chảy vào ngõ vào (-) do ngõ vào (-) có nội trở rất lớn. Cường độ của dòng i_{in} là:

$$i_{in} = \frac{u_{in} - u_{(-)}}{R_i} = \frac{u_{in}}{R_i}$$

Do dòng i_{in} chảy từ điểm mass giả (ngõ vào -) qua R_f đến ngõ ra nên ta có:

$$i_{in} = \frac{u_{(-)} - u_o}{R_f} = \frac{-u_o}{R_f}$$

So sánh hai biểu thức trên ta rút ra được:

$u_o = -\frac{R_f}{R_i} u_{in}$

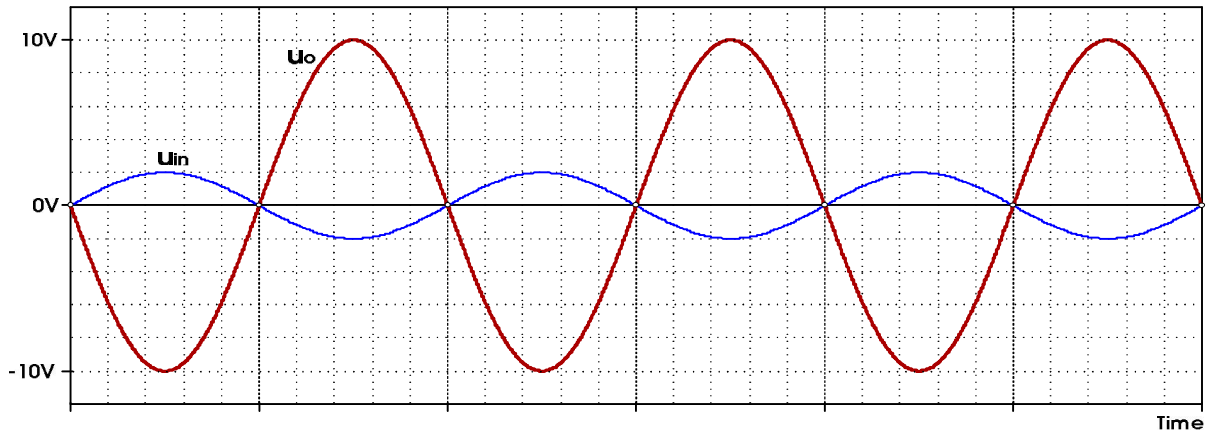
 biểu thức cho thấy tín hiệu ra luôn ngược dấu với tín hiệu vào.

- ☐ Nếu tỉ số $R_f/R_i < 1$ thì tín hiệu ra nhỏ hơn tín hiệu vào (giảm áp).
- ☐ Nếu tỉ số $R_f/R_i > 1$ thì tín hiệu ra lớn hơn tín hiệu vào (KĐ áp)
- ☐ Nếu tỉ số $R_f/R_i = 1$ thì ta có mạch đảo dấu ($u_o = -u_{in}$).

Tín hiệu vào và tín hiệu ra có cùng tính chất nhưng ngược dấu. Nếu tín hiệu vào là điện áp một chiều (DC) thì tín hiệu ra cũng là điện áp một chiều có dấu ngược lại. Nếu tín hiệu vào là thuần túy AC dạng sin thì tín hiệu ra cũng là thuần túy AC dạng sin nhưng ngược pha 180° . Trong trường hợp tín hiệu vào là phức hợp gồm cả DC và AC nhưng chỉ muốn riêng thành phần AC được KĐ thì dùng thêm tụ điện để loại bỏ thành phần DC giống như đã thực hiện trong mạch KĐ không đảo.

Mạch khuếch đại đảo dấu có một tính chất đáng chú ý là tổng trở ngõ vào thấp: $Z_{in} = u_{in}/i_{in} = R_i$. Do đó tín hiệu u_{in} sẽ bị sụt áp so với khi chưa đưa vào mạch KĐ. Tính chất này càng rõ khi R_i càng nhỏ. Vì vậy để nâng cao tổng trở ngõ vào thì phải nâng cao R_i . Tuy nhiên khi nâng cao R_i thì dòng điện i_{in} cũng nhỏ mà đặc biệt là khi i_{in} nhỏ đến mức giá trị của nó có thể so sánh được với dòng điện chảy vào ngõ (-) của Op-Amp (vốn rất nhỏ và đã được bỏ qua trong tính toán trên đây) thì hoạt động của mạch sẽ không còn đúng nữa. Một khó khăn thứ hai của việc nâng cao R_i là kéo theo phải nâng cao cả R_f

nếu muốn giữ nguyên hệ số khuếch đại. Việc nâng cao R_f quá lớn dẫn đến có thể không tìm được điện trở như vậy trên thực tế. Ví dụ chọn $R_i = 100k$, cần hệ số KĐ = 100, như vậy phải chọn $R_f = 100.100k = 10M$. điện trở này khó tìm được trên thực tế. Tóm lại phải chấp nhận một thực tế là tổng trở ngõ vào của mạch KĐ kiểu đảo pha có giá trị thấp.



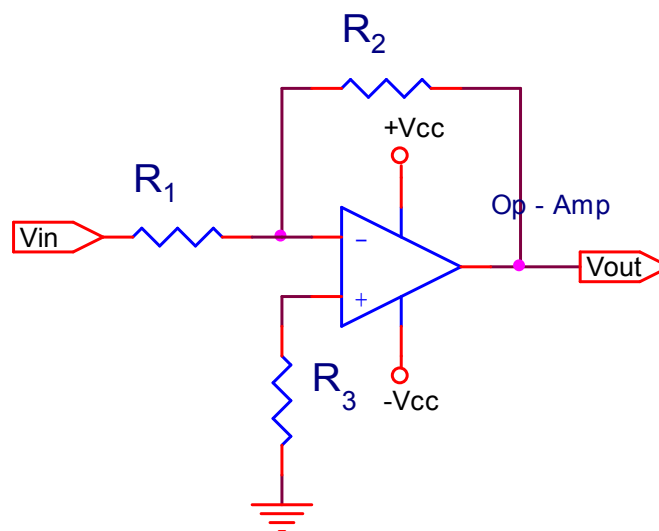
Hình 5-12 Quan hệ giữa tín hiệu ra và tín hiệu vào trong mạch khuếch đại đảo

(dùng Op-Amp LM324, nguồn cấp điện $\pm 12V$; $R_i = 10k$; $R_f = 50k$; $u_{in} = 2vp$).

Chú ý: Khi tín hiệu vào lớn hơn mức cho phép thì tín hiệu ra cũng bị xén ngang đỉnh do hiện tượng bão hoà giống như trường hợp mạch KĐ không đảo.

5.2.1.3. Ví dụ

Ví dụ 1: Cho mạch như hình vẽ



Với $\pm V_{cc} = \pm 15V$, $V_{in} = 0,1Vp/1KHz$

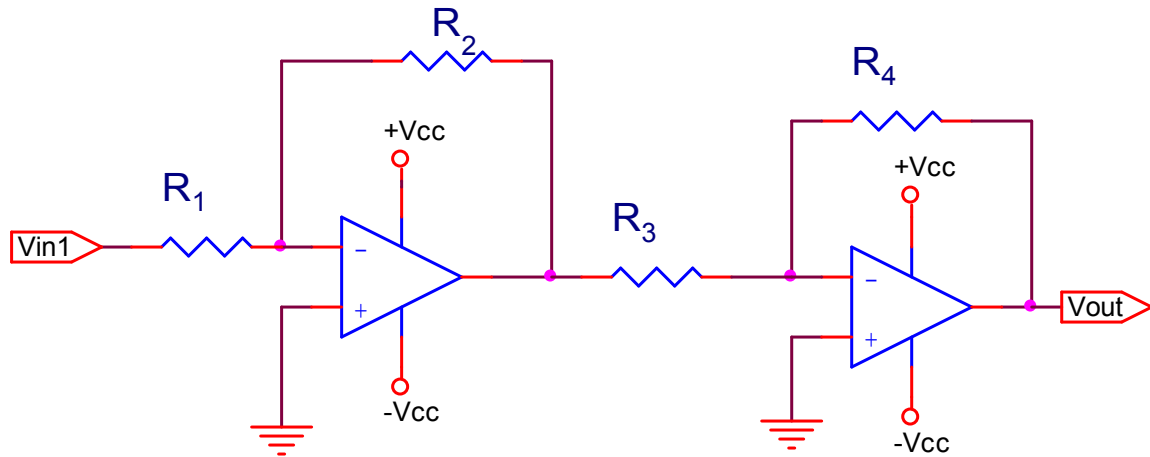
$R_1 = 1,5K\Omega$, $R_2 = 5,6K\Omega$, $R_3 = 1,2K\Omega$

a/ Xác định V_{out}

b/ Xác định $V_{in\ max}$ để điện áp ngõ ra không bị xén? (Op- Amp lý tưởng).

c/ Muốn $V_{out} = -5V_p$ thì $R_2 = ?$

Ví dụ 2: Cho mạch như hình vẽ



Với $V_1 = 0,1V_p$; $R_1 = 2,2K\Omega$; $R_2 = 39K\Omega$; $R_3 = 3,3K\Omega$; $R_4 = 10K$; $V_{cc} = \pm 12V$

a/ Xác định V_{out}

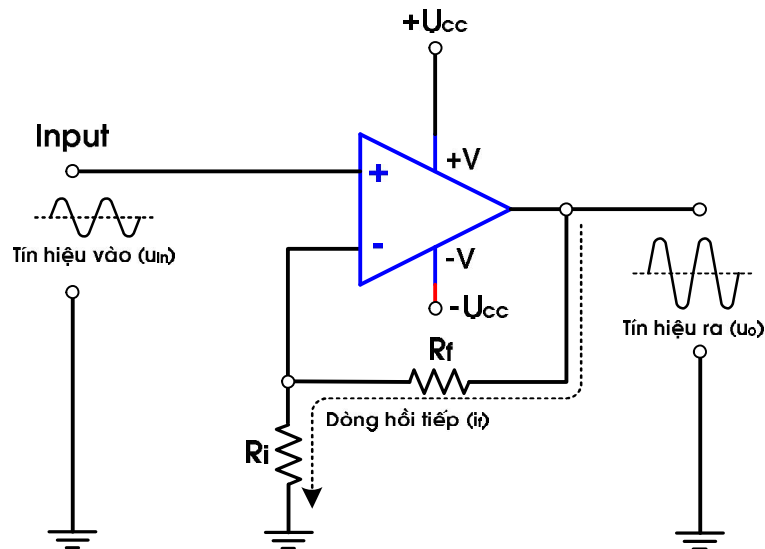
b/ Xác định V_1 min để $V_{out} > 5V_p$

c/ Xác định R_3 để $V_{out} = 10V_p$

5.2.2. Mạch khuếch đại không đảo

5.2.2.1. Sơ đồ mạch

Sơ đồ nguyên lý của mạch khuếch đại điện áp không đảo đầu trình bày trên Hình 5-13.



Hình 5-13 Sơ đồ nguyên lý của mạch khuếch đại điện áp không đảo

5.2.2.2. Phân tích mạch.

Tín hiệu ra của mạch là:

$$U_o = A_v \cdot U_{in}$$

A_v là độ khuếch đại điện áp của mạch còn gọi là độ lợi áp. Trong nhiều tài liệu người ta tính độ lợi áp theo đơn vị Đềxiben (dB).

$$A_v(\text{dB}) = 20\lg(A_v) \text{ hay } A_v = 10^{\frac{A_v(\text{dB})}{20}}$$

Một bộ khuếch đại có độ lợi áp $A_v = 100$ tương đương với 40dB.

Op-Amp HA17741 của hãng HITACHI có độ lợi áp vòng hở điển hình 106dB tức là có khả năng khuếch đại điện áp vi sai lên gần 200000 lần ($10^{\frac{106}{20}} = 10^{5,3} \approx 199526$)

Trong sơ đồ mạch, do có điện trở hồi tiếp R_f nối từ ngõ ra về ngõ vào (-) của Op-Amp nên mạch hoạt động ở chế độ vòng kín – hồi tiếp âm. Ở chế độ này ta có:

$$u_{(+)} = u_{(-)}$$

Theo mạch ta có:

$$u_{(+)} = u_{in} \text{ (tín hiệu sin)}$$

Điện trở ngõ vào của Op-Amp rất lớn nên dòng điện chảy vào các ngõ vào xem như bằng 0. Do đó R_f và R_i tạo thành mạch cầu phân áp lấy một phần điện áp ngõ ra đưa đến ngõ vào (-). Điện áp tại ngõ vào (-) là:

$$u_{(-)} = \frac{R_i}{R_i + R_f} u_o$$

Vì $u_{(+)} = u_{(-)}$ mà $u_{(+)} = u_{in}$ nên suy ra:

$$u_{in} = \frac{R_i}{R_i + R_f} u_o$$

$$\Rightarrow u_o = \left(1 + \frac{R_f}{R_i}\right) u_{in} \text{ biểu thức cho thấy tín hiệu ra luôn lớn hơn tín hiệu vào và đồng}$$

pha với tín hiệu vào.

5.2.2.3. Các vấn đề khi thực hiện mạch khuếch đại không đảo dấu.

➤ Nếu tín hiệu vào không phải là sóng sin mà là một mức điện áp nào đó (tín hiệu DC) thì điện áp ra cũng được tính theo công thức trên và khi đó ta có mạch khuếch đại DC không đảo dấu. Ví dụ tín hiệu vào là $U_{in} = 10\text{mV}$; $R_f = 100\text{k}$; $R_i = 1\text{k}$ thì tín hiệu ra

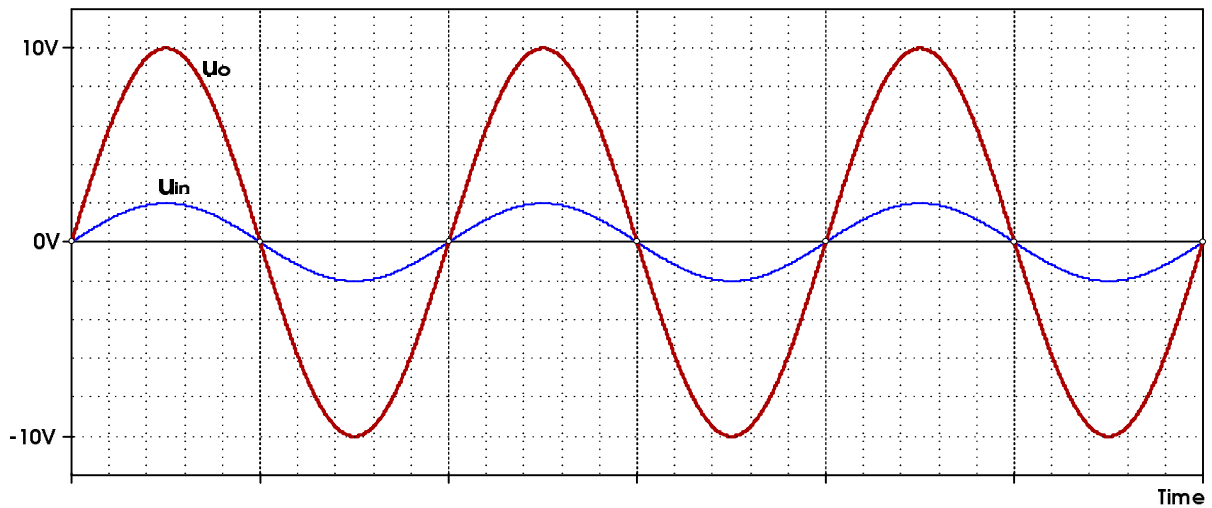
$$\text{là : } U_o = \left(1 + \frac{R_f}{R_i}\right) U_{in} = \left(1 + \frac{100\text{k}}{1\text{k}}\right) \cdot 10\text{mV} = 1010\text{mV} = 1,01\text{V}.$$

➤ Nếu tín hiệu vào là thuần túy AC dạng sin thì tín hiệu ra cũng thuần túy AC dạng sin có biên độ lớn hơn tín hiệu vào và đồng pha với tín hiệu vào (xem Hình 5-14).

➤ Nếu tín hiệu vào là dạng phức hợp tức là gồm cả thành phần AC và DC thì tín hiệu ra cũng có tính chất như vậy. Trong trường hợp này nếu muốn loại bỏ thành phần một chiều (DC) và chỉ khuếch đại thành phần xoay chiều (AC), ta mắc thêm một tụ C nối tiếp trên đường tín hiệu đến ngõ vào (+). Khi đó chỉ có thành phần AC là đi qua được tụ C đến ngõ vào (+) của Op-Amp và được khuếch đại, thành phần DC bị giữ lại, ta có mạch khuếch đại AC.

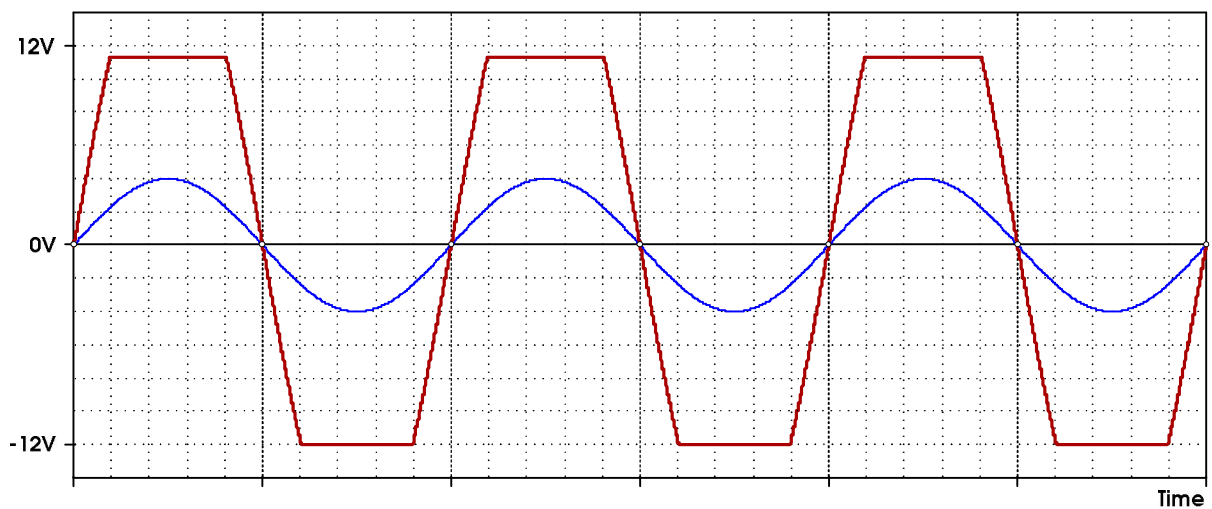
➤ Khi tín hiệu vào tăng thì tín hiệu ngõ ra cũng tăng theo. Tuy nhiên vì tín hiệu ra không thể vượt mức bão hoà (+) và (-) nên nếu tín hiệu vào lớn hơn mức cho phép thì tín hiệu ra bị cắt ngang ở phần đỉnh dương và âm do hiện tượng bão hoà (xem Hình 5-15).

➤ Mạch khuếch đại không đảo pha có một tính chất rất quan trọng là tín hiệu cần khuếch đại (tín hiệu u_{in}) được đưa trực tiếp đến ngõ vào (+) của Op-Amp mà ngõ vào này có tổng trở rất lớn nên hầu như không có dòng đi vào mạch khuếch đại, nhờ vậy mạch không làm ảnh hưởng đến tín hiệu u_{in} hay tín hiệu u_{in} không bị sụt áp so với lúc chưa đưa đến mạch KĐ. Nhờ tính chất này mạch KĐ không đảo được chọn để KĐ các tín hiệu từ các cảm biến, làm mạch đệm tín hiệu trong các trường hợp cần phối hợp trở kháng giữa các tầng KĐ v.v. Để làm mạch KĐ đệm tức là mạch KĐ có độ lợi áp bằng 1, người ta cho $R_f = 0$ và như thế ta có; $u_o = u_{in}$. Điện trở R_i lúc này sẽ có một đầu nối với ngõ ra và đầu còn lại nối mass cho nên sẽ làm tăng dòng ngõ ra. Do đó R_i chọn càng lớn càng tốt mà trong thực tế chọn $R_i = \infty$ tức là hở mạch R_i . Mạch đệm cuối cùng có sơ đồ nguyên lý như Hình 5-16.



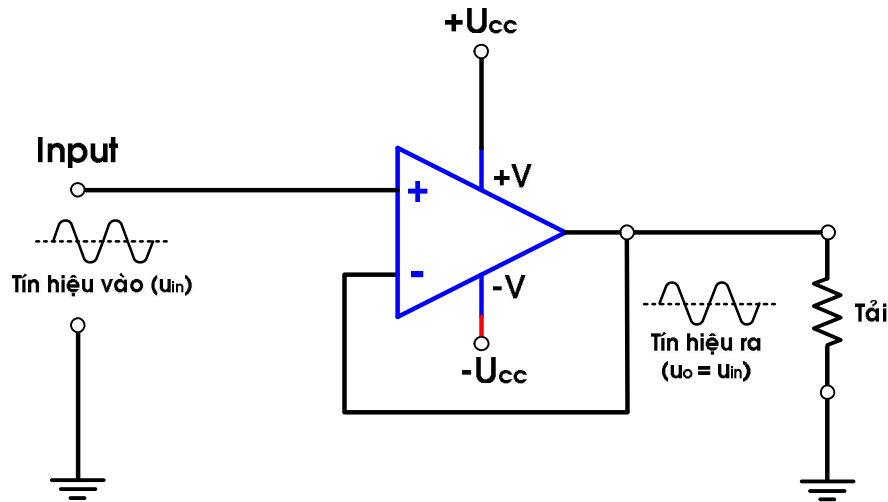
Hình 5-14 Quan hệ giữa tín hiệu vào - ra trong mạch khuếch đại không đảo.

(pha thí nghiệm với Op-Amp LM324, nguồn $\pm 12\text{V}$; $R_f = 4\text{k}$; $R_i = 1\text{k}$; $u_{in} = 2\text{vp}$).



Hình 5-15 Tín hiệu vào lớn làm tín hiệu ra bị xén đỉnh

(Thí nghiệm mạch khuếch đại không đảo với Op-Amp LM324, nguồn $\pm 12\text{V}$; $R_f = 4\text{k}$; $R_i = 1\text{k}$; $u_{in} = 4\text{vp}$).

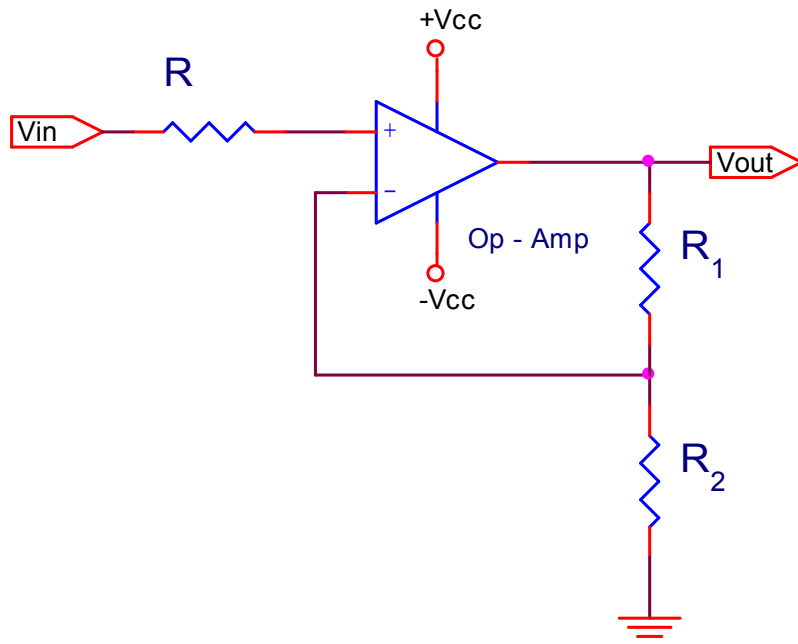


Hình 5-16 Mạch đệm với tổng trở vào rất lớn, không làm suy giảm tín hiệu u_{in} .

(Với tổng trở ra rất bé của Op-Amp, tín hiệu ra ít bị suy giảm do tải.)

5.2.2.4. Ví dụ

Ví dụ 1: Cho mạch như hình vẽ



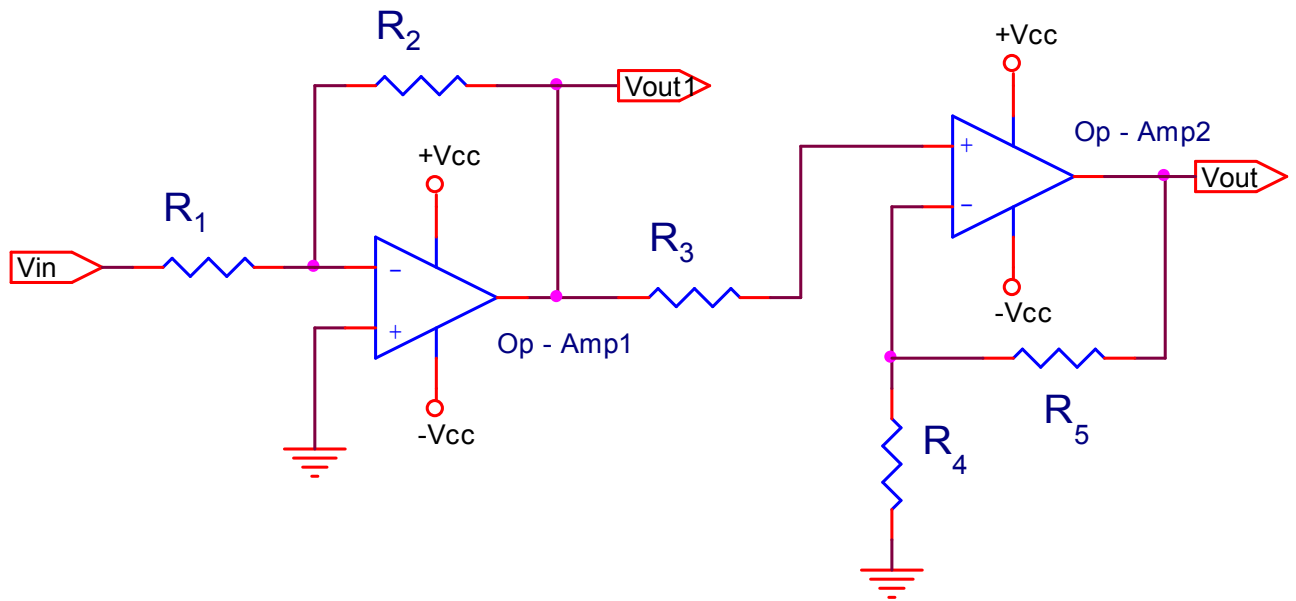
Với $\pm V_{cc} = \pm 12V$; $V_{in} = 0,5V_p$; $R_1 = 15K\Omega$, $R_2 = 820\Omega$; $R = 10K\Omega$

a/ Xác định V_{out}

b/ Xác định V_{in} max để điện áp ngõ ra không bị xén? (Op- Amp lý tưởng).

c/ Muốn $V_{out} = 5V_p$ thì $R_1 = ?$

Ví dụ 2: Cho mạch như hình vẽ



$V_{cc} = \pm 12V$, $V_{in} = 0,1V_p$

$R_1 = 1,5K\Omega$; $R_2 = 5K\Omega$; $R_3 = 1K\Omega$; $R_4 = 2K\Omega$; $R_5 = 10K\Omega$.

a/ Xác định V_{out1} , V_{out}

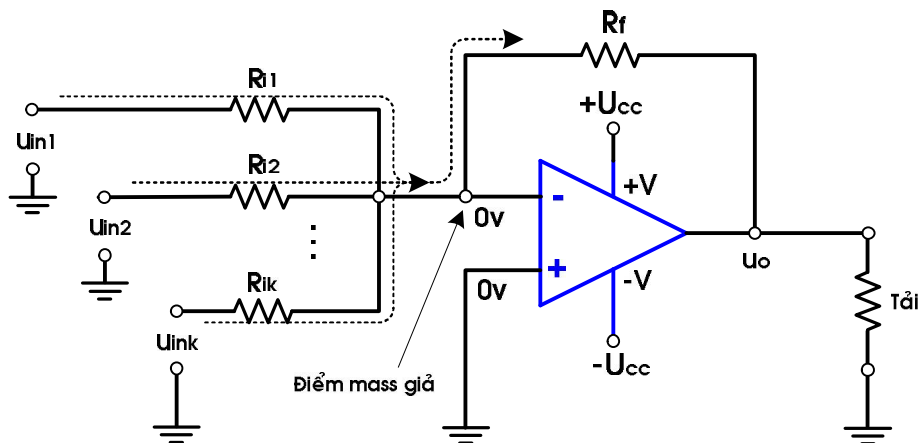
b/ Xác định V_{in} max để V_{out} không bị xén? (Op- Amp lý tưởng).

c/ Muốn $V_{out} = -6V_p$ thì $R_1 = ?$

5.3. MẠCH CỘNG

5.3.1. Mạch cộng đảo

5.3.1.1. Dạng mạch



Hình 5-17 Mạch cộng đảo dấu

5.3.1.2. Đặc điểm

Trên cơ sở mạch khuếch đại đảo, người ta có thể thực hiện mạch cộng theo sơ đồ nguyên lý trên Hình 5-17. Thay vì dùng một điện trở R_i , người ta dùng nhiều điện trở $R_{i1}, R_{i2}, \dots$. Nếu chọn các điện trở $R_{i1} = R_{i2} = \dots = R_{ik} = R_f$ thì tín hiệu ngõ ra là:

$$u_o = -(u_{in1} + u_{in2} + u_{in3} + \dots + u_{ink})$$

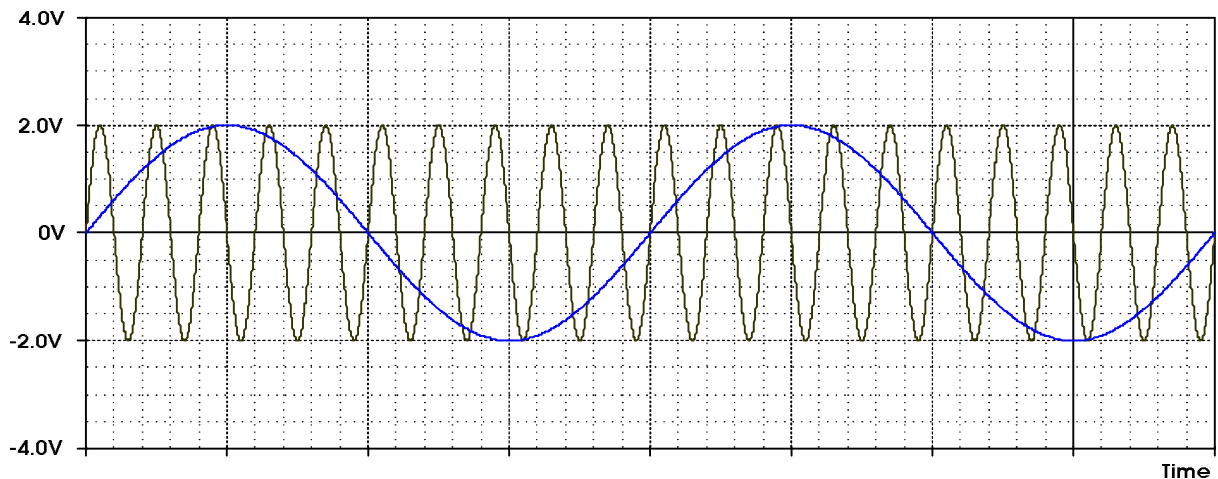
Biểu thức trên đây được xây dựng bằng cách áp dụng nguyên lý xếp chồng của lý thuyết mạch nói rằng nếu có nhiều tín hiệu cùng tác động lên một mạch thì đáp ứng của mạch khi đó bằng tổng các đáp ứng riêng. Khi xét đáp ứng riêng của mạch đối với một tín hiệu thì các tín hiệu khác cho bằng 0. Với mạch ở Hình 5-17, giả sử ta xét điện áp u_o

khi chỉ có duy nhất nguồn u_{in1} thì: $u_{out} = -\frac{R_f}{R_{i1}} u_{in1} = -u_{in1}$ do $R_f = R_{i1}$.

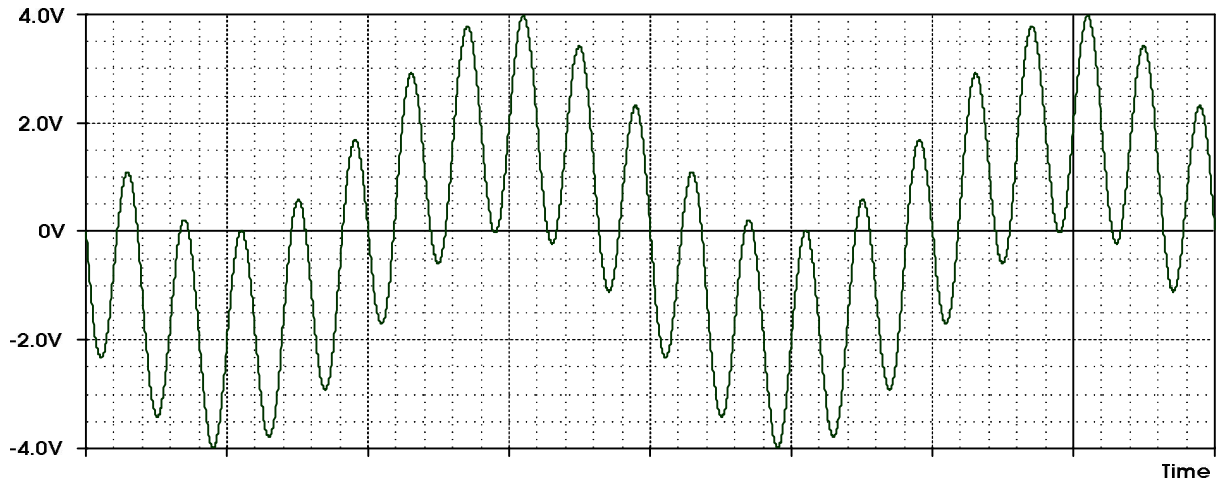
Tương tự như vậy điện áp u_o khi chỉ có duy nhất nguồn áp u_{ink} là: $u_o = -u_{ink}$.

Cuối cùng áp dụng nguyên lý xếp chồng ta có:

$$u_o = -(u_{in1} + u_{in2} + u_{in3} + \dots + u_{ink})$$



Hình 5-18 Các tín hiệu ngõ vào u_{in1} và u_{in2}



Hình 5-19 Tín hiệu ngõ ra là tổng đảo dấu của các tín hiệu ngõ vào.

Mạch cộng đảo dấu được dùng trong các bộ Mixer (bộ trộn tín hiệu) thường gặp trong các Amplifier. Trên Hình 5-18 và 5-19 mô tả 2 tín hiệu vào là u_{in1} (tần số 500Hz), u_{in2} (tần số 5000Hz) và tín hiệu ngõ ra của mạch cộng đảo dấu. Trên Hình 5-18 ta thấy kết quả là tín hiệu ra $u_o = -(u_{in1} + u_{in2})$. Các kết quả trên được thí nghiệm với Op-Amp HA17324A, nguồn cấp điện kép $\pm 12V$, $R_{i1} = R_{i2} = R_f = 10k$.

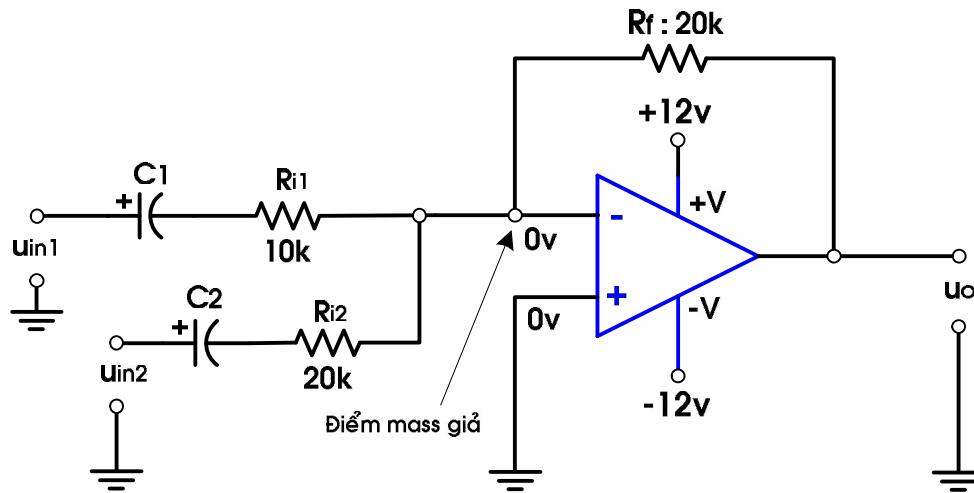
Trong các mạch Mixer thực tế dùng trong Amplifier, các tín hiệu ngõ vào là dạng phức hợp (gồm cả DC lẫn AC) trong đó thành phần AC là thành phần hữu ích và cần được cộng với nhau. Trong trường hợp này các tụ điện được mắc nối tiếp với các điện trở R_i nhằm loại bỏ thành phần DC. Điện dung của các tụ này phải có giá trị phù hợp sao cho tín hiệu âm thanh đi qua dễ dàng. Với tín hiệu âm thanh nhạc, tần số tối thiểu thường là 100Hz, nếu chọn tụ điện 100 μ F thì tổng trở của tụ là:

$$X_c = \frac{1}{2\pi f \cdot C} = \frac{1}{2.3,14.100.100.10^{-6}} = 15,9\Omega$$

Tổng trở này khá nhỏ và tín hiệu đi qua tụ dễ dàng.

Nếu cần khuếch đại tín hiệu ngõ vào thứ m lên K lần thì phải chọn R_{im} sao cho $R_f = K \cdot R_{im}$. Mạch trên Hình 5-20 là mạch cộng đảo dấu có điện áp ra là:

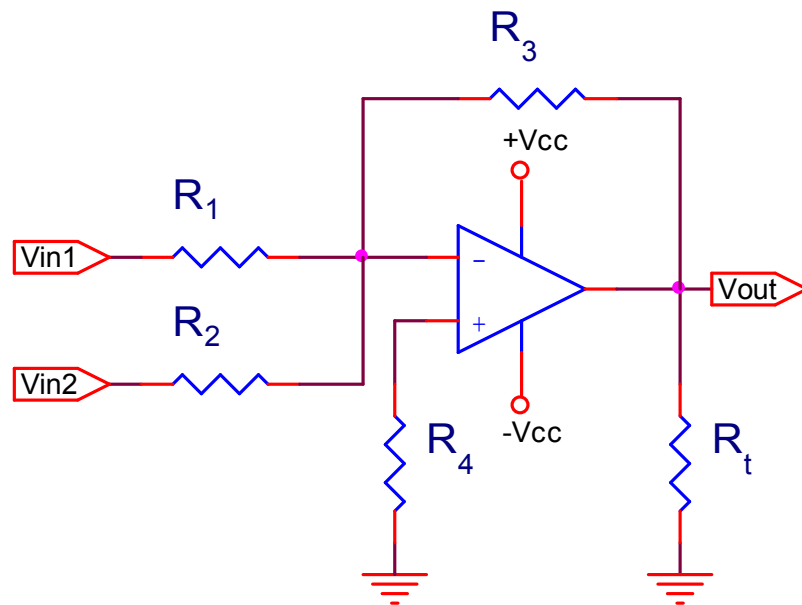
$$u_o = -(2u_{in1} + u_{in2}) \text{ vì } R_f = 2R_{in1} = R_{in2}.$$



Hình 5-20 Mạch Mixer AC 2 kênh với tín hiệu kênh 1 được khuếch đại 2 lần

5.3.1.3. Ví dụ

Ví dụ 1: Cho mạch như hình vẽ.



Với $V_{in1} = 0,2V_p/1KHz$; $V_{in2} = 0,3V_p/KHz$; $V_{cc} = \pm 12V$

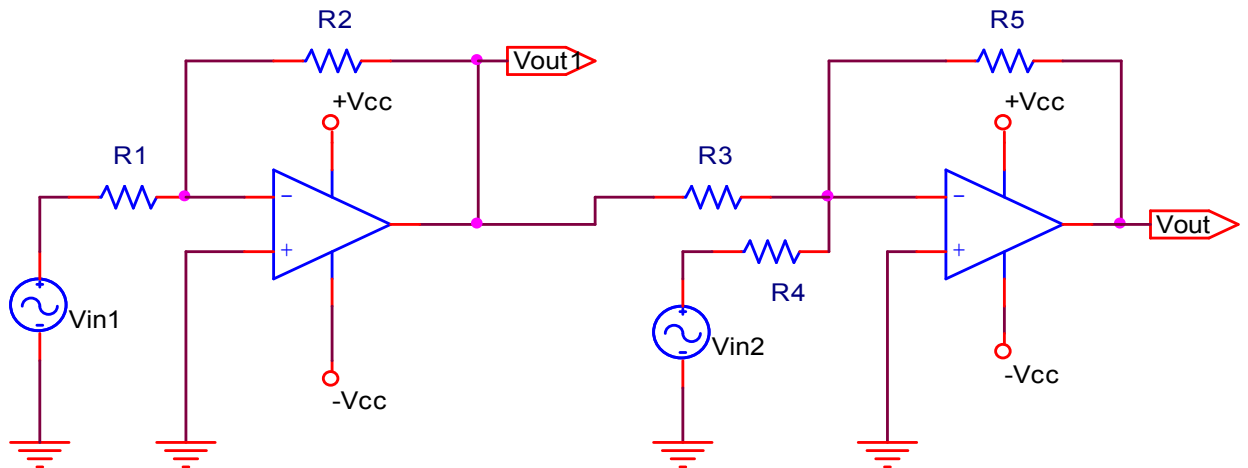
$R_1 = 1,5K\Omega$; $R_2 = 470\Omega$; $R_3 = 6,8K\Omega$; $R_t = 10K\Omega$.

a/ Xác định V_{out}

b/ Với giá trị trên, xác định V_{in2} để $V_{out} = -8V_p$

c/ Với giá trị trên, xác định R_1 để $V_{out} = -10V_p$

Ví dụ 2: Cho mạch như hình vẽ.



Với $V_{in1} = 0,2V_p$; $V_{in2} = 0,3V_p$; $V_{cc} = \pm 12V$

$R_1 = 1,5K\Omega$; $R_2 = 4,5K\Omega$; $R_3 = 3,3K\Omega$; $R_4 = 470\Omega$; $R_5 = 15K\Omega$.

a/ Xác định V_{out1} ; V_{out}

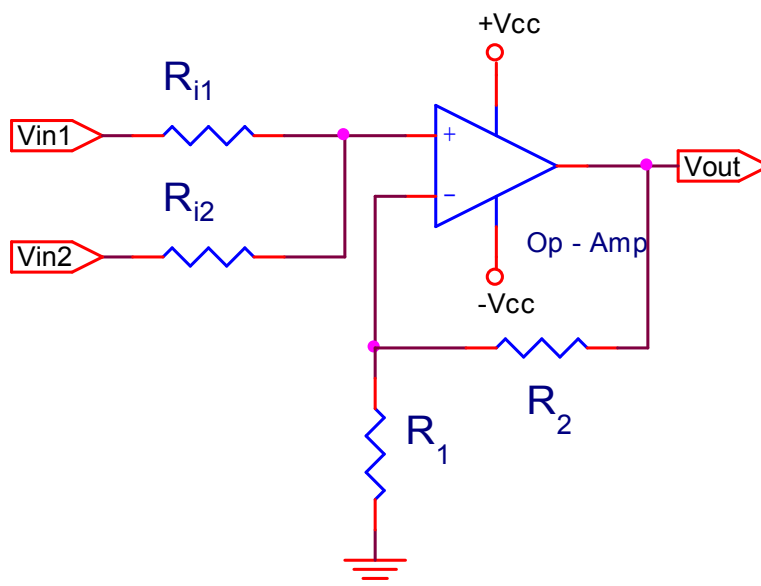
b/ Với giá trị trên, xác định V_{in1} min để $V_{out} > 0$

c/ Với giá trị trên, xác định R_4 để $V_{out} = -10V_p$

5.3.2. Mạch cộng không đảo

5.3.2.1. Dạng mạch

Mạch cộng không đảo có dạng như Hình 5-21



Hình 5-21 Mạch cộng không đảo

5.3.2.2. Phân tích

Phân tích như mạch khuếch đại không đảo, V_{in} là xếp chồng hai tín hiệu V_{in1} và V_{in2} .

Sử dụng nguyên lý xếp chồng phân tích mạch.

Giả sử $V_{i2} = 0$, ta tìm điện áp ngõ ra V_{o1} tương ứng với V_{i1} .

$$V_{o1} = \left(1 + \frac{R_2}{R_1}\right) \left[\frac{R_{i2}}{R_{i1} + R_{i2}} \right] V_{i1}$$

Giả sử $V_{i1} = 0$, ta tìm điện áp ngõ ra V_{o2} tương ứng với V_{i2} .

$$V_{o2} = \left(1 + \frac{R_2}{R_1}\right) \left[\frac{R_{i1}}{R_{i1} + R_{i2}} \right] V_{i2}$$

Vậy khi có cả V_{i1} , V_{i2} và giả thuyết $R_{i1} = R_{i2}$, thì:

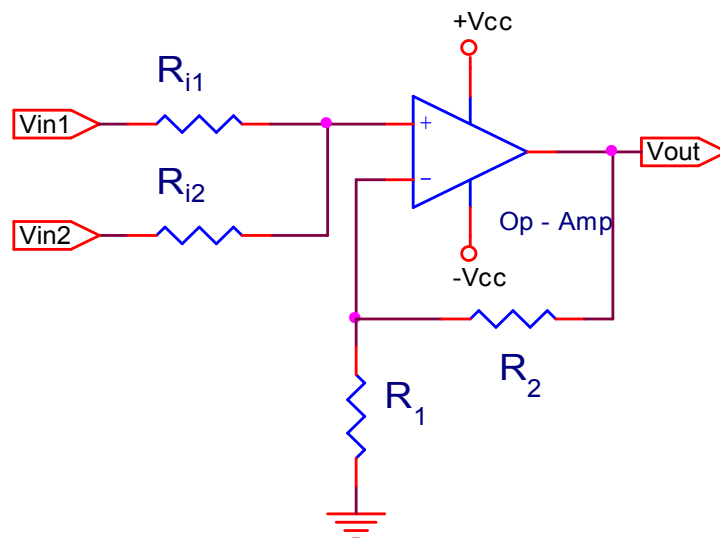
$$V_o = V_{o1} + V_{o2} = \left(1 + \frac{R_2}{R_1}\right) \left[\frac{V_{i1} + V_{i2}}{2} \right]$$

Nếu $R_{i1} = R_{i2}$ và $R_1 = R_2$ thì

$$V_o = V_{o1} + V_{o2} = V_{i1} + V_{i2}$$

5.3.2.3. Ví dụ

Ví dụ 1: Cho mạch như hình vẽ.



Với $V_{in1} = 0,1V_p$; $V_{in2} = 0,2V_p$; $V_{cc} = \pm 12V$

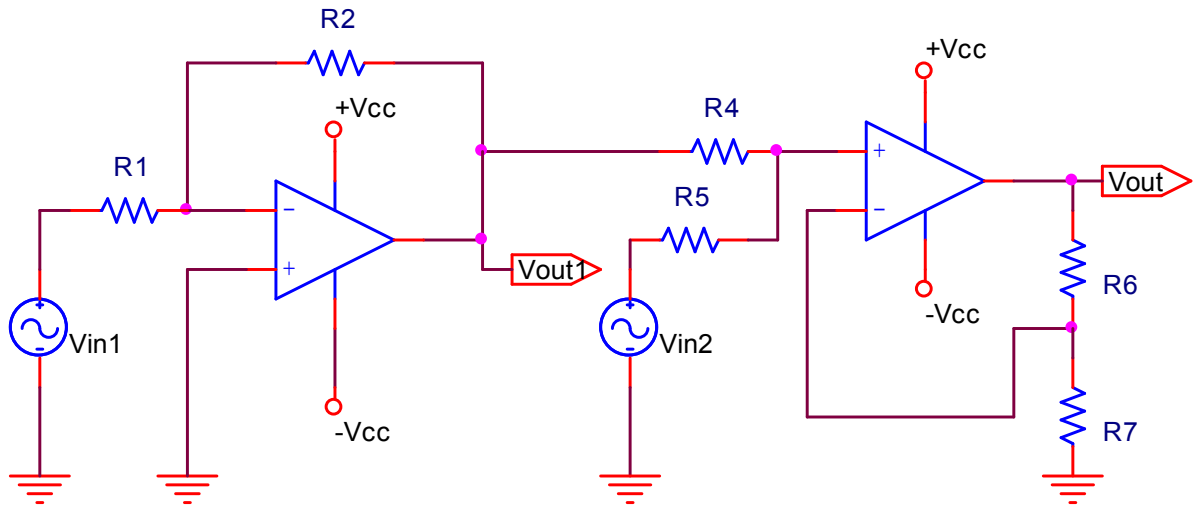
$R_{i1} = 1,5K$; $R_{i2} = 470$; $R_1 = 500$; $R_2 = 10K$.

a/ Xác định V_{out}

b/ Với giá trị trên, xác định V_{in2} để $V_{out} = 8V_p$

c/ Với giá trị trên, xác định R_{i1} để $V_{out} = 5V_p$

Ví dụ 2: Cho mạch như hình vẽ.



Với $V_{in1} = 0,1V_p$; $V_{in2} = 0,2V_p$; $V_{cc} = \pm 12V$

$R1 = 10K\Omega$; $R2 = 33K\Omega$; $R4 = 1K\Omega$; $R5 = 1K\Omega$; $R6 = 10K\Omega$; $R7 = 2K\Omega$

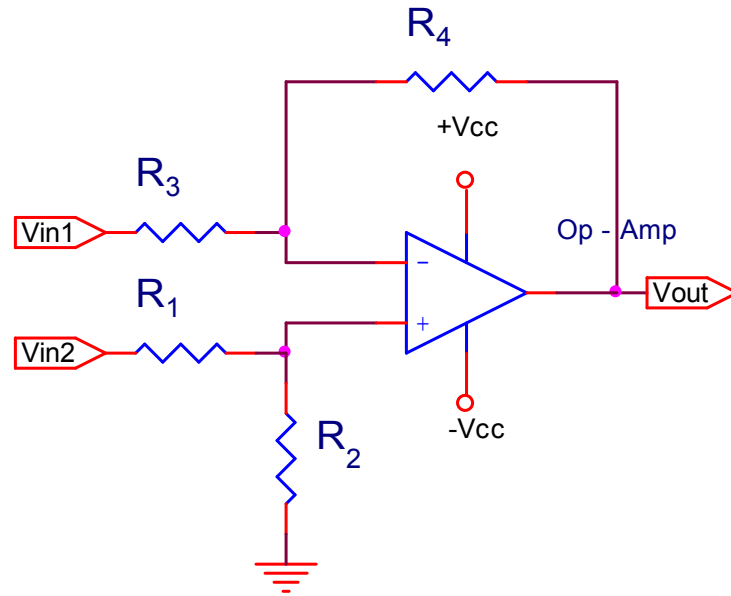
a/ Xác định V_{out1} ; V_{out}

b/ Với giá trị trên, xác định $R4$ để $V_{out} = -5V_p$

5.4. MẠCH TRỪ

5.4.1. Dạng mạch

Mạch trừ có dạng như Hình 5-22



Hình 5-22 Mạch trừ

5.4.2. Phân tích

Điện áp Vin1 đưa vào ngõ vào đảo, điện áp Vin2 đưa vào ngõ vào không đảo. Áp dụng phương pháp xếp chồng ta có:

$$V_{01} = \left(-\frac{R_4}{R_3} \right) V_{i1}$$

$$V_{02} = \left(1 + \frac{R_4}{R_3} \right) \left[\frac{R_2}{R_1 + R_2} \right] V_{i2}$$

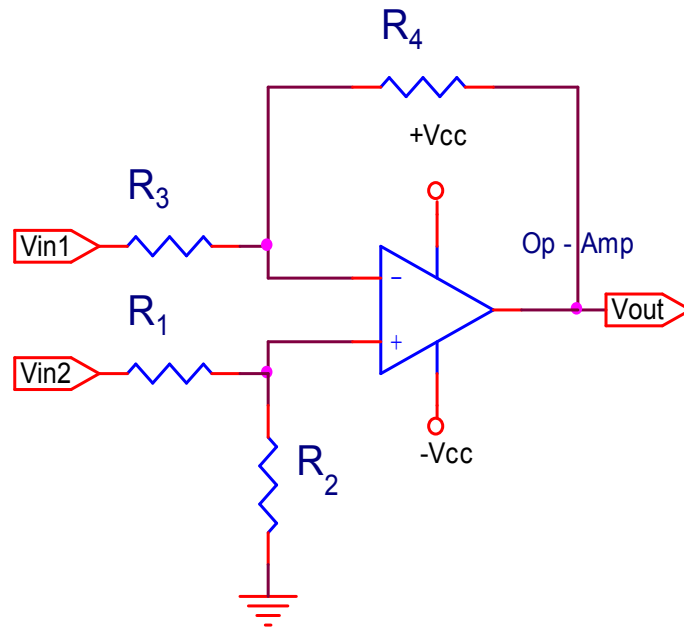
$$V_0 = V_{02} + V_{01} = \left(1 + \frac{R_4}{R_3} \right) \left[\frac{R_2}{R_1 + R_2} \right] V_{i2} + \left(-\frac{R_4}{R_3} \right) V_{i1}$$

Nếu chọn $R_1 = R_2 = R_3 = R_4$ thì:

$$V_0 = V_{i2} - V_{i1}$$

5.4.3. Ví dụ

Cho mạch như hình vẽ.



Với $V_{in1} = 0,1V_p$; $V_{in2} = 0,2V_p$; $V_{cc} = \pm 12V$; $R_1 = 10K\Omega$; $R_2 = 10K\Omega$; $R_3 = 5K\Omega$; $R_4 = 15K\Omega$.

a/ Xác định V_{out}

b/ Với giá trị trên, xác định V_{in2} để $V_{out} = 3V_p$

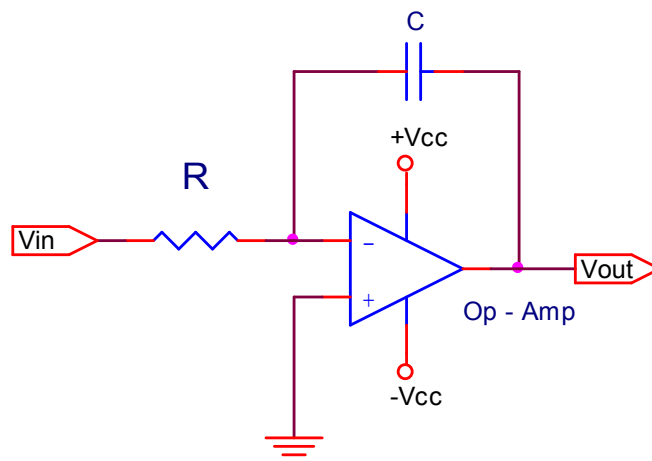
c/ Với giá trị trên, xác định R_3 để $V_{out} = -5V_p$

5.5. MẠCH VI PHÂN, TÍCH PHÂN

5.5.1. Mạch tích phân

5.5.1.1. Dạng mạch

Mạch tích phân có dạng như Hình 5-23



Hình 5-23 Mạch tích phân

5.5.1.2. Phân tích

$$i_i + i_c = 0$$

$$\frac{v_i - v_-}{R} + C \frac{dv_o}{dt} = 0$$

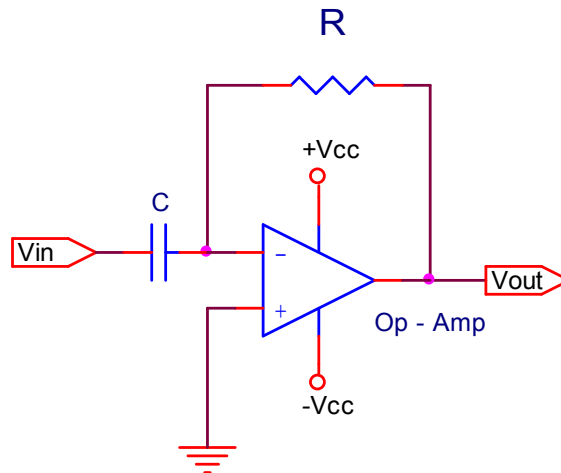
suy ra:

$$v_o = -\frac{1}{RC} \int v_i(t) dt$$

5.5.2. Mạch vi phân

5.5.2.1. Dạng mạch

Mạch vi phân có dạng như Hình 5-24



Hình 5-24 Mạch vi phân

5.5.2.2. Phân tích

$$i_i + i_r = 0$$

$$C \frac{dv_i}{dt} + \frac{v_o}{R} = 0$$

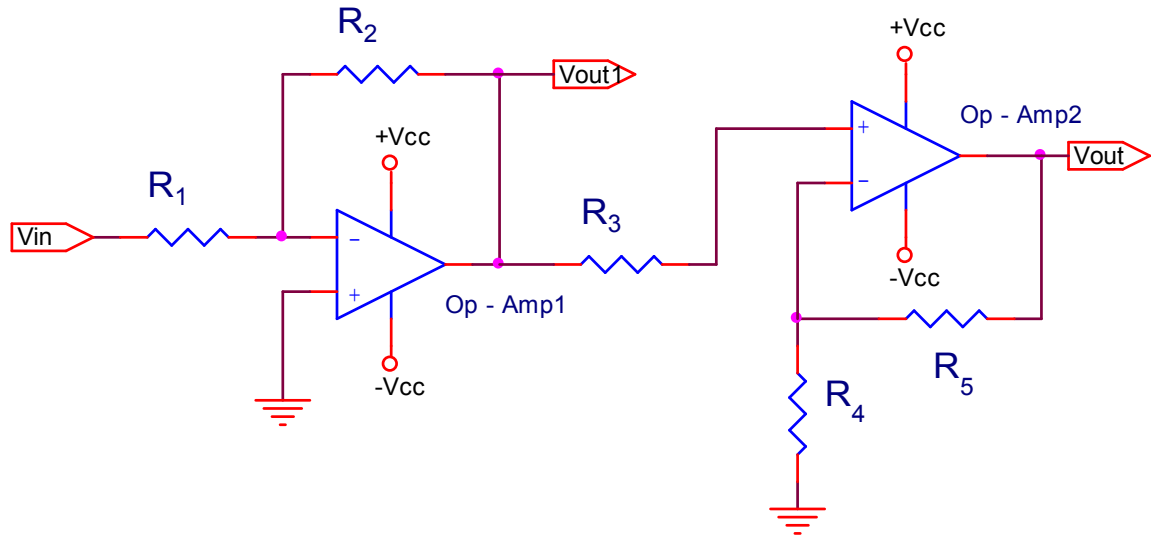
Suy ra:

$$v_o = -RC \frac{dv_i}{dt}$$

5.6. BÀI TẬP

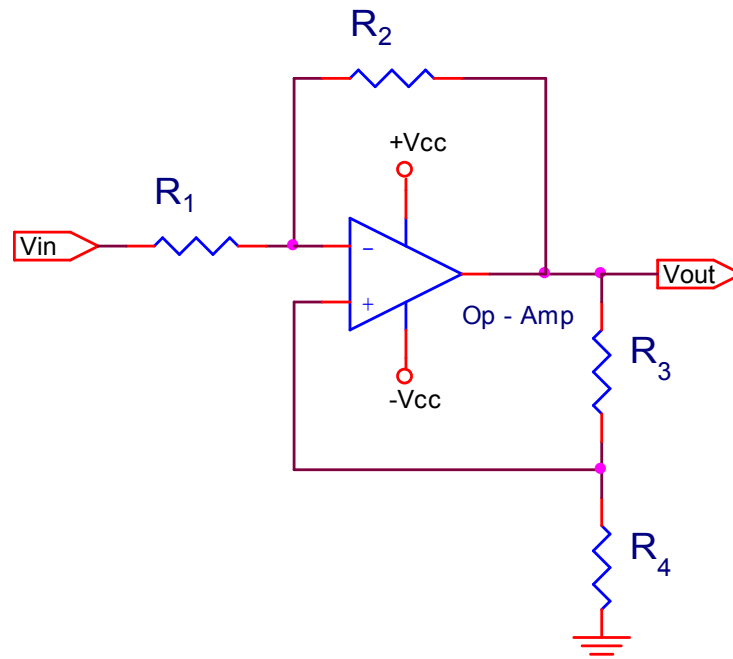
5.6.1. Bài tập 1

Tính A_V của toàn mạch sau: Với $R_1 = 25K\Omega$; $R_2 = 200K\Omega$; $R_3 = 39K\Omega$; $R_4 = 50K\Omega$; $R_5 = 150K\Omega$; $\pm V_{cc} = \pm 15V$.



5.6.2. Bài tập 2

Với $V_{in} = 1V$; $R_1 = R_2 = R_3 = 1K$; $R_4 = 2K$; $\pm V_{cc} = \pm 15V$. Tính dòng điện qua R_4

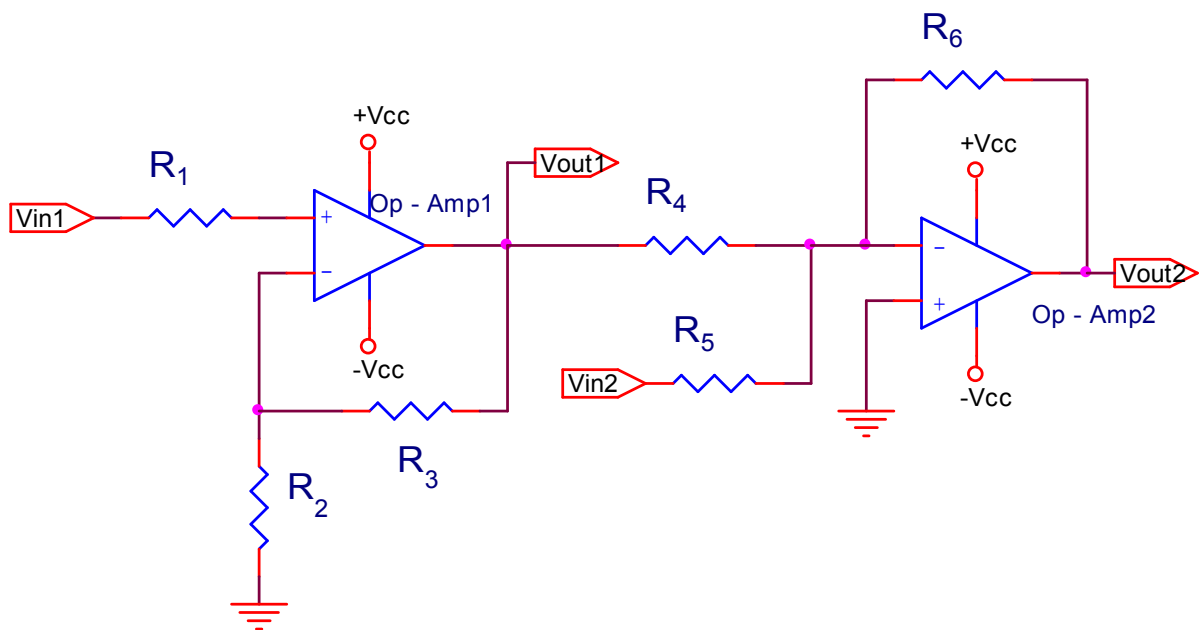


5.6.3. Bài tập 3

Cho mạch như hình (Op - Amp lý tưởng). Với $\pm V_{cc} = \pm 12V$, $R_1 = 2,5K\Omega$; $R_2 = 1,2K\Omega$; $R_3 = 15K\Omega$; $R_4 = 10K\Omega$; $R_5 = 30K\Omega$; $R_6 = 60K\Omega$. $V_{in1} = 0,2V(DC)$, $V_{in2} = 0,6V(DC)$.

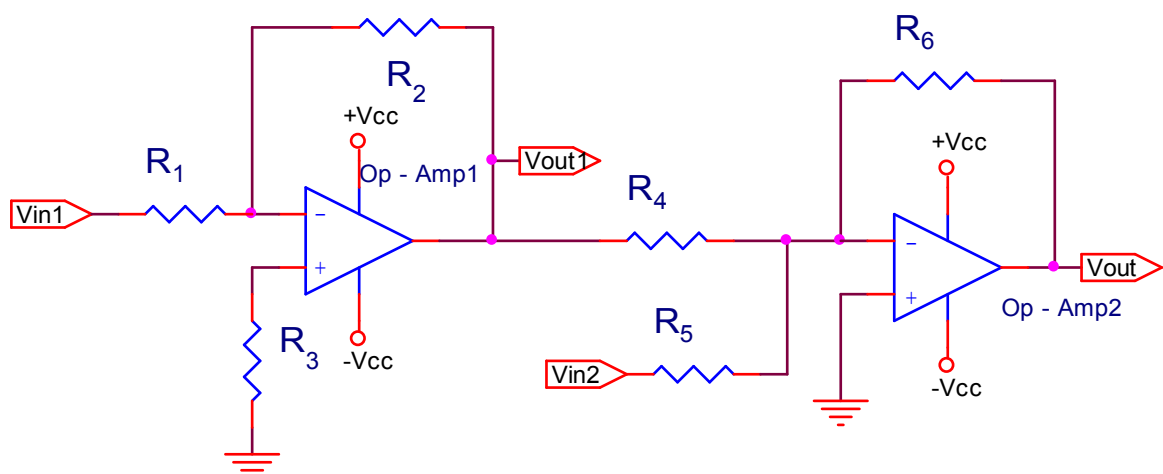
a) Tính điện áp ngõ ra V_{out1} và V_{out2} và biện luận giá trị này.

b) Xác định R_4 để $V_{out} = -10v$.



5.6.4. Bài tập 4

Cho mạch như hình (Op - Amp lý tưởng). Với $\pm V_{cc} = \pm 12V$, $R_1 = 2,5K\Omega$; $R_2 = 12K\Omega$; $R_3 = 1,5K\Omega$; $R_4 = 5K\Omega$; $R_5 = 20K\Omega$; $R_6 = 60K\Omega$. $V_{in1} = 0,3V(DC)$, $V_{in2} = 0,5V(DC)$.



- a) Tính điện áp ngõ ra V_{out1} và V_{out} và biện luận giá trị này.
- b) Xác định R_4 min để $V_{out} \geq 0V$.

5.6.5. Bài tập 5

Thiết kế mạch dùng Op-Amp với yêu cầu sau:

- a) $V_{out} = 3V_1 + 5V_2 - 6V_3$. Với V_1, V_2, V_3 là điện áp ngõ vào.
- b) $V_{out} = -V_1 + 4V_2 - 7V_3$. Với V_1, V_2, V_3 là điện áp ngõ vào.
- c) $A_V = 20$

5.6.6. Bài tập 6

Thiết kế mạch bảo vệ quá/thiếu áp $\pm 10\%$ điện áp ngõ vào AC của lưới điện 220V/50Hz dùng Op - Amp

- a) Vẽ mạch nguyên lý.
- b) Tính toán và chọn các đại lượng có trong mạch.

Chương 6: CÁC MẠCH TẠO DAO ĐỘNG

MỤC TIÊU CỦA CHƯƠNG

Trong chương này, chúng ta khảo sát tính chất tạo dao động, nguyên lý hoạt động của mạch dao động. Ngoài ra, ứng dụng của các linh kiện để tạo mạch dao động cũng được trình bày trong chương này.

Chương này còn cung cấp kiến thức cơ bản phục vụ cho việc thiết kế mạch dao động tạo xung vuông theo yêu cầu. Đây là phần kiến thức phục vụ cho môn học Điện tử số. Cho nên, sinh viên phải thực hiện lại được các ví dụ và bài tập. Từ đó, tự cho mình các ví dụ, bài tập tương tự và giải chúng để tự khám phá tri thức.

6.1. KHÁI NIỆM VỀ MẠCH TẠO DAO ĐỘNG

6.1.1. Khái niệm

Mạch tạo dao động có thể tạo ra dao động có dạng khác nhau như: dao động hình sin, dao động tạo xung chữ nhật, dao động tạo xung tam giác,

Các mạch dao động điều hoà có thể làm việc trong dải tần vài Hz đến hàng Mhz.

Để tạo dao động có thể dùng các phần tử tích cực như transistor, FET, khuếch đại thuật toán.

Ở tần số thấp và trung bình có thể dùng mạch khuếch đại thuật toán, ở tần số cao có thể dùng transistor hay FET.

Các thông số cơ bản của mạch tạo dao động bao gồm: tần số ra, biên độ điện áp ra, độ ổn định tần số (nằm trong khoảng 10^{-2} đến 10^{-6}), công suất và hiệu suất.

Tùy thuộc vào mục đích sử dụng, khi thiết kế có thể quan tâm một vài thông số nào đó.

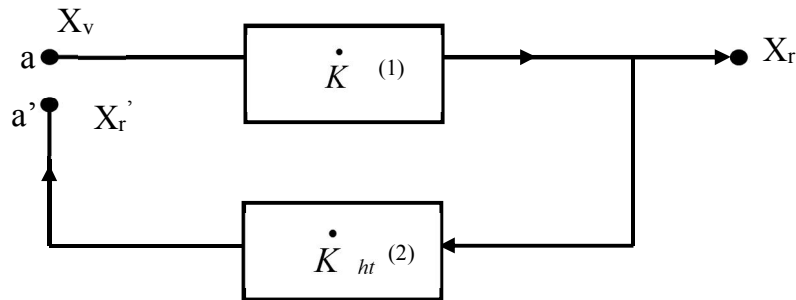
Có thể tạo dao động điều hoà theo 2 nguyên tắc cơ bản sau:

- Tạo dao động bằng hồi tiếp dương
- Tạo dao động bằng phương pháp tổng hợp mạch.

Ở chương này ta chỉ khảo sát các mạch dao động bằng hồi tiếp dương.

6.1.2. Điều kiện dao động

Xét nguyên lý làm việc của mạch tạo dao động dùng sơ khối sau:



Hình 6-1 Sơ đồ khối mạch dao động

Trong đó:

(1) là khối khuếch đại có hệ số khuếch đại là $\dot{K} = K e^{j\varphi_k}$

(2) khối hồi tiếp có hệ số truyền đạt là $\dot{K}_{ht} = K_{ht} e^{j\varphi_{ht}}$

Nếu đặt vào đầu vào của tín hiệu là $\dot{X}_v$ và giả thuyết $\dot{K} \cdot \dot{K}_{ht} = 1$

Thì: $\dot{X}_r' = \dot{X}_v$ (vì: $\dot{X}_r' = \dot{K} \cdot \dot{K}_{ht} \cdot \dot{X}_v$)

Vì vậy, tín hiệu vào của mạch khuếch đại và tín hiệu ra của mạch hồi tiếp bằng nhau cả về biên độ và pha nên có thể nối đầu a và a' lại với nhau mà tín hiệu vẫn không thay đổi.

Do đó, mạch chỉ dao động khi mà tần số của nó thỏa mãn điều kiện:

$$\dot{K} \cdot \dot{K}_{ht} = 1 \text{ Hay: } \dot{K} \cdot \dot{K}_{ht} = K \cdot K_{ht} e^{j(\varphi_k + \varphi_{ht})} = 1$$

Trong đó:

K – modun hệ số khuếch đại

K_{ht} – modun hệ số hồi tiếp

φ_k – góc di pha của bộ khuếch đại

φ_{ht} – góc di pha của mạch hồi tiếp

Biểu thức trên có thể viết thành 2 biểu thức: một biểu thức về biên độ (modun) và 1 biểu thức về pha.

Biểu thức về modun: $K.K_{ht}=1$

Biểu thức về pha: $\varphi = \varphi_k + \varphi_{ht} = 2\pi n$ ($n = 0; \pm 1; \pm 2; \dots$)

Nhận xét:

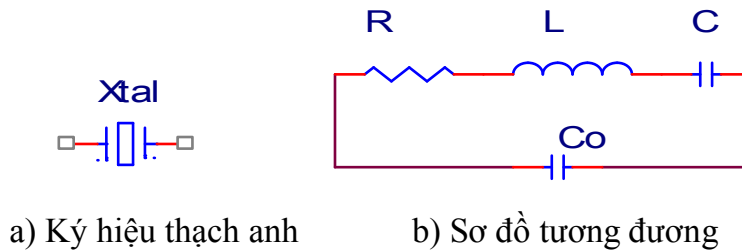
Quan hệ biểu thức: $k.k_{ht}=1$ gọi là điều kiện cân bằng biên độ. Nó cho thấy rằng mạch chỉ có thể dao động khi hệ số khuếch đại của bộ khuếch đại có thể bù được tổn hao do mạch hồi tiếp gây ra.

Quan hệ biểu thức: $\varphi = \varphi_k + \varphi_{ht} = 2\pi n$ gọi là điều kiện cân bằng pha. Nó cho thấy rằng mạch dao động chỉ phát sinh khi tín hiệu hồi tiếp cùng pha với tín hiệu vào.

6.2. MẠCH DAO ĐỘNG BẰNG THẠCH ANH

6.2.1. Mạch tương đương của thạch anh

6.2.1.1. Mạch tương đương



Hình 6-2 Mạch tương đương thạch anh

6.2.1.2. Phân tích mạch

Tổng trở tương đương của mạch:

$$Z_q = \frac{1}{\omega} \cdot \frac{\omega^2 LC - 1}{C_0 + C - \omega^2 CC_0}$$

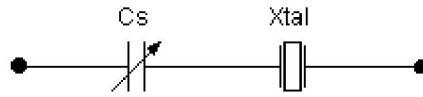
Tần số cộng hưởng nối tiếp của thạch anh là tần số làm cho $Z_q = 0$

$$f_s = \frac{1}{2\pi\sqrt{LC}}$$

Tần số cộng hưởng song song của thạch anh là tần số làm cho $Z_q = \infty$

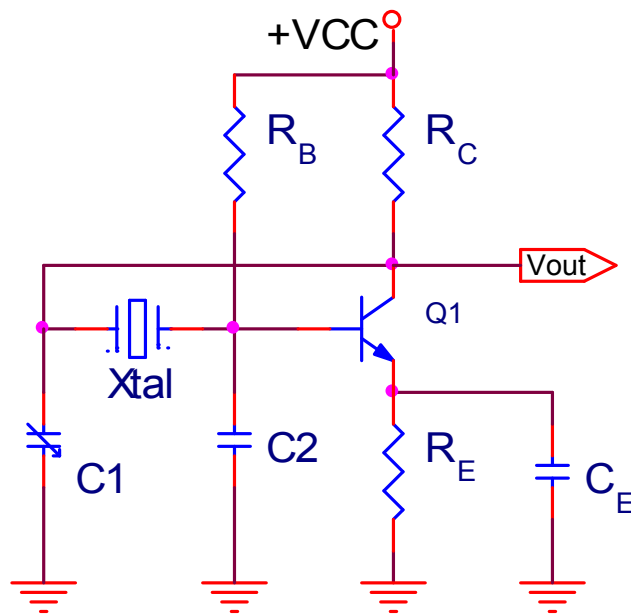
$$f_p = \frac{1}{2\pi\sqrt{LC}} \sqrt{1 + \frac{C}{C_0}}$$

Tần số cộng hưởng nối tiếp nhỏ hơn tần số cộng hưởng song song, để thay đổi đôi chút tần số của cộng hưởng nối tiếp người ta mắc thêm một tụ điện vi chỉnh C_S nối tiếp.



Hình 6-3 Cách mắc tụ vào thạch anh

6.2.1.3. Mạch dao động dùng thạch anh

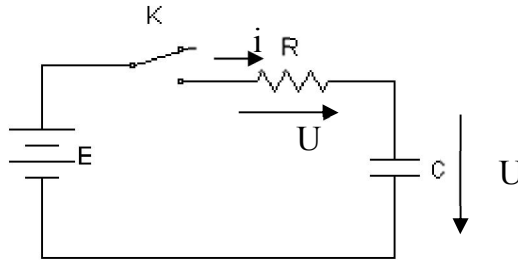


Hình 6-4 Mạch dao động dùng thạch anh

6.3. MẠCH TẠO XUNG VUÔNG

6.3.1. Quá trình quá độ trong mạch RC

6.3.2. Mạch RC



Hình 6-5 Mạch RC

6.3.3. Phân tích

Giả sử tại thời điểm trước khi đóng khoá K, $U_C = 0$,

Tại thời điểm $t = 0$ đóng khoá K, $U_C(t) = ?$

$$U_R + U_C = E$$

$$U_R = iR \text{ với } i = C \frac{dU_C}{dt}$$

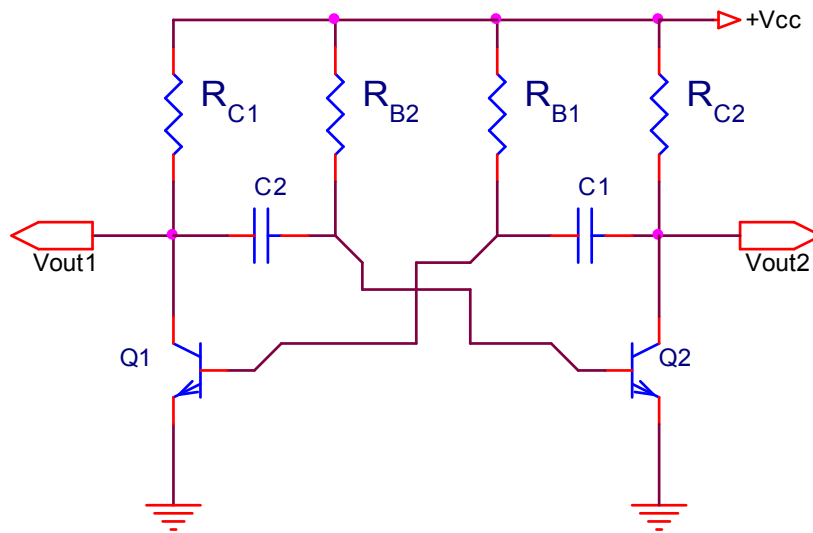
$$\Rightarrow RC \frac{dU_C}{dt} + U_C = E$$

$$\text{vậy: } U_C(t) = E(1 - e^{-t/\tau})$$

với $\tau = RC$: Thời hằng nạp của tụ điện.

6.3.4. Mạch dao động đa hài bất ổn dùng BJT

6.3.4.1. Dạng mạch



Hình 6-6 Mạch dao động dùng BJT

6.3.4.2. Phân tích

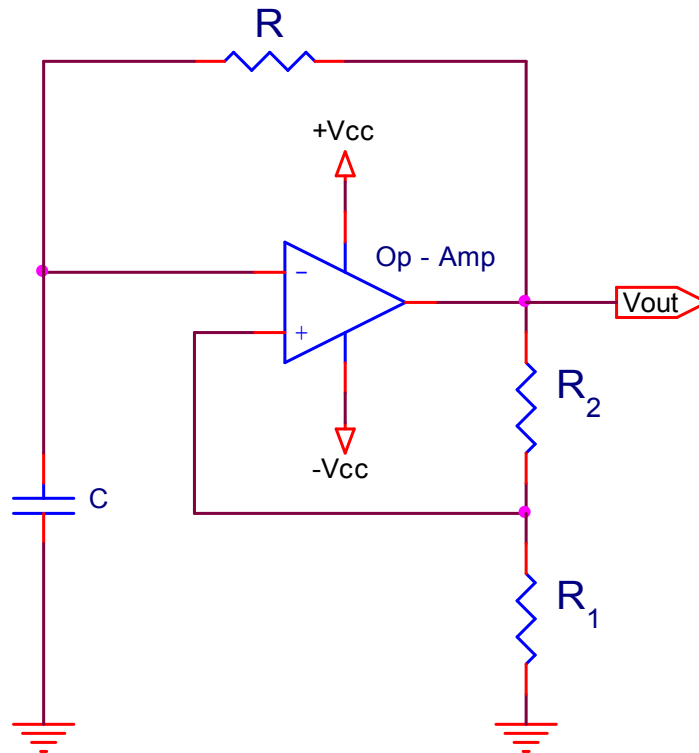
$$t_1 = 0,693 R_{B2}.C_2$$

$$t_2 = 0,693 R_{B1}.C_1$$

$$T = t_1 + t_2$$

6.3.5. Mạch dao động đa hài bất ổn dùng Op-Amp

6.3.5.1. Dạng mạch



Hình 6-7 Mạch dao động dùng Op - Amp

6.3.5.2. Phân tích

Hai mức trạng thái của ngõ ra tương ứng với mức bão hoà dương và bão hoà âm của mạch khuếch đại thuật toán. Tín hiệu hồi tiếp dương đưa tới ngõ vào V_+ có dạng giống như ngõ ra V_0 nhưng nhỏ hơn $\frac{R_1}{R_1 + R_2}$ lần.

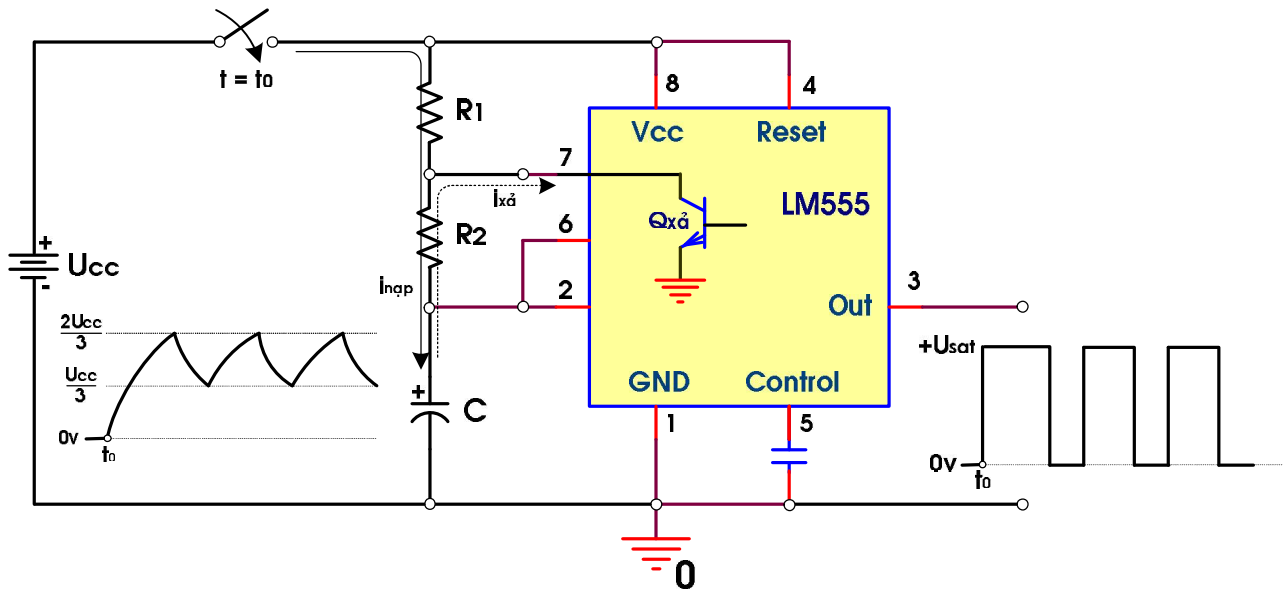
Do đó, khuếch đại thuật toán sẽ đổi trạng thái tín hiệu ra mỗi khi tín hiệu vào đạt giá trị: $E \cdot \frac{R_1}{R_1 + R_2}$ hay $-E \cdot \frac{R_1}{R_1 + R_2}$ (với E là điện áp nguồn)

Chu kì dao động của mạch được xác định theo biểu thức:

$$T = 2RC \ln \left(1 + \frac{2R_1}{R_2} \right)$$

6.4. MẠCH DAO ĐỘNG ĐA HẢI BẤT ỔN DÙNG IC555

6.4.1. Dạng mạch



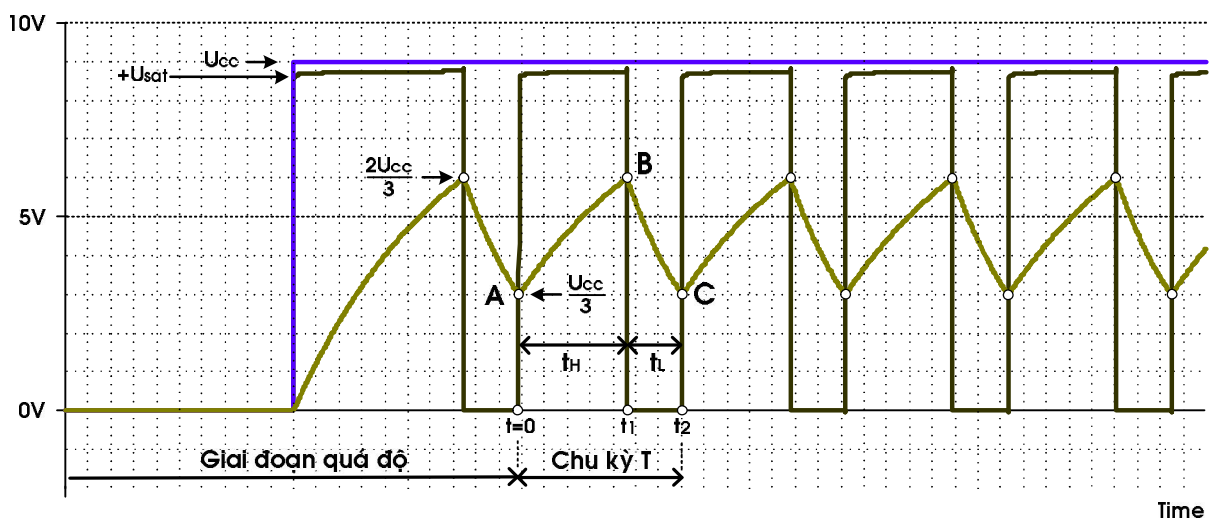
Hình 6-8 Sơ đồ nguyên lý mạch dao động tạo xung vuông.

6.4.2. Hoạt động

Theo sơ đồ nguyên lý mạch ta thấy điện áp trên tụ được cấp vào chân 6,2 của IC và do đó điện áp này sẽ điều khiển trạng thái ngõ ra Out. Khi đóng công tắc cấp điện cho mạch vào thời điểm t_0 , điện áp trên tụ ban đầu bằng $0V$ nên điện áp ngõ ra Out ở mức cao $+U_{sat}$. Lúc này chân 7 của IC có tổng trở vào rất lớn nên toàn bộ dòng điện từ nguồn qua R_1 đều qua R_2 và nạp cho tụ C . Điện áp trên tụ tăng dần theo hàm mũ.

Khi điện áp trên tụ tăng đến ngưỡng $\frac{2U_{cc}}{3}$ và bắt đầu lớn hơn ngưỡng này (tức là lúc đó $U_{6,2} > \frac{2U_{cc}}{3}$) thì ngõ ra Out ngay lập tức chuyển xuống mức $0V$ và tương ứng chân 7 có điện áp $0V$ do Transistor $Q_{x\alpha}$ (bên trong IC) dẫn bão hoà. Lúc này điện áp trên tụ lớn hơn điện áp tại chân 7 nên tụ không nạp nữa mà bắt đầu xả điện qua R_2 đến chân 7 đồng thời dòng điện từ nguồn U_{cc} qua R_1 đến chân 7, hợp lưu của 2 dòng này chảy vào chân 7 và qua Transistor $Q_{x\alpha}$ xuống mass. Giai đoạn này IC có thể hỏng do hỏng $Q_{x\alpha}$ nếu dòng từ nguồn U_{cc} qua R_1 quá lớn (nếu chọn R_1 nhỏ).

Khi tụ điện xả điện thì điện áp trên tụ giảm dần. Lúc mới bắt đầu xả điện thì u_c xấp xỉ mức $2U_{cc}/3$ và sau đó giảm xuống. Khi u_c giảm $< U_{cc}/3$ thì lập tức ngõ ra Out đảo trạng thái từ 0V lên mức cao $+U_{sat}$, lúc đó chân 7 trở lại trạng thái tổng trở cao. Tụ không xả được nữa và quá trình nạp lại lặp lại, cứ như vậy mạch luôn ở trạng thái dao động làm điện áp ngõ ra Out luôn chuyển đổi giữa 2 mức 0V và $+U_{sat}$ tức là có dạng sóng vuông ở ngõ ra Out. Chu kỳ lặp lại của xung do tốc độ nạp và xả quyết định tức là phụ thuộc vào tụ điện C và các điện trở R_1, R_2 . Các linh kiện này có giá trị càng cao thì tốc độ nạp xả càng chậm và tần số xung vuông tại ngõ ra Out càng thấp. Quan hệ giữa điện áp trên tụ và điện áp ngõ ra Out như hình 6-9



Hình 6-9 Quan hệ giữa điện áp trên tụ và điện áp ngõ ra trong mạch dao động tạo sóng vuông với $U_{cc} = 9V$.

Tính chu kỳ và tần số của điện áp ngõ ra Out.

Chu kỳ T của sóng ngõ ra gồm hai giai đoạn : giai đoạn ngõ ra ở mức cao t_H (ứng với giai đoạn tụ nạp điện – đoạn AB) và giai đoạn ngõ ra ở mức thấp t_L (ứng với giai đoạn tụ xả điện – đoạn BC). Chu kỳ $T = t_H + t_L$

Tại điểm A, điện áp trên tụ là $u_c = U_{cc}/3$ và tụ bắt đầu nạp điện từ nguồn U_{cc} qua R_1 và R_2 . Như vậy nếu chọn gốc thời gian $t = 0$ ứng với tại A thì phương trình điện áp trên tụ là :

$$u_c(t) = \frac{2U_{cc}}{3}(1 - e^{-t/\tau_n}) + \frac{U_{cc}}{3}$$

với τ_n là thời hằng nạp điện : $\tau_n = (R_1 + R_2).C$; R_1, R_2 [Ω], C [F].

Tụ kết thúc giai đoạn nạp điện và bắt đầu giai đoạn xả điện tại điểm B, lúc đó điện áp trên tụ xấp xỉ mức $2U_{cc}/3$. Gọi t_1 là thời gian tương ứng tại B ta có:

$$u_c(t_1) = \frac{2U_{cc}}{3}(1 - e^{-t_1/\tau_n}) + \frac{U_{cc}}{3} = \frac{2U_{cc}}{3}$$

$$\Rightarrow t_1 = \ln 2 \cdot \tau_n = \ln 2 \cdot (R_1 + R_2) \cdot C \approx 0,693 \cdot (R_1 + R_2) \cdot C$$

Như vậy ta có thời gian điện áp ngõ ra ở mức cao là:

$$t_H = \ln 2 \cdot (R_1 + R_2) \cdot C \approx 0,693(R_1 + R_2) \cdot C$$

Tại B, điện áp trên tụ là $2U_{cc}/3$ và tụ bắt đầu xả điện qua R_2 cho đến điểm C thì kết thúc giai đoạn xả, điện áp trên tụ còn lại là $U_{cc}/3$. Phương trình điện áp trên tụ trong giai đoạn BC là: $u_c = u_c(t_1) \cdot e^{-(t-t_1)/\tau_x}$

trong đó τ_x là thời hằng xả điện; $\tau_x = R_2 \cdot C$ với R_2 [Ω] và C [F].

Khi $t = t_2$ (thời điểm tương ứng tại điểm C) ta có $u_c = U_{cc}/3$, tức là:

$$u_c = \frac{2U_{cc}}{3} \cdot e^{-(t_2-t_1)/\tau_x} = \frac{U_{cc}}{3}$$

$$\Rightarrow (t_2 - t_1) = \ln 2 \cdot \tau_x \approx 0,693 \cdot R_2 \cdot C$$

Hiệu $(t_2 - t_1)$ chính là t_L . Vậy thời gian điện áp ngõ ra ở mức thấp là:

$$t_L = \ln 2 \cdot R_2 \cdot C \approx 0,693 \cdot R_2 \cdot C$$

So sánh t_H và t_L nhận thấy luôn luôn có $t_H > t_L$. Như vậy điện áp ngõ ra có thời gian ở mức cao dài hơn thời gian ở mức thấp.

Chu kỳ của điện áp ngõ ra là:

$$T = t_H + t_L = \ln 2 \cdot (R_1 + R_2) \cdot C + \ln 2 \cdot R_2 \cdot C = \ln 2 \cdot (R_1 + 2R_2) \cdot C$$

$$T = \ln 2 \cdot (R_1 + 2R_2) \cdot C \approx 0,693(R_1 + 2R_2) \cdot C$$

Tần số của tín hiệu ngõ ra là:

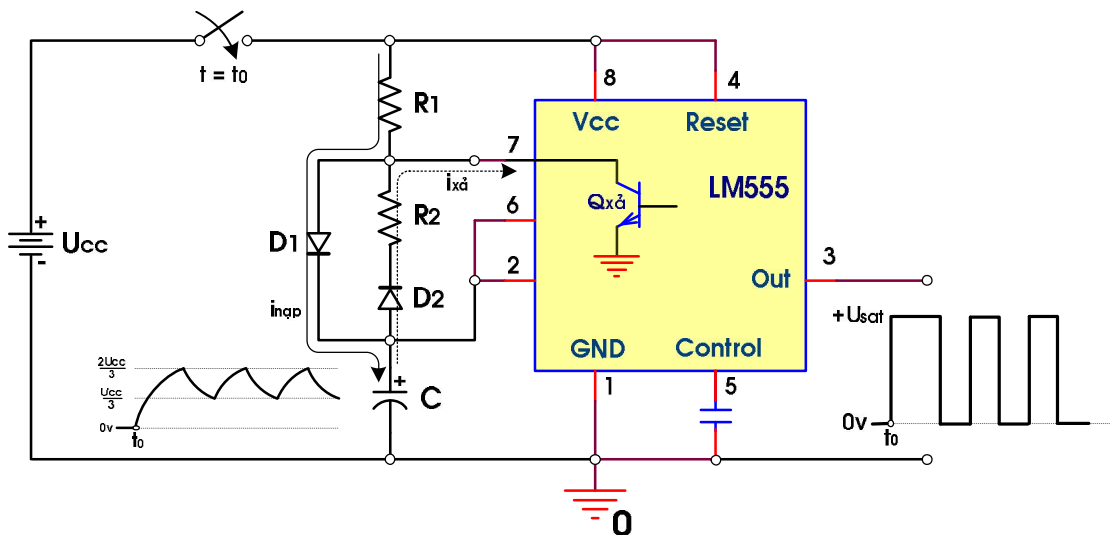
$$f = \frac{1}{T} = \frac{1}{\ln 2 \cdot (R_1 + 2R_2) \cdot C} \approx \frac{1,443}{(R_1 + 2R_2) \cdot C}$$

Ví dụ: Mạch có $R_1 = 1k$; $R_2 = 2,2k$; $C = 10\mu F$ thì tần số của điện áp ở ngõ ra là :

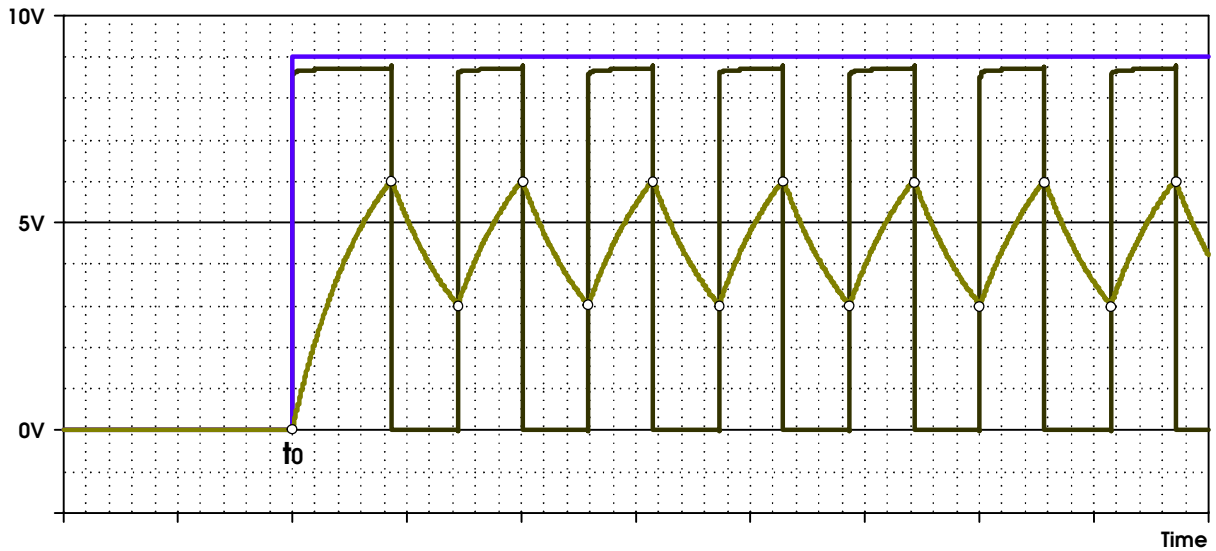
$$f = \frac{1}{T} = \frac{1}{\ln 2 \cdot (R_1 + 2R_2) \cdot C} = \frac{1}{\ln 2 \cdot (1000 + 2 \cdot 2200) \cdot 10 \cdot 10^{-6}} = \frac{10^3}{54 \cdot \ln 2} \approx 26,7 \text{Hz}$$

Đề ý là trong một chu kỳ nạp xả của tụ điện, dòng điện đi qua R_1 một lần duy nhất nhưng đi qua R_2 hai lần. Trong các công thức tính chu kỳ và tần số ta thấy có hệ số 2 trước R_2 .

Trong trường hợp cần xung vuông ngõ ra có thời gian mức cao bằng thời gian mức thấp (tức là xung vuông có độ rộng 50% chu kỳ) thì phải thiết kế sao cho thời gian nạp điện của tụ bằng thời gian xả điện. Điều này có thể đạt được bằng cách dùng thêm Diode như mạch hình 6-10. Khi đó dòng điện nạp sẽ đi qua R_1 và D_1 , dòng điện xả đi qua R_2 và D_2 . Nếu chọn $R_1 = R_2$ thì điện trở trên đường nạp điện và đường xả điện là như nhau dẫn đến thời gian nạp điện và thời gian xả điện bằng nhau, kết quả là ta có dạng sóng vuông ở ngõ ra Out có độ rộng mức cao bằng 50% chu kỳ (xem hình 6-11).



Hình 6-10 Mạch tạo sóng vuông có độ rộng mức cao bằng 50% chu kỳ.



Hình 6-11 Quan hệ giữa điện áp trên tụ và điện áp ngõ ra với $U_{cc} = 9V$, có dạng xung vuông có độ rộng mức cao bằng 50% chu kỳ.

Trong trường hợp gắn thêm Diode như hình 6-10 thì thời hằng nạp và xả có thay đổi, cụ thể là:

$$\tau_n = (R_1 + r_D).C$$

$$\tau_x = (R_2 + r_D).C$$

trong đó r_D là điện trở thuận của Diode (thường có giá trị bé khoảng vài chục Ω) và có thể bỏ qua trong các tính toán gần đúng.

Như vậy thời gian t_H và t_L thay đổi dẫn đến chu kỳ T và tần số f tính theo cách khác, cụ thể là:

$$t_H = \ln 2.(R_1 + r_D).C \approx \ln 2.R_1.C$$

$$t_L = \ln 2.(R_2 + r_D).C \approx \ln 2.R_2.C$$

$$T = t_H + t_L = \ln 2.(R_1 + R_2 + 2r_D).C \approx \ln 2.(R_1 + R_2).C$$

$$f = \frac{1}{T} = \frac{1}{\ln 2.(R_1 + R_2 + 2r_D).C} \approx \frac{1}{\ln 2.(R_1 + R_2).C}$$

Nếu chọn $R_1 = R_2$ và khá lớn so với r_D thì ta có:

$$T \approx 2.\ln 2.RC \approx 1,386.RC$$

$$f \approx \frac{1}{2 \cdot \ln 2 \cdot RC} \approx \frac{0,72}{RC}$$

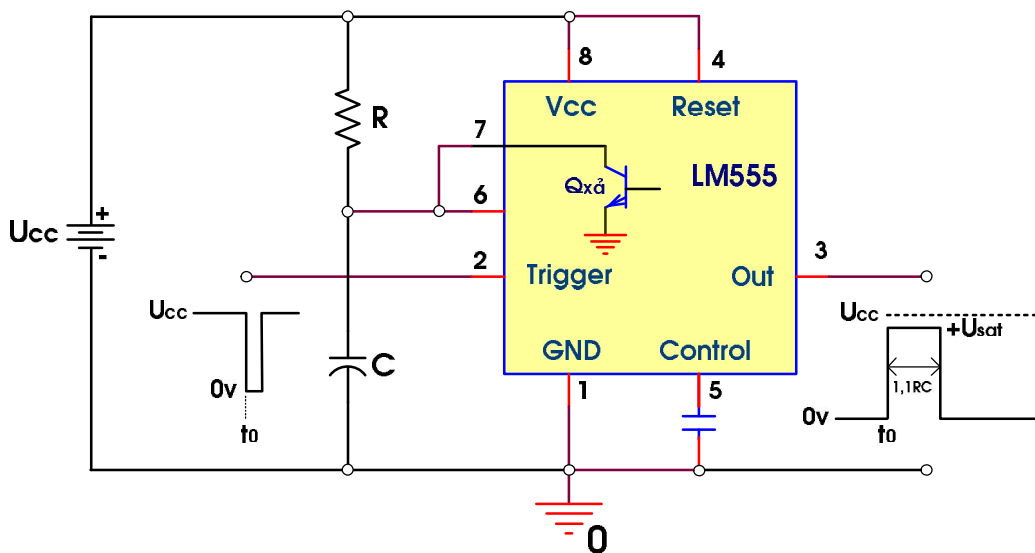
Ví dụ: Một mạch dao động có sơ đồ nguyên lý trên hình 6-10 với $R_1 = R_2 = 1k$; $C = 0,1\mu F$ thì tần số xung tại ngõ ra là:

$$f \approx \frac{1}{2 \cdot \ln 2 \cdot RC} \approx \frac{0,72}{RC} = \frac{0,72}{1000 \cdot 0,1 \cdot 10^{-6}} = 7200 \text{Hz}.$$

Mạch tạo xung vuông dùng IC 555 có nhiều ứng dụng, ví dụ tạo tín hiệu âm thanh trong các thiết bị báo động, dùng làm tín hiệu xung Clock trong các mạch đếm, điều khiển đèn nhấp nháy v.v. Về nguyên lý làm việc cũng cách tính tần số tín hiệu ngõ ra đều đã chỉ ra trên đây, tùy theo như cầu thực tế, người thiết kế có cách dùng mạch phù hợp.

6.4.3. Mạch đa hài đơn ổn

6.4.3.1. Dạng mạch

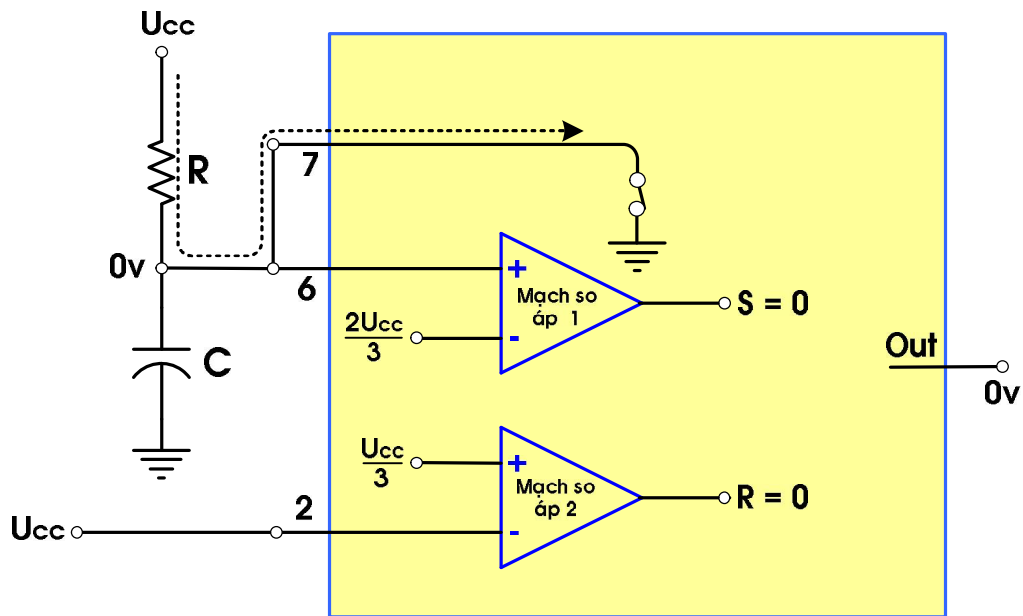


Hình 6-12 Sơ đồ nguyên lý mạch đơn ổn.

6.4.3.2. Hoạt động

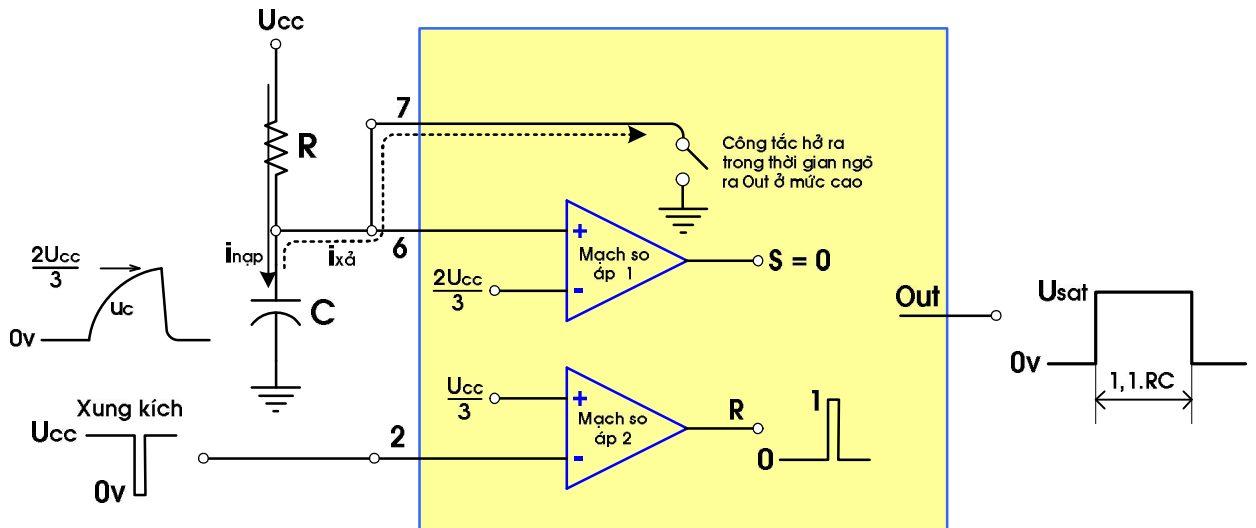
Như đã nói đến trong phần tổng quan về IC 555, trạng thái ngõ ra của IC phụ thuộc vào hoạt động của hai bộ so áp bên trong IC. Cầu phân áp bên trong IC chia điện áp nguồn thành 3 phần bằng nhau và điện áp tại ngõ vào (-) của bộ so áp 1 là $2U_{cc}/3$, điện áp tại ngõ vào (+) của bộ so áp thứ 2 là $U_{cc}/3$. Chân số 6 là ngõ vào (+) của bộ so áp 1 và chân số 2 là ngõ vào (-) của bộ so áp 2.

Trong mạch ở hình 6-12, bình thường điện áp tại chân 2 ở mức cao hơn $U_{cc}/3$ nên ngõ ra R của bộ so áp 2 có mức điện áp 0v (mức 0). Điện áp tại chân số 6 chính là điện áp u_c trên tụ. Nếu vì lý do nào đó điện áp $u_c > 2U_{cc}/3$ thì ngõ ra S = 1 và như vậy ta có S = 1; R = 0 nên ngõ ra Out có mức áp thấp đồng thời với chân số 7 cũng có điện áp thấp (0v), lúc này tụ C sẽ xả điện và điện áp u_c sẽ giảm. Khi u_c giảm $< 2U_{cc}/3$ thì S = 0 nhưng lúc đó R = 0 nên trạng thái ngõ ra vẫn không đổi và tụ tiếp tục xả điện cho đến hết ($u_c = 0v$). Trạng thái ngõ ra ở mức 0v là trạng thái ổn định của mạch. Trạng thái của S và R lúc ổn định là S = 0 và R = 0.

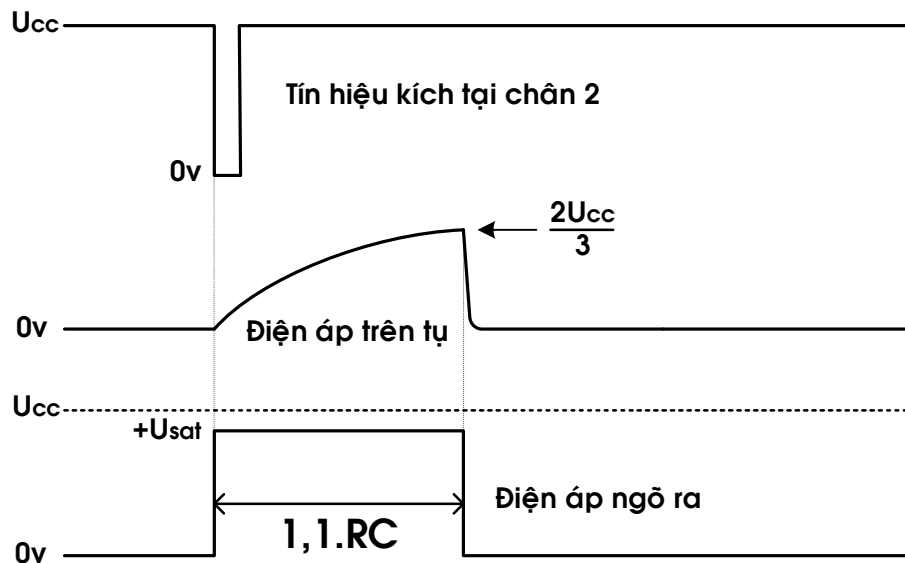


Hình 6-13 Trạng thái ổn định của mạch trên hình 6-12

Khi điện áp tại chân 2 từ mức cao hơn $U_{cc}/3$ chuyển xuống mức thấp hơn $U_{cc}/3$, ta nói IC được kích. Lúc đó bộ so áp thứ 2 có áp tại ngõ vào (+) lớn hơn điện áp tại ngõ vào (-) nên ngõ ra R = 1 trong khi ngõ ra của bộ so áp thứ 1 vẫn là S = 0 dẫn đến ngõ ra có trạng thái mức cao $+U_{sat}$. Chân số 7 lúc này trở nên có tổng trở vào cao và tụ C được nạp điện. Khi u_c tăng đến mức hơi cao hơn $2U_{cc}/3$ thì S = 1, nếu lúc này đã mất kích tức là điện áp tại chân 2 đã chuyển lên mức cao hơn $U_{cc}/3$ thì R = 0 và ngõ ra chuyển xuống mức thấp 0v. Như vậy khi mạch được kích thì ngõ ra Out tạm thời chuyển lên mức cao một thời gian, sau đó trở lại mức thấp.



Hình 6-14 Hoạt động của mạch trên hình 6-12 khi mạch được kích.



Hình 6-15 Quan hệ giữa tín hiệu kích, điện áp trên tụ C và điện áp ngõ ra.

Tính toán thời gian ngõ ra ở mức cao:

Thời gian ngõ ra ở mức cao tương ứng với khoảng thời gian tụ nạp điện từ nguồn U_{cc} qua điện trở R . Điện áp ban đầu trên tụ là $0V$ và lúc cuối giai đoạn nạp là $2U_{cc}/3$.

Phương trình nạp điện là : $u_c = U_{cc}(1 - e^{-t/RC})$ nếu chọn gốc thời gian $t = 0$ lúc tụ bắt đầu nạp, đây là thời điểm tín hiệu tại chân 2 chuyển từ mức cao xuống mức thấp và cũng là thời điểm điện áp ngõ ra chuyển từ mức thấp lên mức cao.

Khi $u_c = 2U_{cc}/3$ thì ngõ ra trở lại mức thấp, gọi thời điểm này là t_1 ta có:

$$u_c(t_1) = 2U_{cc}/3$$

$$\Leftrightarrow U_{cc}(1 - e^{-t_1/RC}) = \frac{2U_{cc}}{3}$$

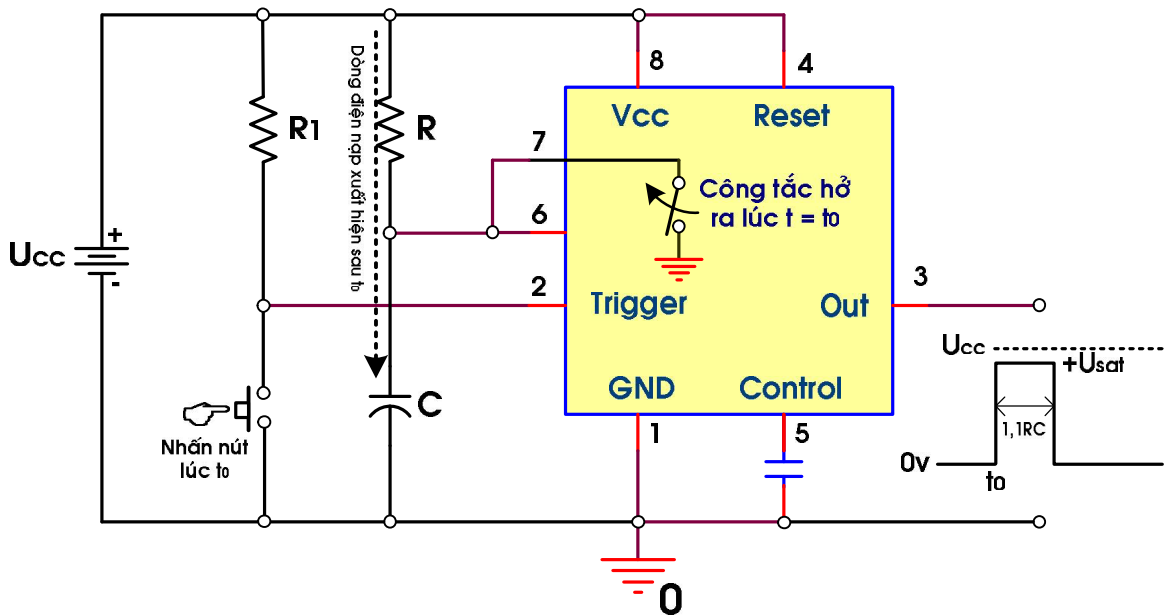
$$\Rightarrow e^{-t_1/RC} = \frac{1}{3}$$

$$\Rightarrow t_1 = \ln 3 \cdot RC \approx 1,1 \cdot RC$$

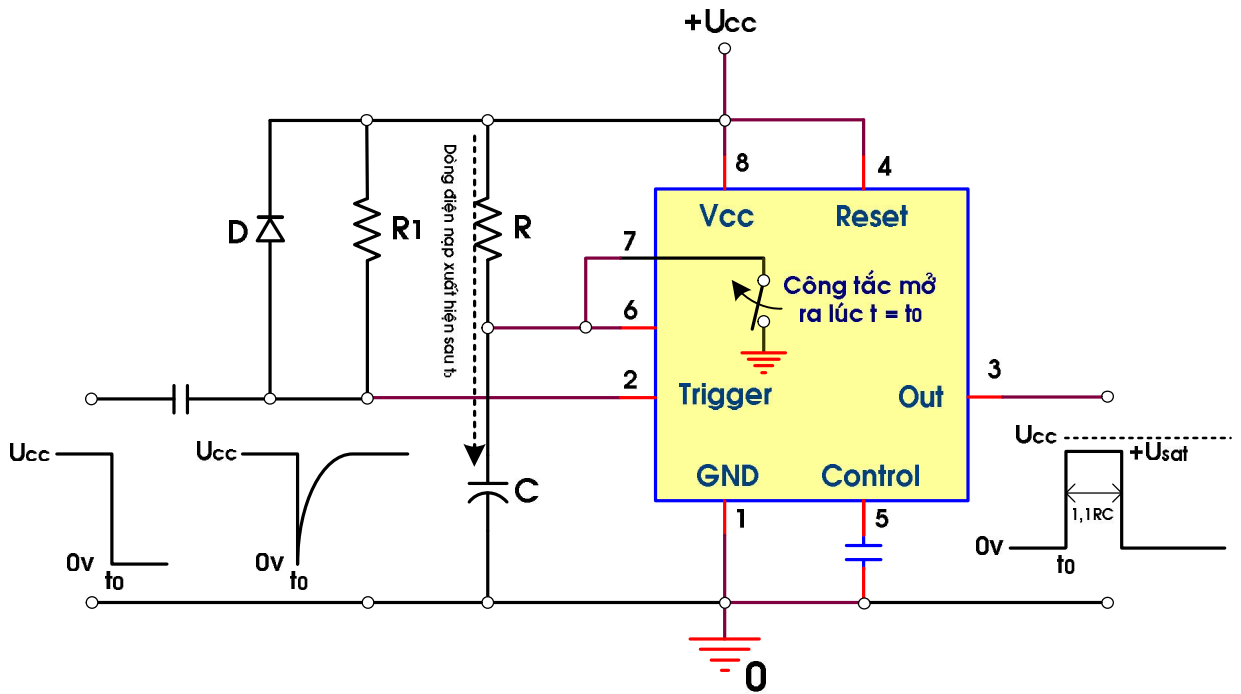
Vậy thời gian tồn tại mức cao ở ngõ ra là:

$$T_p = \ln 3 \cdot RC \approx 1,1 \cdot RC \quad (T_p : \text{Time of Pulse})$$

Để tạo ra xung kích cho mạch đơn ổn, người ta dùng nút nhấn hoặc mạch vi phân. Phương pháp dùng mạch vi phân được sử dụng khi mạch một trạng thái bền được sử dụng trong một hệ thống nhiều tầng hoặc được kích bằng tín hiệu từ một mạch khác.



Hình 6-16 Mạch đơn ổn kích bằng nút nhấn.

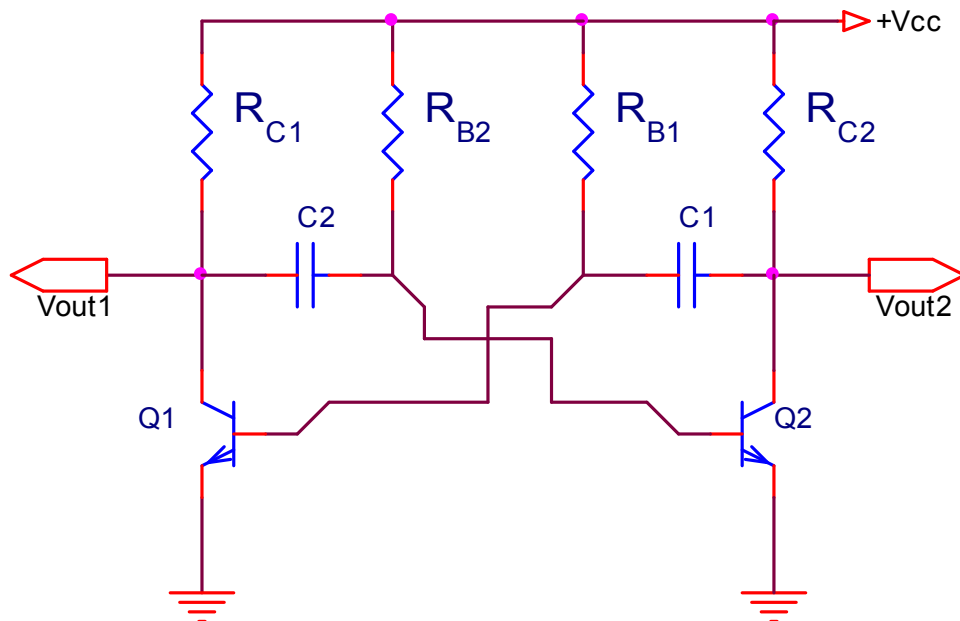


Hình 6-17 Mạch đơn ổn kích bằng mạch vi phân.

6.5. BÀI TẬP

6.5.1. Bài tập 1

Cho mạch điện như hình. Với $R_{B1} = R_{B2} = 10K\Omega$; $R_{C1} = R_{C2} = 1K\Omega$; $C1 = C2 = 4,7\mu F$

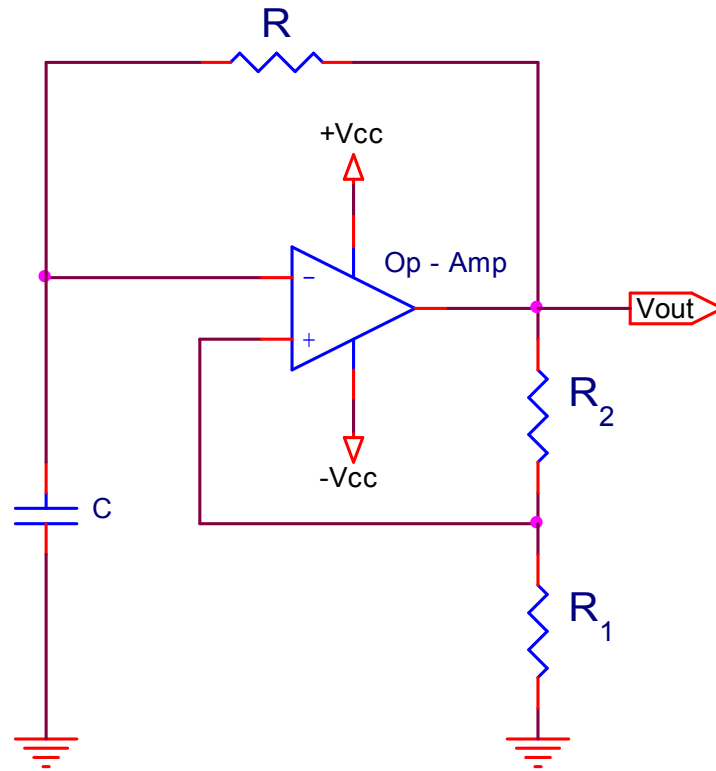


b) Tính thời hằng nạp và xả của tụ điện

c) Tính tần số của mạch dao động.

6.5.2. Bài tập 2

Cho mạch điện như hình sau:



Với $R = 15\text{K}\Omega$, $C = 22\text{pF}$, $R_1 = 10\text{K}\Omega$, $R_2 = 3,3\text{K}\Omega$, $V_{cc} = \pm 12\text{V}$

a) Tính tần số dao động của mạch

b) Với các thông số như hình, thay đổi giá trị tụ C để tần số ngõ ra $= 1\text{Hz}$?

6.5.3. Bài tập 3

Thiết kế mạch dao động bất ổn dùng IC 555 có $T_{on} = T_{off}$ và $f = 1\text{Hz}$ (cho $R_{Diode} = 0\Omega$)

6.5.4. Bài tập 4

Thiết kế mạch dao động bất ổn dùng IC 555 có tần số thay đổi từ 1-20Hz

Chương 7: NGUỒN ĐIỆN

MỤC TIÊU CỦA CHƯƠNG

Nguồn điện một chiều (DC) rất quan trọng trong điện tử, nó phục vụ ở tất cả các mạch điện. Vì vậy, sinh viên phải nắm vững kiến thức cơ bản để thiết kế một mạch nguồn ổn áp theo yêu cầu của người sử dụng.

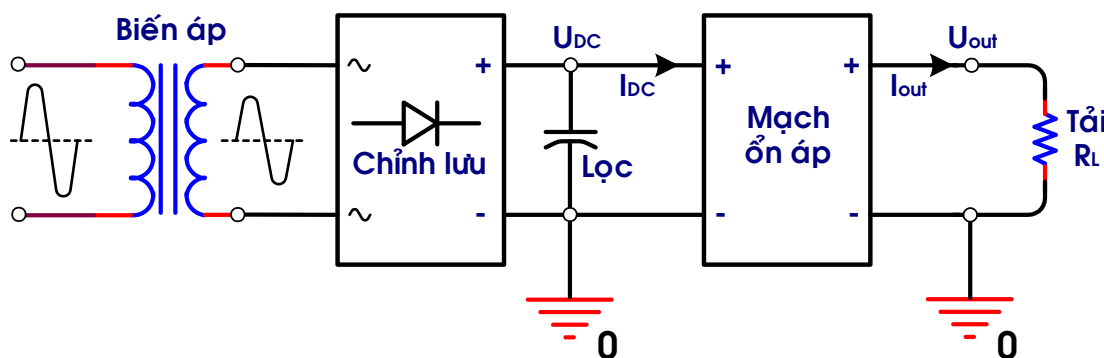
Chương này cung cấp các kiến thức cơ bản cho việc thiết kế nguồn ổn áp sử dụng linh kiện rời hay tích hợp (IC). Cho nên, sinh viên phải thực hiện lại được các ví dụ và bài tập. Từ đó, tự cho mình các ví dụ, bài tập tương tự và giải chúng để tự khám phá tri thức.

7.1. GIỚI THIỆU VỀ NGUỒN ĐIỆN

7.1.1. Giới thiệu về nguồn điện

Ngày nay các thiết bị điện tử đều sử dụng điện áp DC, trong khi đó hệ thống điện thông dụng là AC do đó việc chuyển điện từ AC sang DC là cần thiết. Mặt khác các thiết bị càng hiện đại thì cần điện áp cung cấp càng cao, tuổi thọ của thiết bị dài hay ngắn phụ thuộc rất nhiều vào tính ổn định của nguồn cung cấp.

Bản chất của nguồn điện trong điện tử là ta phải chuyển từ điện AC sang DC và phải được ổn áp. Sơ đồ hình 7-1 cho ta thấy rõ hơn.



Hình 7-1 Sơ đồ khối mạch ổn áp

7.1.2. Tính ổn áp của nguồn

Tính ổn áp của nguồn chính là khả năng giữ một điện áp không đổi khi dòng tải thay đổi. Có hai dạng ổn áp là: ổn áp đường (line regulation) và ổn áp tải (load regulation).

Trong đó ổn áp tải được tính theo công thức sau:

$$Load_regulation = \frac{V_{NL} - V_{FL}}{V_{FL}} * 100\%$$

Trong đó V_{NL} là điện áp ra khi không tải (tức là không có dòng qua tải), V_{FL} là điện áp ra khi đầy tải (NL: no load; FL: full load).

Ổn áp đường được tính theo công thức sau:

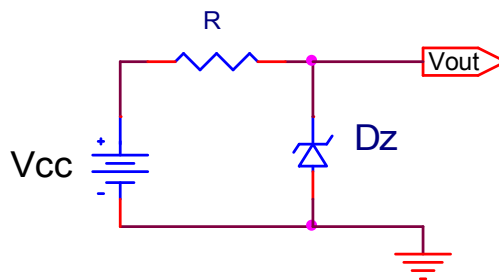
$$Line_regulation = \frac{V_{NL} - V_{FL}}{V_{out(rate)}} * 100\%$$

Trong đó V_{NL} và V_{FL} như chú thích trên, còn $V_{out(rate)}$ điện áp ngõ ra theo dự kiến (theo thiết kế).

Ví dụ: người ta thiết kế một mạch ổn áp 12V, nhưng khi có tải thì điện áp ra còn 11,8V, khi không tải điện áp ngõ ra là 12,1V. Như vậy $V_{NL}=12,1V$; $V_{FL}=11,8V$; $V_{out(rate)}=12V$.

7.2. NGUỒN ỔN ÁP BẰNG ZENER

Để ổn định điện áp cho một nguồn điện có công suất nhỏ thì người ta thường dùng Zener. Ở chế độ ổn áp zener được phân cực ngược và điện áp phân cực ngược này sẽ phải lớn hơn điện áp zener. Mạch được vẽ như hình 7-2.



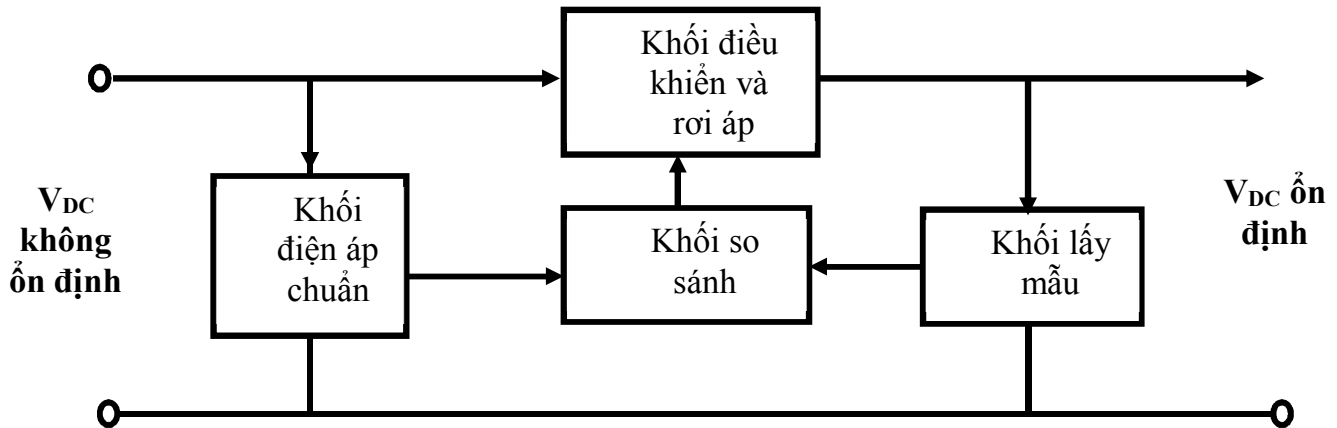
Hình 7-2 Mạch ổn áp dùng Zener

Khi điện áp nguồn lớn hơn điện áp V_Z thì điện áp ra chính bằng điện áp V_Z và khi đó có dòng đi qua zener. Phần điện áp vượt quá điện áp V_Z sẽ rơi trên điện trở R cho nên điện trở R được gọi là điện trở hạn dòng. Khi điện áp nguồn nhỏ hơn điện áp V_Z thì zener không có tính ổn áp, điện áp ngõ ra bằng điện áp nguồn, điện áp trên R bằng không. Khi đó zener được coi như hở mạch (thực ra vẫn có dòng qua zener nhưng rất nhỏ) có thể xem lại đặc tuyến ở những chương trước. Thực ra điện áp V_Z không cố định mà thay đổi theo dòng qua nó, khi dòng qua zener càng lớn thì V_Z cũng tăng theo. Nghĩa

là tính ổn áp không còn khi tải thay đổi (mặc dù V_Z không nhiều). Khi dùng mạch ổn áp dạng này chúng ta phải chú ý đến điện trở hạn dòng, rất có nhiều khả năng điện trở này không chịu nổi điện áp rơi trên nó. Do đó điện trở này cần được tính toán trước khi sử dụng.

7.3. NGUỒN ỔN ÁP NỐI TIẾP

7.3.1. Sơ đồ khối



Hình 7-3 Sơ đồ khối nguồn ổn áp nối tiếp

7.3.2. Hoạt động của mạch

Một cách đơn giản ta hiểu mạch hoạt động như sau:

Khi điện áp ngõ ra thay đổi thì điện áp lấy mẫu cũng thay đổi theo. Sự thay đổi này được nhận biết bởi bộ so sánh nhờ vào chuẩn. Khi bộ so sánh nhận thấy sai biệt tức thì kích đến bộ rơi áp nhằm hiệu chỉnh lại điện áp cho ổn định. Loại ổn áp này đáp ứng chậm nên không thể dùng trong các máy hiện đại có độ chính xác cao như máy tính, TV...

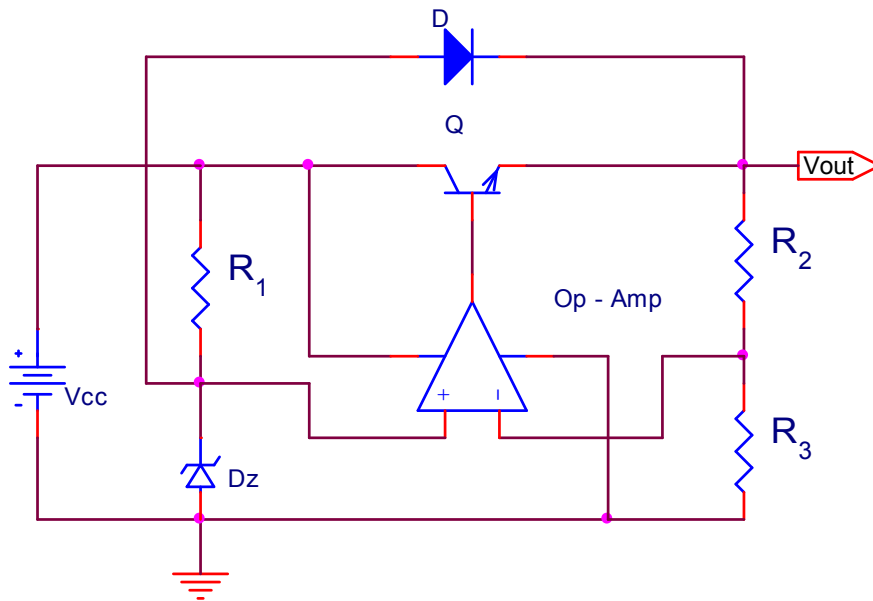
7.3.3. Một số mạch cụ thể

7.3.3.1. Dùng Op – Amp:

Trong mạch hình 7-4 này rất rõ ràng ta thấy Op_Amp dùng trong khối so sánh, diode zener dùng để tạo điện áp chuẩn, cầu phân áp R dùng lấy điện áp mẫu, Q là thành phần rơi áp và cũng chính là thành phần điều khiển.

Bình thường điện áp chuẩn và mẫu được tính theo một giá trị nào đó để cho Op_Amp lái Q hoạt động bình thường cho ra điện áp ngõ ra bình thường.

Khi điện áp ngõ ra giảm xuống thì điện áp mẫu giảm theo so với điện áp chuẩn nên op-amp lái làm cho Q dẫn mạnh, điện áp rơi trên Q giảm xuống và như vậy điện áp ở ngõ ra tăng lên như bình thường.



Hình 7-4 Mạch nguyên lý ổn áp nối tiếp dùng Op_Amp

Khi điện áp ngõ ra tăng lên thì điện áp mẫu tăng lên so với điện áp chuẩn làm cho op-amp lái Q dẫn yếu, điện áp trên Q tăng lên, điện áp ngõ ra giảm xuống bình thường.

Diode D có tác dụng bảo vệ mạch khi bị ngắn mạch tải. Khi tải bị ngắn mạch thì K của diode được nối đất diode dẫn, toàn bộ dòng đổ qua diode, dòng qua Q chỉ có vài mA nên Q được bảo vệ.

Như mạch điện trên ta có thể xác định được điện áp ổn định ngõ ra như sau:

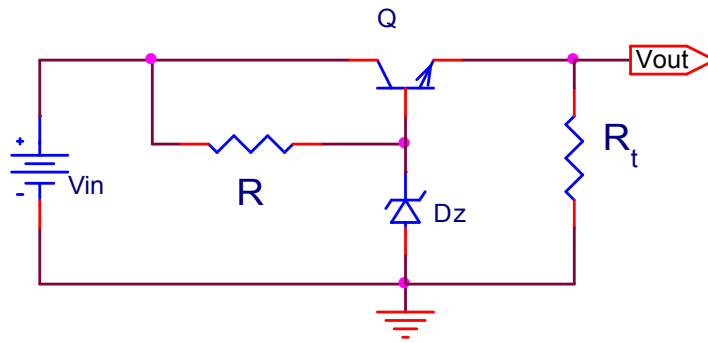
Vì điện áp trên chân + và - của Op_Amp là như nhau (theo tính chất của Op_Amp) nên điện áp tại A cũng chính là điện áp của zener. Từ đó ta tính được điện áp ổn định ngõ ra như sau:

$$V_A = \frac{R_3}{R_2 + R_3} * V_{out} \text{ , suy ra: } V_{out} = \frac{R_2 + R_3}{R_3} * V_A$$

Trong đó $V_A = V_Z$.

$$\text{Vậy } V_{out} = \frac{R_2 + R_3}{R_3} * V_Z$$

7.3.3.2. Mạch sử dụng 1 BJT



Hình 7-5 Mạch ổn áp dùng 1 BJT.

Điện áp ngõ ra: $V_0 = V_i - V_{CE}$

Như vậy, để áp ra V_0 ổn định thì V_{CE} phải thay đổi theo V_i . BJT phải được phân cực ở chế độ khuếch đại để có thể tăng giảm V_{CE} .

Hoạt động của mạch như sau: Khi V_i thay đổi sẽ làm V_0 thay đổi theo. Vì V_Z không đổi nên V_{BE} của BJT sẽ thay đổi làm độ khuếch đại của BJT thay đổi theo. Do đó V_{CE} sẽ thay đổi theo V_i làm V_0 ổn định.

Quan hệ về điện áp: $V_0 = V_i - V_{CE}$; $V_{BE} = V_Z - V_0$

Quan hệ về dòng điện: $I_R = I_B + I_Z$

Ta thấy điện áp ra của mạch chỉ phụ thuộc vào V_Z nên có giá trị ổn định.

Nhờ có BJT khuếch đại nên dòng điện qua tải lớn hơn nhiều so với dòng qua zener, và dòng qua zener cũng không lớn khi điện áp vào V_i lớn nên mạch này có thể sử dụng cho tải công suất lớn.

7.3.3.3. Mạch sử dụng 2 BJT

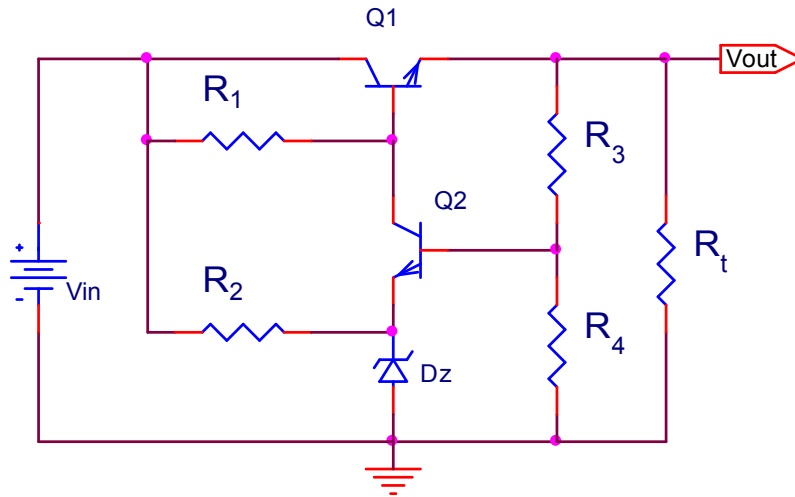
Đây là dạng mạch ổn áp nối tiếp, sử dụng thêm BJT Q_2 để khuếch đại khác biệt giữa điện áp chuẩn và điện áp mẫu trước khi đưa tới điều khiển BJT Q_1 để ổn định điện áp ra V_0 .

Nguyên lý hoạt động của mạch tương tự như đối với mạch hình 7-5: Khi áp ra V_0 thay đổi theo áp vào V_i , sẽ làm cho điện áp phân cực chân B của Q_2 thay đổi, làm cho Q_2 thay đổi độ khuếch đại, kết quả là dòng chân C của Q_2 thay đổi nên độ khuếch đại của Q_1 cũng thay đổi. Do đó giữ cho điện áp ra ổn định.

Ta có :
$$V_{R4} = V_Z + V_{BE2} = V_0 \frac{R_4}{R_3 + R_4}$$

Điện áp ra:
$$V_0 = (V_{BE} + V_Z) \cdot \frac{R_3 + R_4}{R_4} = \text{Hằng số}$$

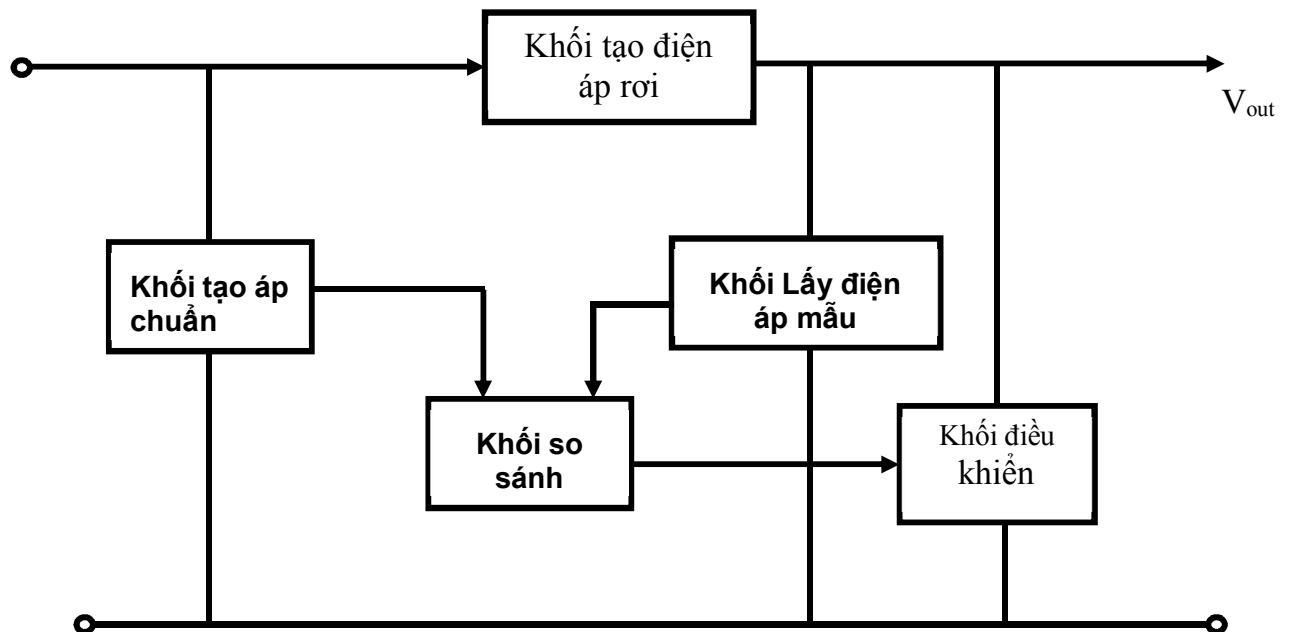
Như vậy giá trị điện áp ra V_0 luôn ổn định vì chỉ phụ thuộc vào giá trị các điện trở và zener được chọn trước.



Hình 7-6 Mạch ổn áp dùng 2 BJT.

7.4. NGUỒN ỔN ÁP SONG SONG

7.4.1. Sơ đồ khối



Hình 7-7 Sơ đồ khối nguồn ổn áp song song

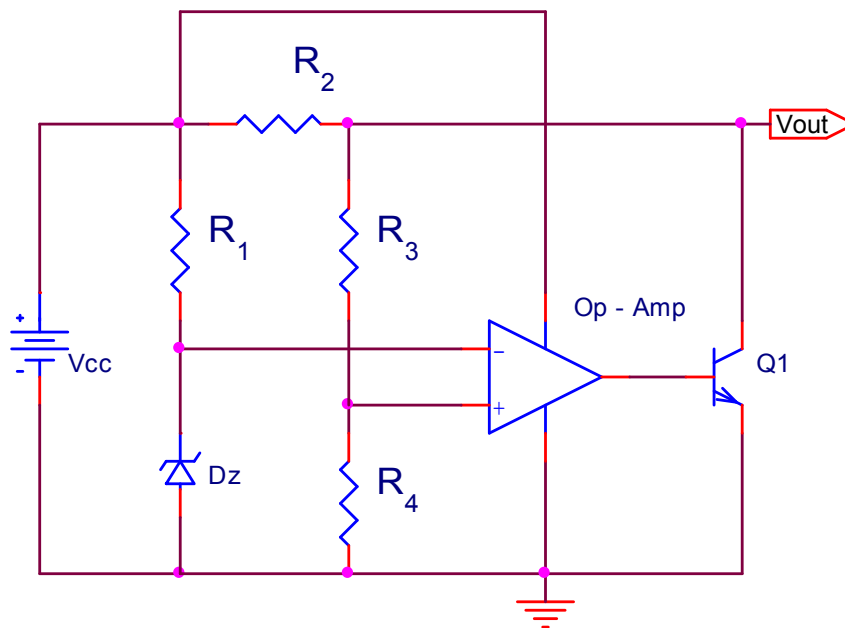
7.4.2. Hoạt động

Khi điện áp ngõ ra thay đổi thì khối so sánh sẽ nhận biết dựa vào việc so sánh điện áp lấy mẫu và điện áp chuẩn. Khối so sánh sẽ kích hoạt khối điều khiển làm cho khối này cho dòng qua nhiều hay ít dẫn đến điện áp rơi trên khối rơi áp sẽ tăng hay giảm làm cho điện áp ngõ ra ổn định.

Cũng như loại ổn áp nối tiếp, ổn áp song song có khả năng đáp ứng chậm nên cũng ít được sử dụng trong các máy hiện đại và cần độ chính xác cao.

7.4.3. Mạch thực tế

7.4.3.1. Mạch sử dụng Op -Amp



Hình 7-8 Mạch ổn áp song song dùng Op_Amp

Khi điện áp ngõ ra bình thường thì điện áp ngõ ra của Op_Amp lái Q dẫn ở một mức độ nào đó.

Khi điện áp ngõ ra tăng vì một lý do nào đó thì điện áp lấy mẫu tăng theo làm điện áp ngõ ra của op-amp tăng lên làm Q dẫn mạnh, dòng qua R_2 tăng theo nên điện áp rơi trên R_2 tăng làm cho điện áp ra giảm trở lại bình thường.

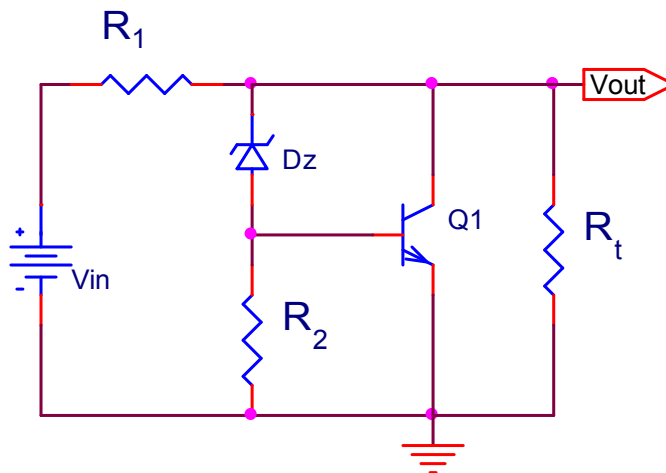
Khi điện áp ngõ ra giảm xuống, điện áp mẫu giảm theo làm Q dẫn yếu dòng qua R_2 giảm nên áp trên nó cũng giảm do đó điện áp ngõ ra tăng lên như bình thường

Theo mạch hình 7-8 ta có thể tính được điện áp ngõ ra như sau:

Vì điện áp ở hai ngõ vào của op-amp là như nhau nên điện áp tại A chính là điện áp zener từ đó ta có điện áp ngõ ra được tính bằng công thức sau:

$$V_{out} = \frac{R_3 + R_4}{R_4} * V_Z$$

7.4.3.2. Mạch sử dụng 1 BJT



Hình 7-9 Mạch ổn áp song song dùng 1 BJT

Xét mạch như hình 7-9

Đây là dạng mạch ổn áp có BJT điều khiển mắc song song với tải R_t . BJT được phân cực hoạt động ở chế độ khuếch đại.

Zener tạo áp chuẩn không đổi V_Z , điện trở R_1 tạo ra độ lệch điện áp ΔV để ổn định áp ra V_0 khi áp vào thay đổi.

Nguyên lý hoạt động của mạch như sau: Khi V_i thay đổi sẽ làm V_0 thay đổi theo. Vì điện áp zener V_Z không đổi nên áp chân B của BJT sẽ thay đổi theo V_0 . Mà $V_B = V_{BE}$ nên khi V_B thay đổi sẽ làm cho độ dẫn điện của BJT thay đổi. Khi đó dòng điện I_C của BJT sẽ thay đổi làm ΔV thay đổi nên ổn định được điện áp ngõ ra V_0 .

Quan hệ về dòng điện: $I_{R1} = I_Z + I_C + I_t$

Quan hệ về điện áp: $\Delta V = I_{R1} \cdot R_1 = (I_Z + I_C + I_t) \cdot R_1$

Điện áp ra: $V_0 = V_i - \Delta V$

7.4.3.3. Mạch sử dụng 2 BJT:

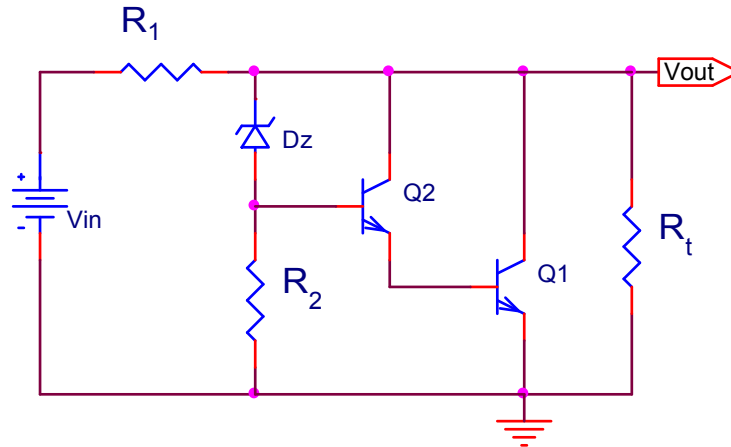
Xét mạch như hình 7-10.

Nguyên tắc ổn áp của mạch này tương tự như mạch hình 7-9.

Mạch sử dụng thêm BJT Q_2 làm tăng độ nhạy của mạch và tăng dòng điện qua BJT Q_1 .

Điện áp ra:

$$V_0 = V_Z + V_{BEQ1} + V_{BEQ2} = V_Z + 1,4V = \text{hằng số}$$



Hình 7-10 Mạch ổn áp song song dùng 2 BJT

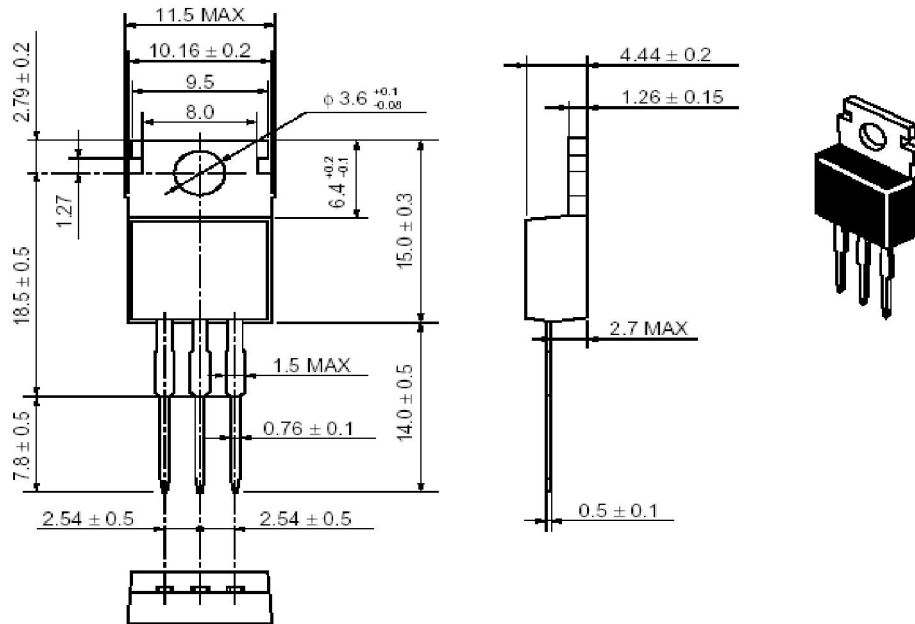
7.5. ỔN ÁP BẰNG VI MẠCH

Ngoài các cách ổn áp bằng linh kiện rời như trên, người ta còn dùng một số vi mạch ổn áp chuyên dùng như 78xx, 79xx hoặc LM317...

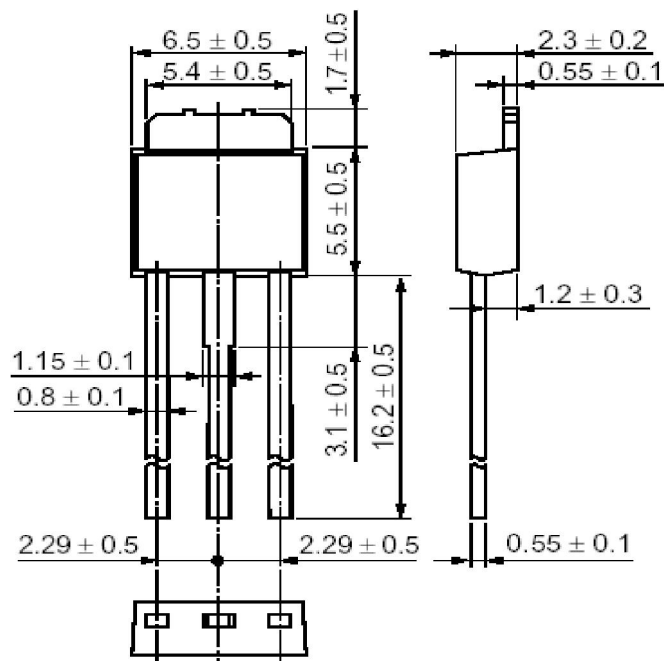
7.5.1. Mạch ổn áp (+) dùng IC ổn áp họ 78xx hoặc tương đương:

IC ổn áp họ 78XX do nhiều hãng chế tạo cung cấp là họ IC ổn áp (+) có điện áp ngõ ra đúng bằng chỉ số XX sau số 78 ghi trên vỏ IC khi thoả mãn các điều kiện giới hạn của điện áp vào và dòng tải do nhà sản xuất quy định.

7.5.1.1. Kiểu vỏ và ý nghĩa của các tiền tố, hậu tố trong ký hiệu của IC.



Hình 7-11 Kiểu vỏ TO-220



Hình 7-12 Kiểu vỏ D-PAK

Ý nghĩa của các tiền tố và hậu tố:

KA7805C

2 chữ đầu để
phân biệt nhà SX

Số 78 để phân biệt với IC ổn áp (-)

Số 05 chỉ mức điện áp ngõ ra là 5V

Ký tự cuối chỉ mức dòng điện tối đa ở ngõ ra

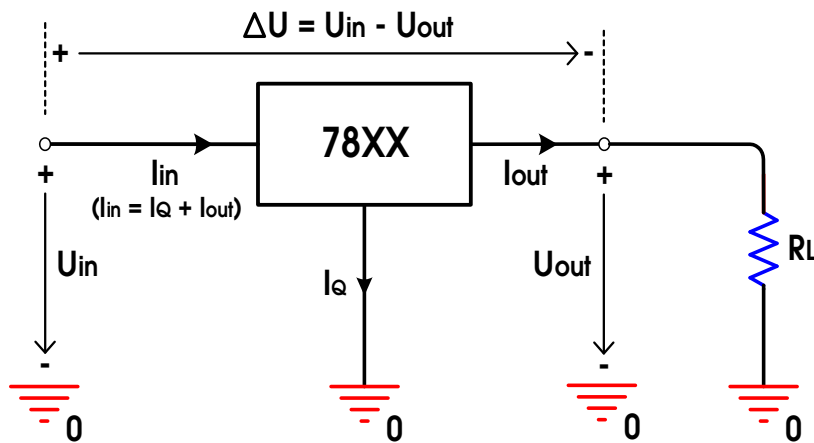
Phổ biến trên thị trường hiện nay ta có các IC ổn áp mang chỉ số:

7805; 7806; 7808; 7809; 7810; 7812; 7815; 7818; 7824.

Dòng điện ngõ ra max của các IC này thường có các cấp: 0,5A; 1A và 1,5A.

7.5.1.2. Các thông số kỹ thuật điển hình của một số IC ổn áp họ 78XX

Khi thiết kế mạch ổn áp (+) dùng IC họ 78xx, cần quan tâm các thông số sau:



Hình 7-13 Thông số IC họ 78XX

① Điện áp ổn áp ở ngõ ra: U_{out} hoặc U_o

U_{out} bằng chỉ số XX sau số 78.

② Dòng điện ngõ ra tối đa cho phép: $I_{out(max)}$ hoặc $I_o(max)$

Xem ký tự cuối trong ký hiệu IC và tra sổ tay để xác định.

Khi mạch vận hành đúng ta có: $I_{out} = \frac{U_{out}}{R_L}$; Phải giới hạn tải R_L sao cho: $I_{out} < I_{out(max)}$

③ Dòng điện tối thiểu ở ngõ ra để điện áp ra ổn áp: $I_{out(min)}$ hoặc $I_{o(min)}$

Tra sổ tay để xác định.

Khi không mắc tải ở ngõ ra (không dùng tải), dòng $I_{out} = 0$ và điện áp ngõ ra của IC có thể không bằng chỉ số XX, muốn điện áp ngõ ra ổn định bằng chỉ số XX thì phải duy trì dòng $I_{out} > I_{out(min)}$. Điều này thực hiện bằng cách gắn thêm một tải phụ gồm điện trở R nối tiếp với LED và tính toán R sao cho dòng điện qua LED khoảng 10mA. Lúc đó nếu ngõ ra có điện thì LED sáng báo hiệu, đồng thời dòng I_{out} luôn luôn có giá trị lớn hơn $I_{out(min)}$ (khoảng 5mA đối với họ IC 78xx), đảm bảo ngõ ra luôn ổn áp.

④ Điện áp ngõ vào tối đa cho phép $U_{in(max)}$

Tra sổ tay để xác định.

⑤ Điện áp ngõ vào tối thiểu để điện áp ra ổn định: $U_{in(min)}$

Tra sổ tay để xác định.

Điều kiện để mạch vận hành đúng là: $U_{in(min)} < U_{in} < U_{in(max)}$

⑥ Công suất tiêu thụ tối đa cho phép (trên IC): P_{max}

Tra sổ tay để xác định

Công suất tiêu thụ trên IC khi vận hành là: $P_{IC} = \Delta U \cdot I_{in}$

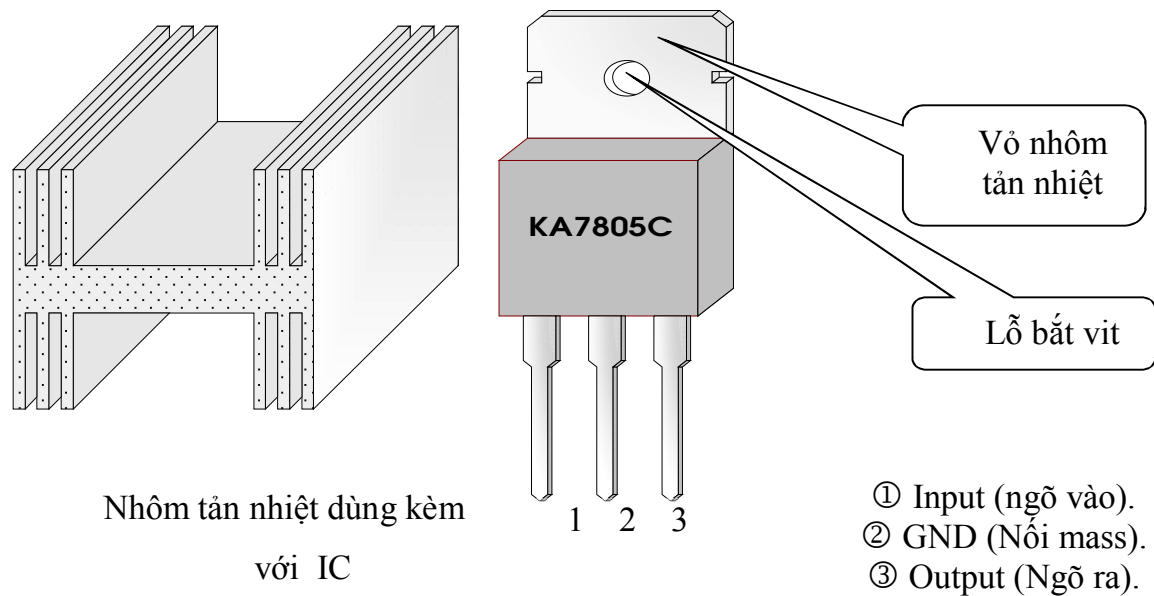
Để IC vận hành an toàn thì: P_{IC} phải $< P_{max}$

⑦ Dòng điện I_Q ở chân nối đất của IC.

Tra sổ tay để xác định.

Biết I_Q để tính I_{in} : $I_{in} = I_{out} + I_Q$

Thứ tự chân và các ngõ vào/ra



Hình 7-14 IC họ 78xx và nhôm tản nhiệt dùng kèm.

7.5.1.3. Ví dụ về thiết kế mạch ổn áp (+) với IC ổn áp họ 78XX.

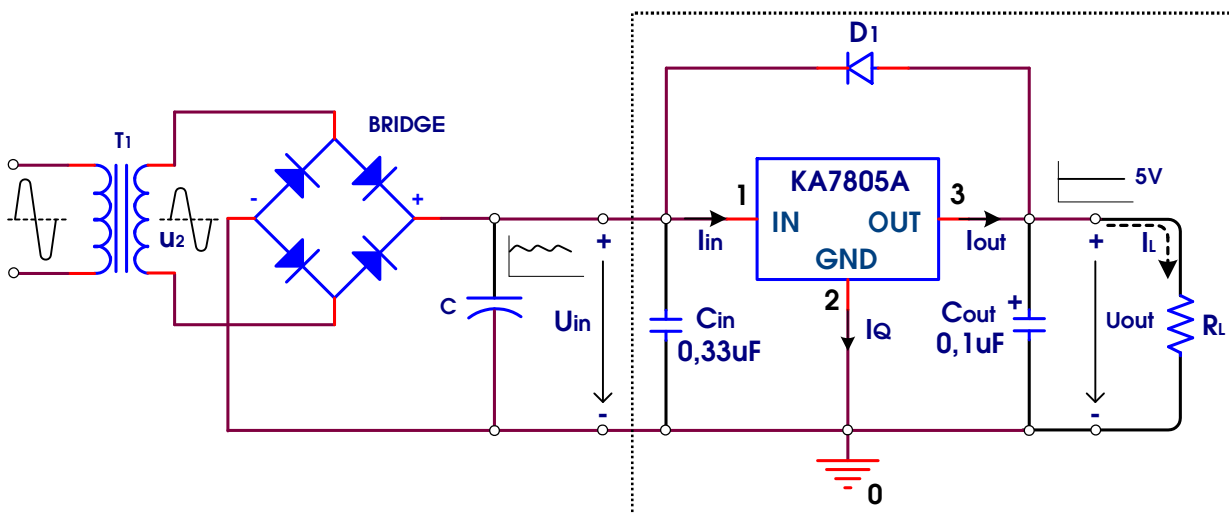
Giả sử ta cần thiết kế một nguồn ổn áp DC 5V có khả năng cung cấp dòng điện đến 1A để cung cấp cho một thiết bị điện tử. Trước nhất ta nghĩ ngay đến việc dùng IC 7805 để có điện áp ra ổn áp là 5V. Tham khảo tài liệu kỹ thuật của nhóm IC 7805 ta thấy có thể chọn IC KA7805A của hãng FAIRCHILD Semiconductor có các thông số kỹ thuật cơ bản:

- ① Điện áp ổn áp ở ngõ ra: $U_{out} = 5 \pm 0,1V$
- ② Dòng điện ngõ ra tối đa cho phép: $I_{out(max)} = 1A$
- ③ Dòng điện tối thiểu ở ngõ ra để điện áp ra ổn áp: $I_{out(min)} = 5mA$
- ④ Điện áp ngõ vào tối đa cho phép $U_{in(max)} = 20V$
- ⑤ Điện áp ngõ vào tối thiểu để điện áp ra ổn định: $U_{in(min)} \approx 7,5V$
- ⑥ Công suất tiêu thụ tối đa cho phép (trên IC): $P_{max} = 15W$
- ⑦ Dòng điện I_Q ở chân nối đất của IC: $I_Q = 5mA$

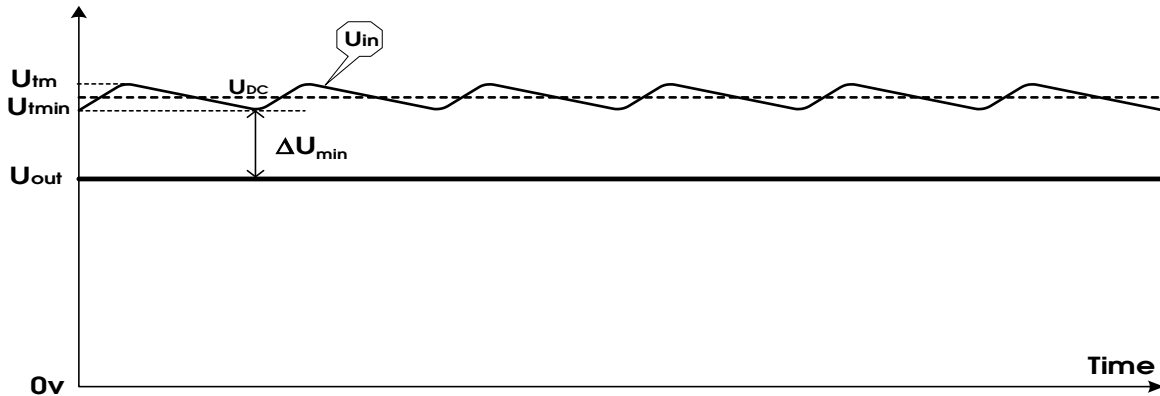
Electrical Characteristics (KA7805/KA7805R)(Refer to test circuit, $0^{\circ}\text{C} < T_J < 125^{\circ}\text{C}$, $I_O = 500\text{mA}$, $V_I = 10\text{V}$, $C_I = 0.33\mu\text{F}$, $C_O = 0.1\mu\text{F}$, unless otherwise specified)

Parameter	Symbol	Conditions		KA7805			Unit
				Min.	Typ.	Max.	
Output Voltage	VO	TJ =+25 °C		4.8	5.0	5.2	V
		5.0mA ≤ IO ≤ 1.0A, PO ≤ 15W VI = 7V to 20V		4.75	5.0	5.25	
Line Regulation (Note1)	Regline	TJ=+25 °C	VO = 7V to 25V	-	4.0	100	mV
			VI = 8V to 12V	-	1.6	50	
Load Regulation (Note1)	Regload	TJ=+25 °C	IO = 5.0mA to1.5A	-	9	100	mV
			IO =250mA to 750mA	-	4	50	
Quiescent Current	IQ	TJ =+25 °C		-	5.0	8.0	mA
Quiescent Current Change	ΔIQ	IO = 5mA to 1.0A		-	0.03	0.5	mA
		VI= 7V to 25V		-	0.3	1.3	
Output Voltage Drift	ΔVO/ΔT	IO= 5mA		-	-0.8	-	mV/ °C
Output Noise Voltage	VN	f = 10Hz to 100KHz, TA=+25 °C		-	42	-	μV/VO
Ripple Rejection	RR	f = 120Hz VO = 8V to 18V		62	73	-	dB
Dropout Voltage	VDrop	IO = 1A, TJ =+25 °C		-	2	-	V
Output Resistance	rO	f = 1KHz		-	15	-	mΩ
Short Circuit Current	ISC	VI = 35V, TA =+25 °C		-	230	-	mA
Peak Current	IPK	TJ =+25 °C		-	2.2	-	A

Như vậy IC có khả năng cung cấp dòng điện đến 1A với điện áp ra ổn áp bằng 5V (thoả mãn yêu cầu bài toán). Điện áp ngõ vào của IC cho phép dao động trong khoảng từ 7 đến 20V. Để có điện áp này, một phương pháp phổ biến là dùng mạch chỉnh lưu và lọc, phải tính toán điện áp thứ cấp biến áp và chọn tụ lọc sao cho điện áp sau mạch chỉnh lưu và lọc nằm trong khoảng cho phép. Ta có sơ đồ nguyên lý toàn mạch như Hình 7-15.



Hình 7-15 Sơ đồ nguyên lý mạch chỉnh lưu, ổn áp 5V.



Hình 7-16 Quan hệ giữa U_{in} và U_{out} khi mạch làm việc đúng.

Chênh áp ΔU_{min} thông thường phải $\geq 3V$ với tất các IC ổn áp họ 78XX.

Các tụ C_{in} và C_{out} có tác dụng chống nhiễu ngõ vào và ngõ ra của IC, cải thiện đáp ứng trong giai đoạn quá độ, giá trị điện dung lấy theo nhà sản xuất.

Diode D_1 có tác dụng bảo vệ IC khỏi bị hỏng do điện áp ngược. Nếu vì lý do nào đó mà điện áp ngõ ra lớn hơn điện áp ngõ vào thì IC có thể bị hỏng do điện áp ngược. Khi có Diode D_1 thì lúc đó D_1 dẫn điện và điện áp ngược trên IC khoảng 0,7V. Với điện áp ngược này, IC không bị hỏng.

Điện áp sau tụ lọc được cấp thẳng đến ngõ vào của IC ổn áp. Điện áp này có dạng nhấp nhô và trị trung bình tăng giảm theo lưới điện, ta phải tính điện áp này trong trường hợp lưới điện tại khu vực mạch làm việc có giá trị thấp nhất.

Điện áp chỉnh lưu sau lọc cũng không được nhấp nhô nhiều, tốt nhất nên chọn tụ lọc C sao cho hệ số gợn sóng $k_r < 5\%$.

Muốn tính toán và chọn được tụ lọc, phải tính giá trị tải tương đương của phần mạch sau tụ lọc. Ta gọi tải tương đương này là R_t và xác định theo công thức:

$$R_t = \frac{U_{in(min)}}{I_{in(max)}}, \text{ đây là giá trị } R_t \text{ nhỏ nhất tương ứng với các điều kiện sụt áp ở thứ cấp}$$

máy biến áp và trên Diode cũng như độ gợn sóng là lớn nhất. Nếu tính tụ lọc với tải R_t này thì khi khi dùng dòng tải ít hơn, điện áp ở ngõ vào của IC ổn áp sẽ tăng lên lớn hơn giới hạn tối thiểu đảm bảo mạch vẫn làm việc tốt, đồng thời độ gợn sóng cũng giảm.

Các bước tính toán cơ bản:

① Xác định $I_{in(max)}$:

$$I_{in(max)} = I_{out(max)} + I_Q = 1A + 5mA = 1,005A$$

② Xác định điện áp $U_{in(min)}$:

$$U_{in(min)} = 7,5V \text{ (theo tài liệu của nhà sản xuất)}$$

③ Xác định điện trở tương đương nhỏ nhất của mạch ổn áp

(phần mạch trong đường bao nét rời trên Hình 7-15)

$$R_t = \frac{U_{in(min)}}{I_{in(max)}} = \frac{7,5}{1,005} \approx 7,46\Omega$$

④ Tính toán và chọn tụ lọc theo độ gợn sóng yêu cầu:

Giả sử độ gợn sóng yêu cầu phải $< 5\%$. Với mạch chỉnh lưu cầu ta có tụ lọc C tính theo công thức:

$$k_r = \frac{1}{4\sqrt{3} \cdot f \cdot R_t \cdot C} < 5\% = 0,05$$

$$\Rightarrow C > \frac{1}{0,05 \cdot 4 \cdot \sqrt{3} \cdot f \cdot R_t} = \frac{1}{0,05 \cdot 4 \cdot \sqrt{3} \cdot 50 \cdot 7,46} = 7739,3 \cdot 10^{-6} F = 7739,3\mu F$$

Chọn C theo tiêu chuẩn: $C = 8200\mu F$.

$$\text{Khi đó: } k_r = \frac{1}{4\sqrt{3} \cdot f \cdot R_t \cdot C} = \frac{1}{4\sqrt{3} \cdot 50 \cdot 7,46 \cdot 8200 \cdot 10^{-6}} = 4,72\%$$

⑤ Tính điện áp hiệu dụng ở thứ cấp máy biến áp:

Ta có điện áp cực tiểu sau tụ lọc là:

$$U_{tmin} = U_{in(min)} = 7,5V$$

Mặc khác với chỉnh lưu cầu ta có:

$$U_{tmin} = \frac{4 \cdot f \cdot R_t \cdot C - 1}{4 \cdot f \cdot R_t \cdot C + 1} U_{tm}$$

$$\Rightarrow U_{tm} = \frac{4 \cdot f \cdot R_t \cdot C + 1}{4 \cdot f \cdot R_t \cdot C - 1} \cdot U_{tmin} = \frac{4 \cdot 50 \cdot 7,46 \cdot 8200 \cdot 10^{-6} + 1}{4 \cdot 50 \cdot 7,46 \cdot 8200 \cdot 10^{-6} - 1} \cdot 7,5 = 8,835V$$

Do dùng chỉnh lưu cầu nên:

$$U_{2m} = U_{tm} + 1,4V = 8,835 + 1,4 = 10,235V$$

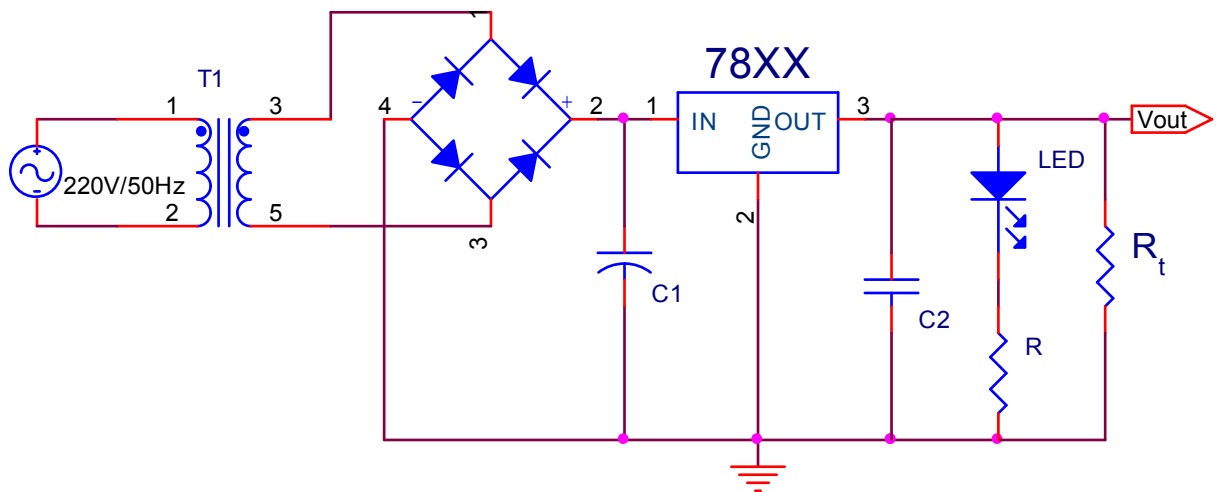
$$\Rightarrow U_2 = \frac{U_{2m}}{\sqrt{2}} = \frac{10,235}{\sqrt{2}} = 7,31V$$

$$U_2 = 7,31V$$

Thực tế, để thiết kế một mạch ổn áp chúng ta đơn giản hóa một số bước với mục đích làm bớt đi các khâu tính toán nhưng vẫn đảm bảo chức năng của nó.

Ví dụ: Thiết kế mạch ổn áp có điện áp ngõ ra 5V/1A từ nguồn 220V/50Hz.

Mạch nguyên lý chung:



Hình 7-17 Mạch ổn áp dương dùng IC

Từ mạch nguyên lý, ta cần tính 4 đại lượng sau:

Chọn IC ổn áp

Vì ngõ ra yêu cầu +5V/1A nên chọn IC 7805

Điện trở tải tối thiểu

$$R_{tmin} = V_{out}/I_{max} = 5V/1A = 5\Omega$$

$$\text{Công suất điện trở: } PR = UI = I^2R = 5W$$

$$\text{Vậy } R_{tmin} = 5\Omega/5W$$

Tải giả tối đa để duy trì dòng ngõ ra tối thiểu (khi không tải)

Khi không tải thì R là tải giả để duy trì dòng ngõ ra tối thiểu cho mạch ổn áp, dòng tải tối thiểu là 5mA.

Ở đây R kết hợp với LED với mục đích làm đèn báo nguồn. Vì vậy, dòng tối đa qua LED (cũng là dòng qua R) là 20mA.

Từ 2 điều kiện này ta tính được giá trị của R

$$5\text{mA} \leq I_R \leq 20\text{mA}$$

$$\text{Khi } I_R = 5\text{mA: } R = V_R/I_R = (V_{\text{out}} - V_{\text{LED}})/I_R = (5-2)\text{V}/5\text{mA} = 600\Omega$$

$$\text{Khi } I_R = 20\text{mA: } R = V_R/I_R = (V_{\text{out}} - V_{\text{LED}})/I_R = (5-2)\text{V}/20\text{mA} = 150\Omega$$

Vậy: $150\Omega \leq R \leq 600\Omega$, ta có thể chọn $R = 180\Omega; 220\Omega; 330\Omega; 390\Omega; 470\Omega; 560\Omega$.

Tính và chọn ngõ ra máy biến áp

Điều kiện ổn áp:

$$XX + \Delta U_{\min} \leq V_{\text{in}} \leq XX + 15$$

($\Delta U_{\min}$ theo nhà sản xuất từ 2- 3V, trong tài liệu này chọn $\Delta U_{\min} = 3\text{V}$)

$$8\text{V} \leq V_{\text{in}} \leq 20\text{V}$$

Giả sử tụ lọc đủ để V_{in} phẳng, mạch chỉnh lưu cầu nên đầu ra MBA định là:

$$8\text{V} + 1,4\text{V} \leq V_{\text{AC}} \leq 20\text{V} + 1,4\text{V}$$

Đầu ra MBA giá trị hiệu dụng là:

$$9,4\text{V}/\sqrt{2} \leq V_{\text{AC}} \leq 21,4\text{V}/\sqrt{2}$$

$$6,7\text{V} \leq V_{\text{AC}} \leq 15,28\text{V}$$

Chọn ngõ ra đầu phân áp MBA (9V, 12V, 15V) $\Rightarrow$ 9V

7.5.2. MẠCH ỔN ÁP (-) DÙNG IC HỌ 79XX

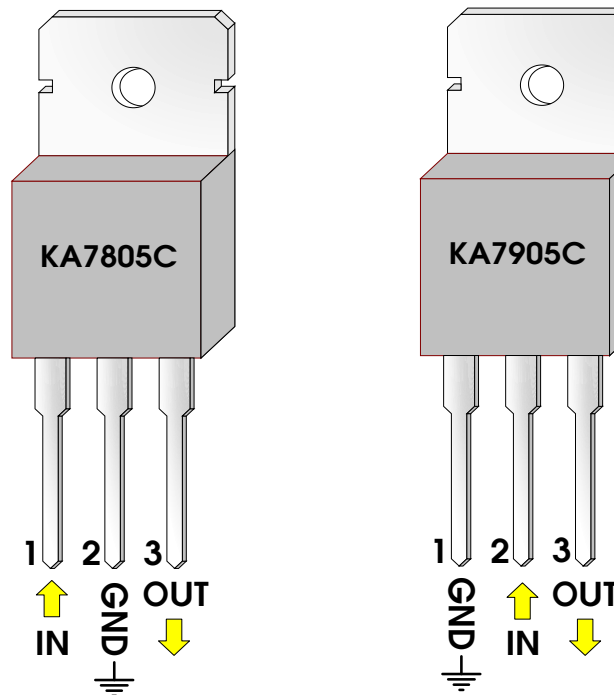
Giống như IC ổn áp họ 78XX, IC ổn áp (-) họ 79XX cũng do nhiều hãng sản xuất cung cấp và có cách dùng tương tự như IC ổn áp (+). Tuy nhiên cần lưu ý một vài điểm khác về sơ đồ chân và cách mắc mạch.

Phổ biến trên thị trường hiện nay ta có các IC ổn áp âm mang chỉ số:

7905; 7906; 7908; 7909; 7910; 7912; 7915; 7918; 7924.

Dòng điện ngõ ra cực đại của các IC này thường có các cấp: 0,5A; 1A và 1,5A.

7.5.2.1. Sự khác nhau về thứ tự các ngõ vào/ra giữa họ 78XX và 79XX

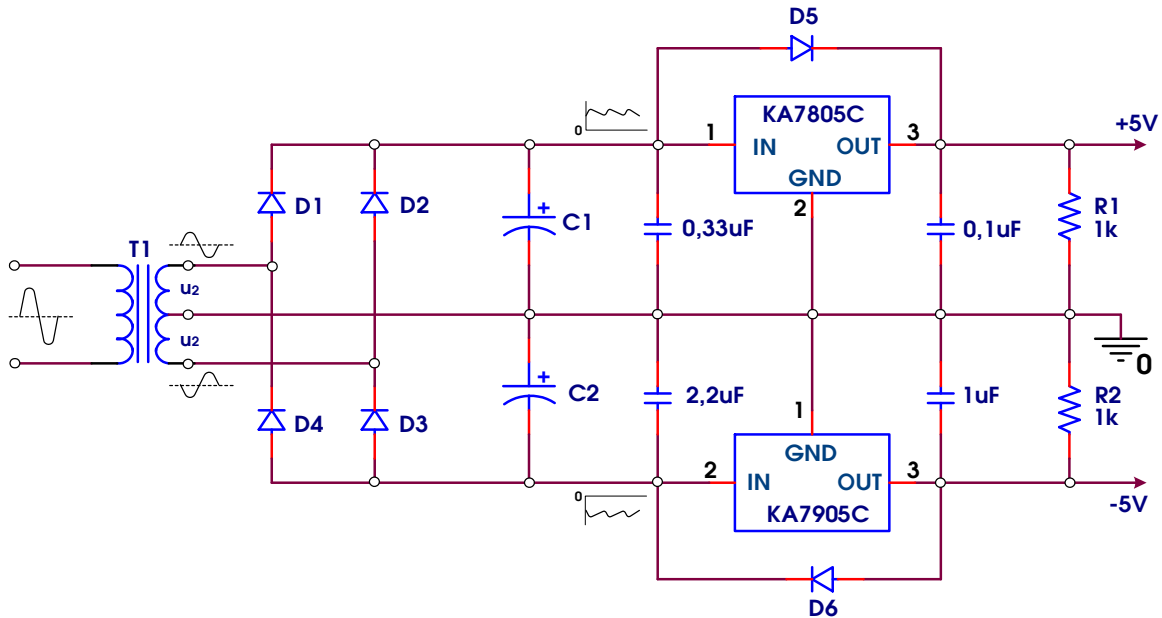


Hình 7-18 Thứ tự các ngõ vào/ra ở hai họ IC ổn áp 78XX và 79XX.

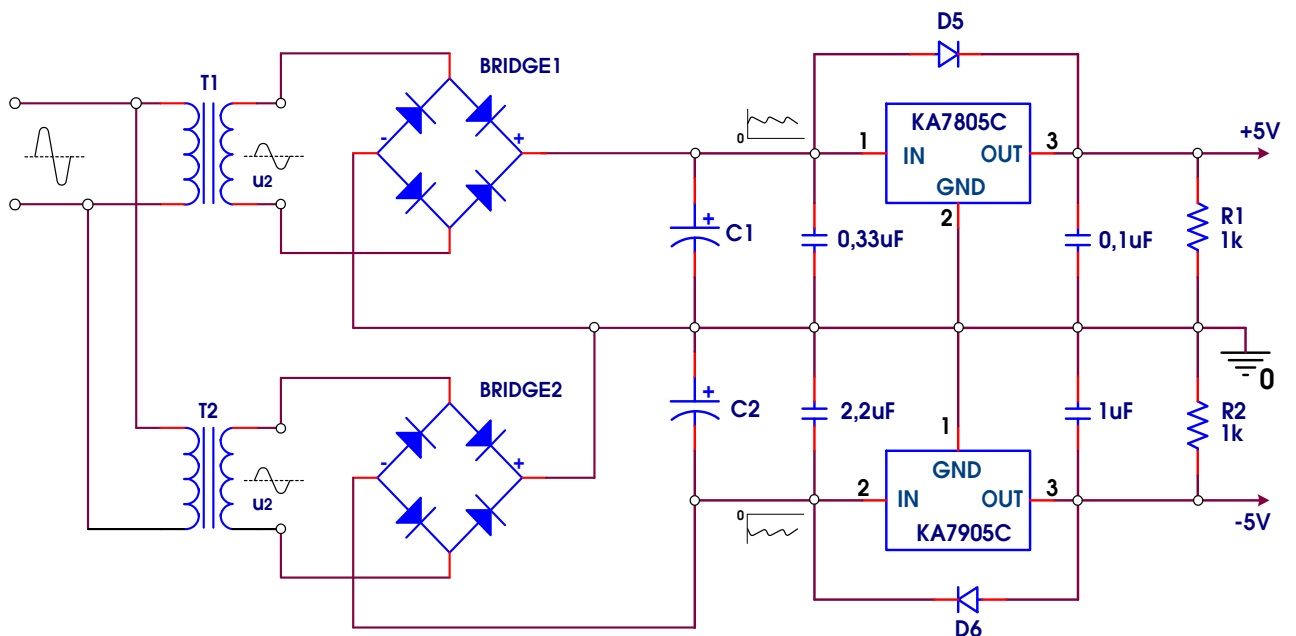
7.5.2.2. Các vấn đề cần quan tâm khi làm việc với IC họ 79XX

Điện áp ngõ ra của IC ổn áp (-) họ 79XX có giá trị âm và bằng (-XX) với XX là hai số sau số 79. Điện áp đưa đến ngõ vào của IC phải âm hơn điện áp ra tối thiểu là 2,5V đối với các IC họ 79XX nói chung. Dòng điện ngõ ra cho phép tối đa là bao nhiêu phụ thuộc vào chữ cái cuối cùng trong ký hiệu của IC giống như IC họ 78XX.

IC ổn áp (-) ít khi được dùng riêng lẻ mà được dùng kết hợp với IC ổn áp (+) để tạo thành bộ nguồn ổn áp kép (nguồn +/-), dùng để làm nguồn cấp điện cho các vi mạch OPAMP (ta sẽ khảo sát trong chương 5). Để tạo ra nguồn điện DC +/- cấp cho ngõ vào của IC ổn áp, có thể dùng mạch chỉnh lưu cầu với biến áp thứ cấp có điểm giữa và điểm giữa này được nối đến đường mass chung của mạch. Một cách khác là dùng hai mạch chỉnh lưu riêng biệt, sau đó kết hợp với nhau để tạo thành nguồn kép. Sơ đồ mạch ổn áp kép dùng hai phương pháp này trên [hình 7-19](#) và [7-20](#).



Hình 7-19 Dùng kết hợp IC họ 78XX với IC họ 79XX tạo nguồn ổn áp +/-



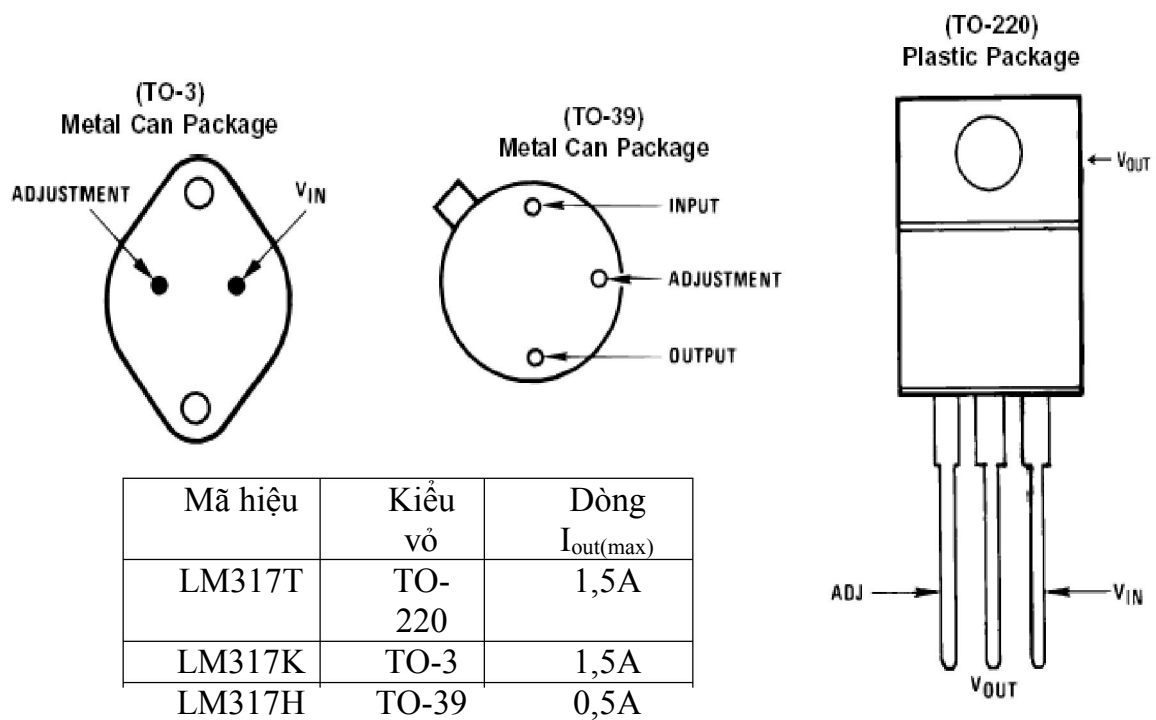
Hình 7-20 Dùng kết hợp IC họ 78XX với IC họ 79XX tạo nguồn ổn áp +/-

Trên Hình 7-19 và 7-20 là sơ đồ nguyên lý mạch nguồn ổn áp kép +/- 5V với mạch chỉnh lưu theo hai phương pháp: chỉnh lưu cầu với biến áp thứ cấp có điểm giữa (Hình 7-19) và kết hợp hai mạch chỉnh lưu (Hình 7-20). Khi tính toán nguồn kép này ta chỉ tính toán cho phần ổn áp (+), phần ổn áp (-) được suy ra từ phần ổn áp (+) đã tính.

7.5.3. MẠCH ỔN ÁP (+) ĐIỀU CHỈNH ĐƯỢC DÙNG IC HỌ LM317

7.5.3.1. Khái niệm

Khi thiết kế mạch với IC ổn áp (+) họ 78XX, điện áp ngõ ra của mạch luôn ổn định ở một giá trị nào đó. Trong thực tế nhiều trường hợp ta cần một mạch ổn áp với điện áp ra có thể điều chỉnh được theo ý muốn chủ quan của người sử dụng vào mọi thời điểm. Để thiết kế được mạch ổn áp như vậy, tiện dụng nhất là dùng IC ổn áp họ LM317. Series LM317 có nhiều kiểu đóng vỏ khác nhau theo đó dòng điện tối đa cho phép ở ngõ ra cũng khác nhau (xem Hình 7-21).



Hình 7-21 Một số dạng vỏ của Series LM317

Giống như các IC ổn áp khác, khi thiết kế mạch ổn áp với IC Series LM317, ta cũng cần qua tâm tới các thông số cần thiết giống như đã trình bày trong phần IC ổn áp (+) họ 78XX. Ngoài ra cần chú ý là trong các kiểu vỏ ở Hình 7-21, kiểu vỏ TO-220 của hiệu LM317T là dễ sử dụng nhất (dễ dàng lắp lên mạch in cũng như gắn tấm nhôm giải nhiệt cho IC). Do đó trong giáo trình này ta trình bày các thông số kỹ thuật cơ bản của IC ổn áp LM317T và phương pháp thiết kế mạch ổn áp dùng IC này. Nếu chúng ta muốn sử dụng IC khác, cần tham khảo thêm các thông số kỹ thuật cần thiết trong tài liệu của nhà sản xuất.

7.5.3.2. Các thông số kỹ thuật cơ bản của LM317T:

① Khoảng chênh lệch điện áp cho phép giữa Input và Output: $3V \leq \Delta U \leq 40V$.

$$(\Delta U = U_{in} - U_{out})$$

Điện áp ngõ vào phải lớn hơn điện áp ngõ ra tối thiểu là 3V và tối đa là 40V.

② Dòng điện ngõ ra tối đa cho phép: $I_{out(max)} = 1,5A$.

③ Dòng điện ngõ ra tối thiểu yêu cầu: $I_{out(min)} = 10mA$.

④ Dòng điện chảy ra khỏi IC ở chân ADJ (Adjust – điều chỉnh): $I_{ADJ} = 50\mu A$.

⑤ Điện áp tính từ ngõ ra (OUT) đến chân điều chỉnh (ADJ): $U_{ref} = 1,25V$.

⑥ Thời gian tối đa cho phép khi hàn nối: 10 giây với loại vỏ kim loại và 4 giây với loại vỏ Plastic.

7.5.3.3. Thiết kế mạch ổn áp dùng IC LM317T:

Khi điện áp ngõ vào (U_{in}) đủ lớn thì điện áp từ ngõ ra (OUT) đến chân (ADJ) có giá trị ổn định khoảng 1,25V. Với mạch ở Hình 7-22 ta có:

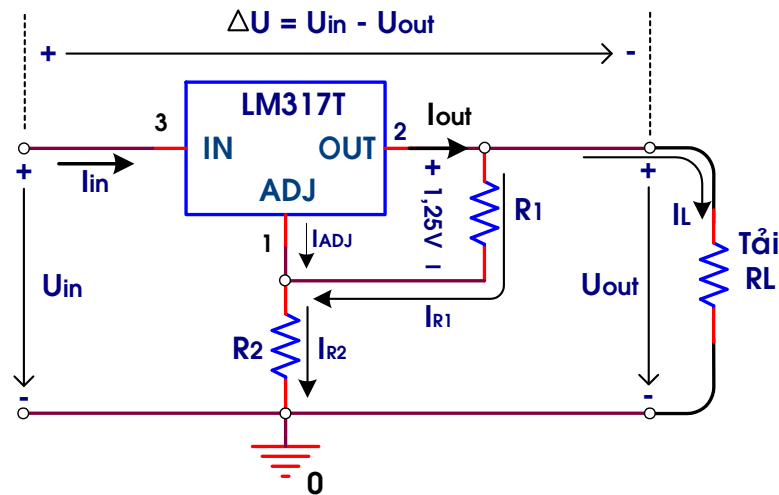
Dòng điện qua R_1 là : $I_{R1} = \frac{1,25}{R_1}$, dòng này phụ thuộc vào R_1

Dòng điện qua R_2 là : $I_{R2} = I_{ADJ} + I_{R1} = 50\mu A + I_{R1} = 0,00005 + I_{R1} \approx I_{R1}$

Điện áp ngõ ra là: $U_{out} = U_{R1} + U_{R2} = 1,25 + I_{R2} \cdot R_2 \approx 1,25 + I_{R1} \cdot R_2$

$$\Leftrightarrow U_{out} = 1,25 + \frac{1,25}{R_1} \cdot R_2 = 1,25 \left(1 + \frac{R_2}{R_1} \right)$$

Vậy :
$$U_{out} = 1,25 \left(1 + \frac{R_2}{R_1} \right)$$



Hình 7-22 Nguyên lý thiết kế mạch ổn áp dùng LM317T

Như vậy khi điện áp vào đủ lớn (cụ thể là lớn hơn điện áp ra ít nhất 3V để IC ổn áp làm việc đúng) ta có điện áp ngõ ra của mạch chỉ phụ thuộc vào tỉ số R_2/R_1 . Bằng cách thay đổi tỉ số này ta sẽ thay đổi được điện áp ra. Khi tỉ số R_2/R_1 được giữ cố định không thay đổi thì điện áp ra ổn định.

$$\text{Dòng điện ngõ ra : } I_{\text{out}} = I_{R1} + I_L = \frac{1,25}{R_1} + \frac{U_{\text{out}}}{R_L}$$

Dòng điện ngõ ra gồm hai thành phần:

Thành phần chảy qua R_1 có nhiệm vụ duy trì điện áp ra ổn định.

Thành phần I_L cung cấp cho tải.

Khi không dùng tải thì thành phần $I_L = 0$, khi đó ta có $I_{\text{out}} = I_{R1}$. Lúc này dòng I_{out} phải đảm bảo lớn hơn 10mA thì điện áp ngõ ra mới ổn định. Như vậy ta chọn R_1 sao cho thành phần $I_{R1} > 10\text{mA}$ tức là: $\frac{1,25}{R_1} > 10\text{mA} = 10^{-2}\text{A} \Rightarrow R_1 < 125\Omega$

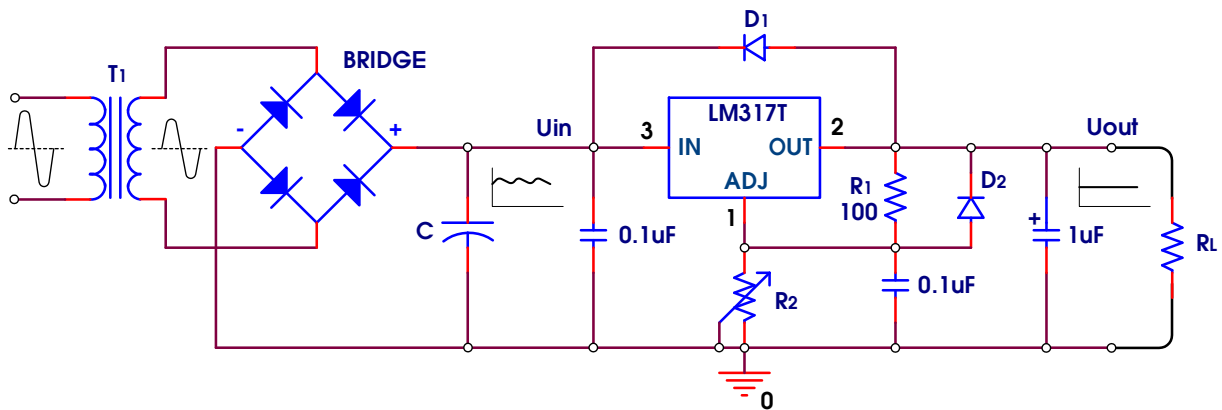
Nếu chọn R_1 nhỏ thì thành phần I_{R1} lớn, tức là IC ổn áp phải cung cấp một dòng điện I_{out} lớn hơn. Vì vậy thông thường ta chọn R_1 theo tiêu chuẩn : 100 hoặc 120Ω.

Vậy để thay đổi điện áp U_{out} , ta cố định R_1 và thay đổi R_2 . Có nhiều cách thay đổi R_2 như trình bày ở mạch ứng dụng Hình 7-23 và 7-24. Trên mạch ứng dụng ở Hình 7-23 và 7-24 ta sử dụng mạch chỉnh lưu để tạo ra điện áp DC cung cấp cho ngõ vào của IC ổn áp. Như vậy để tính được tụ lọc C và điện áp hiệu dụng

ở thứ cấp của biến áp, ta phải xác định được điện trở tương đương nhỏ nhất của mạch ổn áp và sau đó tính theo trình tự như trong ví dụ ở phần thiết kế mạch ổn áp (+) dùng IC họ 78XX.

7.5.3.4. Ví dụ về thiết kế mạch ổn áp dùng IC LM317T:

Ví dụ 1: Thiết kế mạch ổn áp dùng IC LM317T sao cho có thể điều chỉnh được điện áp ngõ ra trong phạm vi từ 5 đến 15V, dùng mạch chỉnh lưu cầu có lọc để cung cấp điện DC cho ngõ vào của mạch ổn áp.



Hình 7-23 Mạch ổn áp điều chỉnh điện áp ra bằng biến trở.

Các tụ điện không ghi tên và hai Diode D_1 , D_2 có nhiệm vụ chống nhiễu, cải thiện đáp ứng quá độ và bảo vệ IC.

Các tính toán cơ bản :

① Xác định phạm vi điều chỉnh của biến trở R_2 :

$$\text{Ta có : } U_{\text{out}} = 1,25 \left(1 + \frac{R_2}{R_1} \right)$$

$$\Rightarrow R_2 = \left(\frac{U_{\text{out}}}{1,25} - 1 \right) \cdot R_1$$

Phạm vi điều chỉnh điện áp ngõ ra theo yêu cầu là: $U_{\text{out}} = 5 \rightarrow 15\text{V}$

$\Rightarrow$ Phạm vi điều chỉnh R_2 tính được là: $R_2 = 300 \rightarrow 1100\Omega$.

② Xác định khoảng cho phép của điện áp ở ngõ vào mạch ổn áp:

Để đảm bảo IC ổn áp làm việc được thì điện áp vào (U_{in}) phải thỏa mãn:

$\Delta U_{\text{min}} = 3\text{V}$ và $\Delta U_{\text{max}} = 40\text{V}$ tức là: $3 < U_{\text{in}} - U_{\text{out}} < 40\text{V}$ (điều kiện áp).

Để thỏa mãn điều kiện này ta tính như sau:

Với $U_{out} = 5V$ ta cần có: $3 < U_{in} - 5 < 40V \Rightarrow 8 < U_{in} < 45V$

Với $U_{out} = 15V$ ta cần có: $3 < U_{in} - 15 < 40V \Rightarrow 18 < U_{in} < 55V$

Lấy phần chung của hai khoảng trên ta được: $18 < U_{in} < 45$

Khoảng giới hạn của U_{in} trên sẽ thỏa mãn điều kiện áp trong toàn dải điều chỉnh U_{out} từ 5 đến 15V.

③ Tính điện trở tương đương nhỏ nhất của mạch ổn áp:

Ta có: $U_{in(min)} = 18V$

$I_{in(max)} = I_{out(max)} + I_{ADJ} \approx I_{out(max)} = 1,5A$

$$R_t = \frac{U_{in(min)}}{I_{in(max)}} = \frac{18}{1,5} = 12\Omega$$

④ Tính toán và chọn tụ lọc theo độ gợn sóng yêu cầu:

Giả sử độ gợn sóng yêu cầu phải $< 6\%$. Với mạch chỉnh lưu cầu ta có tụ lọc C tính theo công thức:

$$k_r = \frac{1}{4\sqrt{3}.f.R_t.C} < 6\% = 0,06$$

$$\Rightarrow C > \frac{1}{0,06.4.\sqrt{3}.f.R_t} = \frac{1}{0,06.4.\sqrt{3}.50.12} = 4009,4.10^{-6}F = 4009,4\mu F$$

Chọn C theo tiêu chuẩn: **C = 4700 μ F**.

$$\text{Khi đó: } k_r = \frac{1}{4\sqrt{3}.f.R_t.C} = \frac{1}{4\sqrt{3}.50.12.4700.10^{-6}} = 5,12\%$$

⑤ Tính điện áp hiệu dụng ở thứ cấp máy biến áp:

Ta có điện áp cực tiểu sau tụ lọc là:

$U_{tmin} = U_{in(min)} = 18V$

Mặc khác với chỉnh lưu cầu ta có:

$$U_{tmin} = \frac{4.f.R_t.C - 1}{4.f.R_t.C + 1} U_{tm}$$

$$\Rightarrow U_{tm} = \frac{4.f.R_t.C + 1}{4.f.R_t.C - 1} \cdot U_{tmin} = \frac{4.50.12.4700.10^{-6} + 1}{4.50.12.4700.10^{-6} - 1} \cdot 18 = 21,5V$$

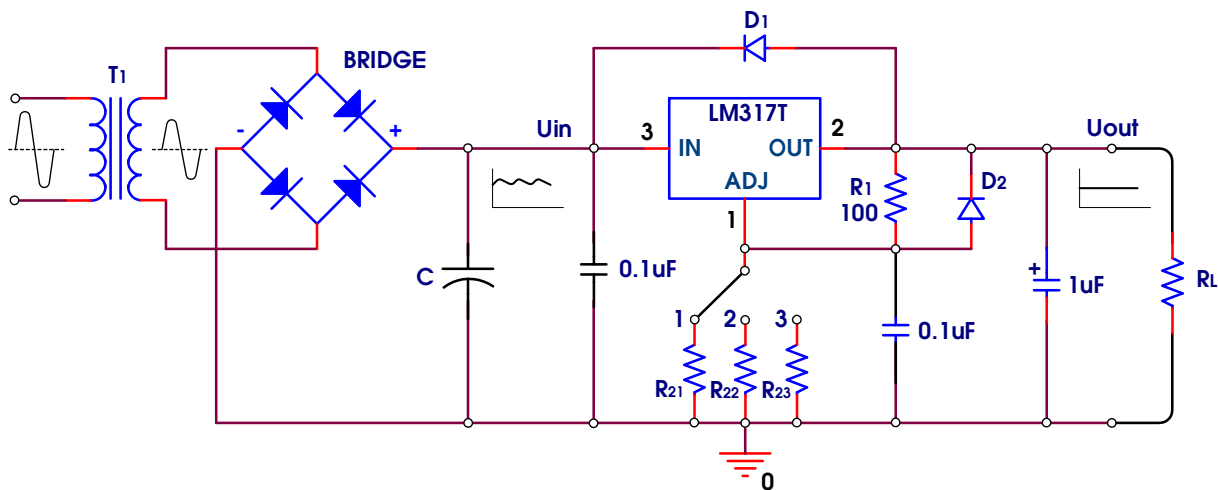
Do dùng chỉnh lưu cầu nên:

$$U_{2m} = U_{tm} + 2V = 21,5 + 2 = 23,5V$$

$$\Rightarrow U_2 = \frac{U_{2m}}{\sqrt{2}} = \frac{23,5}{\sqrt{2}} = 16,6V$$

$$U_2 = 16,6V$$

Ví dụ 2: Thiết kế mạch ổn áp dùng LM317T điều chỉnh điện áp ra theo từng nấc 5V; 9V; 15V. Dùng mạch chỉnh lưu cầu để cung cấp điện áp DC cho ngõ vào của mạch ổn áp.



Hình 7-24 Mạch ổn áp chỉnh điện áp ra theo nấc dùng công tắc chuyển mạch.

Các tính toán cơ bản:

① Xác định các trở: R_{21} , R_{22} , R_{23} cho các nấc điều chỉnh:

Giả sử khi chuyển mạch ở vị trí 1 thì điện áp $U_{out} = 5V$, tương ứng tính được: $R_{21} = 300\Omega$.

Khi chuyển mạch ở vị trí 2: $U_{out} = 9V$, tương ứng tính được: $R_{22} = 620\Omega$.

Khi chuyển mạch ở vị trí 3: $U_{out} = 15V$, tương ứng tính được: $R_{23} = 1100\Omega$.

Các tính toán còn lại giống như ví dụ 1. Ở đây khoảng điều chỉnh điện áp ra cũng được xác định là từ 5 đến 15V.

Mạch ổn áp như Hình 7-24 rất tiện dụng, với các giá trị R_2 tính trước cho mỗi vị trí, ta chỉ cần chuyển công tắc đến vị trí phù hợp để có điện áp ra mong muốn mà không cần phải đo khi chỉnh như ví dụ 1.

7.6. **BÀI TẬP**

7.6.1. **Bài tập 1**

Từ nguồn 220V/50Hz, thiết kế mạch ổn áp có điện áp ngõ ra là +12V dùng:

- b) Zener
- c) ổn áp nối tiếp
- d) ổn áp song song
- e) IC ổn áp

7.6.2. **Bài tập 2**

Từ nguồn 220V/50Hz, thiết kế mạch ổn áp có điện áp ngõ ra là -9V

7.6.3. **Bài tập 3**

Thiết kế mạch ổn áp thay đổi được từ -2V đến -15V dùng IC ổn áp.

7.6.4. **Bài tập 4**

Thiết kế mạch ổn áp đối xứng +/- 12V dùng IC ổn áp.

7.6.5. **Bài tập 5**

Thiết kế mạch ổn áp đối xứng thay đổi được từ +/- 2V đến +/- 15V dùng IC ổn áp.

TÀI LIỆU THAM KHẢO

- [1] Trần Thu Hà (2013), Giáo trình điện tử cơ bản, Đại học Quốc gia Tp. Hồ Chí Minh
- [2] Nguyễn Trinh Đường (2008), Điện tử tương tự, Giáo dục
- [3] Trần Văn Thịnh (2005), Kỹ thuật điện tử , ĐHSP
- [4] Lê Tiến Thường (2008), Tuyển tập bài tập mạch điện tử tương tự, Đại học Quốc gia TP.HCM

